HOME E PERSONAL COMPUTER

Art Margolis

MANUALE DI RIPARAZIONE DEL COMMODORE 64

GRUPPO EDITORIALE JACKSON

MANUALE DI RIPARAZIONE DEL COMMODORE 64

Art Margolis

GRUPPO
EDITORIALE
JACKSON
Via Rosellini, 12
20124 Milano

Indice

Capitolo 5

Capitolo 6

Capitolo 7

Capitolo 8

Capitolo 9

Capitolo 10

Capitolo 11

Capitolo 15

Capitolo 16

Capitolo 17

Prefazione all'edizione italiana

Questo libro è uno strumento prezioso per chiunque intenda riparare da sé il proprio Commodore 64, o anche per coloro che desiderino semplicemente conoscerne più a fondo la struttura dell'hardware. Le tecniche per la ricerca e la riparazione dei guasti sono descritte nel libro in maniera semplice ed accessibile a chiunque, pur essendo sufficientemente approfondite da costituire un valido ausilio per l'utente più esperto.

Le semplici istruzioni per la sostituzione dei circuiti integrati, da sole, vi metteranno in grado di riparare almeno il 50% dei guasti che si presentano normalmente nel Commodore 64: ne consegue un risparmio di tempo e di denaro da non sottovalutare! Considerato l'alto costo delle riparazioni professionali di un computer, la semplice sostituzione di un chip difettoso basterà a ripagarvi ampiamente della spesa sostenuta per l'acquisto di questo libro eccellente.

Tra i punti salienti del libro:

- I procedimenti più immediati per la ricerca dei guasti
- Una guida alla disposizione dei componenti
- Le tecniche meccaniche ed elettroniche per la sostituzione dei circuiti integrati
- 21 diagrammi di punti di test: per ciascun circuito integrato, sono indicati chiaramente i nomi e le funzioni di tutti i piedini, il flusso dei segnali, ed i valori degli stati logici che dovrebbero essere presenti su ciascun piedino allorché viene effettuato un test con una sonda logica od un voltmetro.
- Uno schema elettrico principale del Commodore 64, completo di tutti i codici dei componenti: questo è uno strumento essenziale per le riparazioni più difficili.

Leggendo questo libro, acquisirete una conoscenza tale del Commodore 64 che la vostra capacità di programmazione a qualunque livello ne trarrà un indubbio giovamento.

Qualora foste già un programmatore esperto, ma interessato ad acquisire una più completa padronanza del Commodore 64, questo è proprio il libro che fa per voi: in esso potrete trovare le descrizioni accurate delle varie mappe di memoria e delle caratteristiche operative del computer.

Inoltre — qualunque sia il grado della vostra conoscenza del computer — non si può mai dire che non decidiate di mettere a frutto le vostre nuove capacità di ricerca e riparazione dei guasti del C-64, per intraprendere una piacevole e redditizia attività professionale in questo senso!

Marcello G. Falconi

Introduzione

Quando accendo il mio Commodore 64, c'è una pausa tra l'istante in cui l'interruttore viene acceso ed il momento in cui compare il quadro azzurro chiaro e scuro con la dicitura READY ed il cursore lampeggiante. Non è molto più di un secondo, ma l'attesa mi rende nervoso; un pensiero si affaccia sempre alla mia mente: "Su, bello, fatti vivo!".

Sfortunatamente, i milioni di C-64 che vengono usati quotidianamente non sono altro che pezzi assemblati di apparecchiature elettroniche. Càpita ogni giorno che molti di essi non si facciano vivi. Se il vostro fosse uno di quelli sfortunati, cosa potreste fare? Ovviamente, dovrete scoprire il motivo per cui il vostro piccolo amico non si fa vivo.

Questo libro è stato scritto proprio per soddisfare tale esigenza. Anche se foste un sofisticato programmatore o un esperto operatore di computer, la ricerca dei guasti e la riparazione del vostro C-64 possono essere intraprese solo considerando la macchina da un diverso punto di vista. Avrete più facilità ad acquisire il punto di vista del tecnico se siete un programmatore o un operatore, ma il metodo per affrontare il problema è di tipo diverso e richiede una diversa dimensione di pensiero.

Spesso, è stata osservata l'analogia tra il programmatore ed il guidatore di un'automobile: proprio come il guidatore dell'auto non ha bisogno di conoscere il modo in cui avviene la combustione della benzina nel motore, così non è necessario che il programmatore sappia come avviene il consumo di elettricità nei circuiti del computer. Quando l'auto ha un guasto, il guidatore la porta da un meccanico per la riparazione. Analogamente, il programmatore può portare il proprio C-64 "ammalato" da un tecnico di computer per la riparazione. Potreste considerare questo libro come il manuale che il tecnico consulterà per fare le prove necessarie a rimettere a posto il computer.

Comunque, questo libro è molto di più. Oltre a fornire le necessarie informazioni specifiche sulle tensioni e sui componenti, questo è anche un corso di addestramento per offrire ai possessori di un Commodore 64 le informazioni che, aggiunte all'abilità nella programmazione, consentiranno loro di acquisire la dimensione mancante che li metterà in grado di padroneggiare il proprio computer.

Al fine di poter individuare e riparare un guasto circuitale nel vostro C-64, dovrete innanzitutto essere capaci di farvi un quadro mentale del funzionamento dei circuiti. Esistono anche veri e propri metodi di ricerca e riparazione dei guasti elettronici che sono stati perfezionati nel corso degli anni. Seguendo tali metodi, e facendo ricorso alla vostra capacità di risolvere i "rompicapo", sarete in grado di individuare i componenti o le connessioni difettose. Allorché la causa del problema sarà stata appurata – il che costituisce la parte più difficile di un lavoro di riparazione – non si dovrà far altro che sostituire il componente guasto o riparare la connessione difettosa.

Il punto di partenza di qualsiasi riparazione è quello di analizzare attentamente i sintomi del malfunzionamento. L'arresto del funzionamento del computer è solo uno dei sintomi, ma ce ne sono anche altri. Nel cap. 1, saranno discussi tutti i sintomi più comuni. Ciascun sintomo è associato ad un'area circuitale che potrebbe possibilmente contenere la causa del malfunzionamento. In ogni circuito, ci sono alcune zone più "sospette", che dovrebbero essere esaminate per prime. Tuttavia, per poter accedere ai circuiti, dovrete essere in grado di aprire il Commodore 64. Ciò non presenta difficoltà, ed il cap. 2 vi mostrerà come fare. Innanzitutto, dovrete sapere dove sono situate le viti. Lo smontaggio della macchina dev'essere eseguito correttamente ed attentamente, al fine di evitare spiacevoli conseguenze: una mossa sbagliata potrebbe causare ulteriori guasti, il che complicherebbe effettivamente le cose.

Il cap. 3 contiene l'informazione più usata nel servizio di assistenza: la guida alla disposizione dei componenti (circuiti integrati, o "chip"). Questa è la configurazione sul circuito stampato dei 32 chip presenti nel computer. Essa vi consentirà di porre in relazione tutte le informazioni che avrete appreso con la posizione di qualsiasi chip che vorrete esaminare sulla piastra. Tale guida sarà utilizzata in qualsiasi lavoro di riparazione e sarà consultata costantemente nel corso della ricerca dei guasti: pertanto, si rivelerà davvero preziosa.

Il cap. 4 è la guida sulle tecniche meccaniche ed elettroniche da impiegare per la sostituzione dei chip. Saranno passati in rassegna gli strumenti e le idee da adottare nel delicato compito di sostitui-

re un circuito integrato. La sostituzione di un chip non è affatto simile alla sostituzione di una valvola; piuttosto, somiglia alla sostituzione di un transistor, però richiede maggior accortezza. Sorprendentemente, questi primi quattro capitoli vi insegneranno il modo in cui riparare rapidamente almeno il 50% (e anche più) dei guasti possibili.

Dal cap. 5 fino al cap. 8, saranno esaminati un po' più in dettaglio i circuiti integrati del vostro computer. A partire dal cap. 6, troverete il primo dei 21 diagrammi dei punti di test ("test point"), che serviranno a facilitare un rapido controllo di qualsiasi chip nel computer. Ciascun diagramma rappresenta la vista dall'alto di un chip, illustrandone l'esatta piedinatura. Sarà mostrato il nome di ciascun piedino e, dove possibile, anche uno schema dell'interno del chip. La direzione di flusso del segnale sarà indicata da apposite frecce. Accanto a ciascuna freccia, è segnato il valore che dovreste leggere qualora esaminaste il punto di test con una sonda logica od un voltmetro.

Tali valori sono stati ricavati da misurazioni che ho effettuato sul mio Commodore 64 con una sonda logica ed un voltmetro. Le letture sono state rilevate dopo aver acceso il computer, in presenza del messaggio READY e del cursore lampeggiante sul video. L'idea è che, quando esaminate i vostri chip, lo stato di ciascun punto di test dovrebbe coincidere con quello da me rilevato e riportato nei diagrammi. Se i valori per un dato chip coincidono, allora quel chip è da ritenersi funzionante. Qualora una o più letture su un chip fossero diverse da quelle riportate, ciò sarebbe sintomo di un malfunzionamento e richiederebbe ulteriori esami.

In effetti, ciò che farete sarà esaminare lo stato degli ingressi e delle uscite del chip. Gli ingressi e le uscite sono chiaramente indicati dalle frecce. Se tutti i segnali di ingresso fossero corretti, ma qualche uscita presentasse un valore errato, sarebbe molto probabile che i circuiti interni del chip non lascino passare il segnale, il che implicherebbe un guasto nel chip. Invece, qualora un segnale di ingresso non fosse corretto, probabilmente quel chip sarebbe funzionante, ed il guasto sarebbe imputabile al circuito che dovrebbe inviare tale segnale al piedino del chip. Potrebbe esserci un corto-circuito o una interruzione nel suddetto circuito o nelle connessioni delle linee di bus. I 21 diagrammi diverranno il vostro punto di riferimento per individuare e riparare velocemente i guasti.

Troverete i diagrammi nei capp. 6, 7, 8, 12, 16, 17 e 18. Un elenco dei diagrammi dei punti di test si trova subito prima dell'indice analitico.

I capitoli dal 5 al 20, oltre che essere un manuale per la riparazione, sono anche (ad eccezione dei capp. 10 e 11) un manuale tecni-

co di consultazione, scritto dal punto di vista del tecnico. Ciascun chip sarà discusso nei minimi dettagli e saranno presentati perfino alcuni diagrammi di temporizzazione per la MPU 6510, la RAM ed i CIA. Potrete acquisire la padronanza della vostra macchina, assimilando gradualmente il materiale presentato. Scoprirete che la vostra abilità di programmazione aumenterà smisuratamente, man mano che vi renderete conto di ciò che accade agli "1" e "0" mentre sfrecciano nei circuiti digitali.

Il libro termina con uno schema principale della vostra macchina. Tale schema si renderà necessario durante una riparazione difficile, dopo che il guasto sarà stato localizzato e saranno quindi richiesti i dettagli di cablaggio per individuare i principali sospetti. Lo schema contiene tutti i codici delle parti. Questi medesimi codici sono incisi chiaramente sul circuito stampato. Per esempio, il codice U7 è stampato sulla piastra vicino alla MPU 6510. Sullo schema si può leggere U7 come codice di parte per la MPU. Ogni condensatore, resistore, e così via, è identificato nel medesimo modo. Con la guida alla disposizione dei componenti, i diagrammi dei punti di test, le discussioni teoriche dei circuiti, e lo schema principale, sarete in grado di soddisfare qualsiasi esigenza di informazioni che vi si potrà mai presentare nella ricerca e riparazione dei guasti del vostro computer.

I capp. 10 e 11 costituiscono un breve corso sulle porte logiche ed i registri digitali, con riferimenti specifici alle porte ed ai registri nel vostro computer. Sono altresì compresi i sistemi di numerazione della macchina. Il linguaggio BASIC del C-64 adotta i normali numeri decimali come sistema di numerazione. Il C-64 converte in binario qualsiasi numero decimale specificato; poi, dopo l'elaborazione, opera la conversione opposta da binario in decimale. Tramite i comandi PEEK e POKE, potrete inviare segnali sulle piste che la MPU è in grado di indirizzare. La capacità di convertire da decimale in binario e viceversa dovrebbe essere uno degli strumenti di cui servirvi durante le riparazioni.

Da un punto di vista di denaro e convenienza, la capacità di saper riparare almeno i guasti più semplici del computer si traduce in un notevole risparmio. I guasti più semplici sono almeno la metà del totale. Durante il periodo di garanzia del vostro Commodore 64, non c'è alcun problema. Qualora la vostra macchina "spirasse" durante i primi 90 giorni, tutto ciò che dovreste fare sarebbe riportarla al fornitore, che ve la sostituirebbe con una nuova: la Commodore è molto cortese sotto questo aspetto. Tuttavia, allo scadere del periodo di garanzia, potrebbero sorgere varie complicazioni. Qualora la macchina si guastasse, essa dovrebbe essere inviata presso un laboratorio qualificato per le riparazioni. Di solito, ciò richiede qualche settimana e, alla fine, il conto che dovrete

pagare sarà non indifferente. Se foste in grado di individuare e riparare da soli il guasto, il risparmio di tempo e di denaro sarebbe prezioso. Basterebbe la riparazione di un solo guasto durante la vita della vostra macchina, seguendo le tecniche apprese in questo libro, per ripagarvi ampiamente della spesa del libro stesso.

Vorrei ringraziare mia moglie Lea per i suoi interventi durante la scrittura del libro. Inoltre, desidero ringraziare mio genero, Michael Gorzeck, per aver scattato le foto in bianco e nero riportate nel testo. Infine, il mio augurio è che non dobbiate mai interrompere la vostra attività col computer a causa di un guasto; tuttavia, qualora tale eventualità si presentasse, spero che questo libro vi sia di utilità nel far "tornare in vita" il vostro Commodore 64.

INTERPRETAZIONE DEI SINTOMI

Ai vecchi tempi del computer, cioè fino al 1976, prima che i microcomputer facessero la loro comparsa, gli utenti usavano per lo più una macchina telescrivente per l'ingresso e l'uscita dei dati. Una telescrivente costava circa un migliaio di dollari ed era venduta come una macchina in grado di espletare quasi ogni funzione di un sistema di elaborazione. Tali funzioni erano l'immissione dei dati da tastiera, l'uscita su stampante, nonché la perforazione e la lettura di un nastro di carta. Avrete notato che la visualizzazione sullo schermo TV non è nemmeno menzionata.

Naturalmente, esistevano già schermi TV, chiamati CRT (da "cathode ray tubes", cioè tubi a raggi catodici). Essi erano in grado di visualizzare facilmente lettere e numeri; potevano facilmente produrre configurazioni di matrici di punti. Tuttavia, le immagini grafiche potevano essere prodotte solo tramite apparecchiature i cui cartellini dei prezzi indicavano cifre astronomiche. I CRT erano un accessorio periferico che non era così usato come la telescrivente. Le cose sono cambiate.

Lo schermo TV è il dispositivo di uscita più usato per il computer. Le macchine telescriventi sono quasi sconosciute per il computer di casa o nei piccoli uffici. I caratteri alfanumerici, le configurazioni con matrici di punti e le complicate rappresentazioni grafiche sono divenute di uso comune per il possessore di un computer. Lo schermo TV viene considerato una parte del computer. Non pensereste mai di usare il vostro Commodore 64 senza uno schermo TV o un monitor.

Dal punto di vista della ricerca e riparazione dei guasti, lo schermo TV è uno strumento diagnostico. Quando il computer è a posto, lo schermo TV risplende di colori brillanti e l'audio emette i suoni corretti. Quando il computer presenta un guasto, i sintomi si manifestano spesso in maniera evidente sullo schermo TV o si possono udire nell'altoparlante del TV. Tramite un'accurata analisi

del "globo oculare", chi si accinge alla riparazione è spesso in grado di individuare la sede del malfunzionamento, o almeno di sapere dove iniziare.

Sintomi comuni

La seguente collezione di sintomi generali può aiutarvi a determinare la sezione del vostro computer che ha riportato un guasto. Restringere la zona del problema è il primo passo nella ricerca del guasto. Diamo un'occhiata a questi sintomi.

Computer che non dà segni di vita

Il problema più comune in cui ci si può imbattere è uno schermo TV vuoto. Il vostro C-64 è connesso correttamente al TV, e questo è illuminato, ma non visualizza altro che "neve" (fig. 1). Quando accendete e spegnete l'interruttore di alimentazione del computer, non accade nulla. La spia luminosa rossa potrebbe accendersi o restare spenta.

Naturalmente, dovrete accertarvi che il computer sia collegato correttamente alla presa di corrente e che il cavo di alimentazione mostrato in fig. 2 sia inserito nel connettore laterale del computer. Se tutte queste connessioni fossero corrette, dovreste esaminare il contenitore dell'adattatore di corrente del C-64: si sta riscaldando? In tal caso, esso è probabilmente a posto; altrimenti, esso potrebbe essere la causa del problema. Provando con un adattatore diverso, si avrà la risposta: se il nuovo funziona, allora quello vecchio è guasto; qualora nemmeno il nuovo funzionasse, allora il vecchio sarebbe probabilmente a posto.

Allorché avrete completato la suddetta ispezione rapida, ed il computer non desse ancora segno di vita, dovreste consultare il

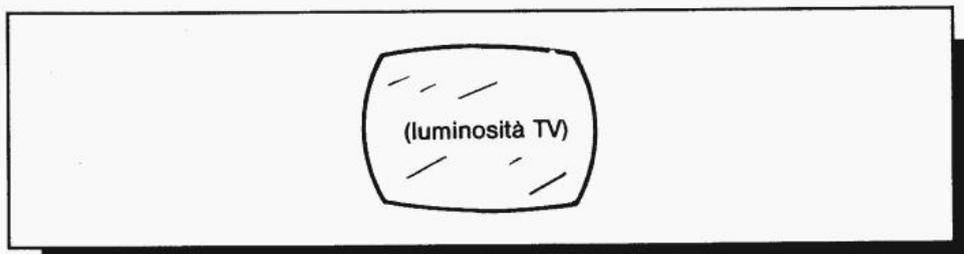



Figura 1. Quando la luminosità del vostro TV è a posto, ma non visualizza i messaggi del C-64, il computer è probabilmente "morto".

Figura 2. La prima azione da compiere, quando il C-64 non dà segni di vita, è quella di accertarsi che l'alimentatore sia collegato alla presa a muro e all'apposito connettore laterale del computer.

cap. 20 per i successivi passi nella ricerca del guasto. Bisognerà smontare il C-64 e servirsi di un voltmetro per leggere alcuni valori di tensione continua ed alternata.

Visualizzazione di "spazzatura"

Il sintomo più comune dopo il precedente è quello che in gergo tecnico viene definito come "spazzatura". Il caso estremo di "spazzatura" è visualizzato sullo schermo come in fig. 3. Quando accendete il vostro C-64, lo schermo TV si riempie immediatamente di numeri, lettere, simboli, spazi bianchi e neri: somiglia un po' alle

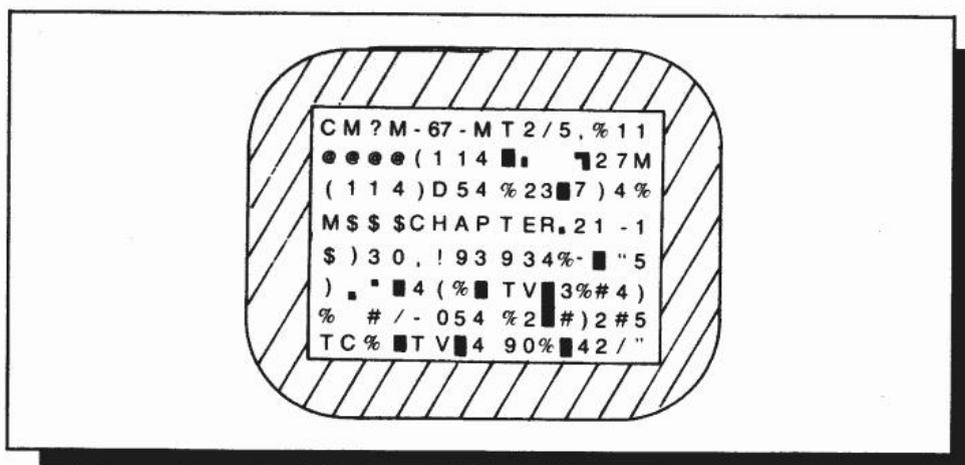



Figura 3. Quando il computer visualizza "spazzatura", anziché il messaggio READY ed il cursore lampeggiante, c'è qualche malfunzionamento nei circuiti digitali del computer.

imprecazioni che compaiono nei fumetti! Anziché visualizzare il messaggio READY, il vostro C-64 vi presenta una bella raccolta di "spazzatura".

Lo schermo TV è normalmente in grado di visualizzare i quattro elementi (fig. 4). Il bordo dovrebbe apparire in azzurro chiaro. All'interno del bordo, dovrebbe comparire un blocco azzurro scuro. Il terzo elemento nel quadro consiste di numeri, lettere e simboli, il tutto terminante nella parola READY. Anche i caratteri visualizzati dal C-64 dopo l'accensione sono di colore azzurro chiaro. Comunque, il colore dei caratteri può essere modificato: ciò non avviene automaticamente all'accensione, ma bensì dovrete impostare da tastiera i colori che desiderate.

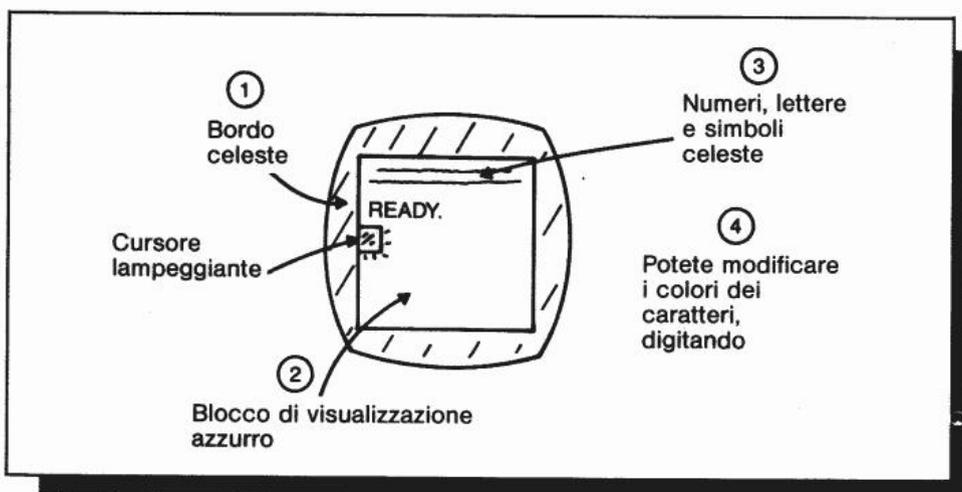



Figura 4. Il vostro C-64 è normalmente programmato per visualizzare un bordo celeste ed un blocco di visualizzazione azzurro, e vi mette in grado di modificare facilmente i colori dei caratteri.

Il motivo per cui sullo schermo compare della "spazzatura", anziché il messaggio READY ed il colore azzurro in due tonalità, è dovuto al funzionamento incontrollato del microprocessore. Normalmente, quest'ultimo esegue il proprio lavoro sotto l'attenta sorveglianza del sistema operativo del C-64, contenuto nei chip della ROM. Allorché il sistema operativo, per un motivo qualsiasi, perde il controllo, il microprocessore "impazzisce", vomitando indirizzi, dati e segnali di controllo senza alcuna regola. Il risultato è quello di riempire lo schermo TV con un insieme senza significato di caratteri, numeri, simboli e spazi.

La "spazzatura" può essere causata da un guasto in quasi ogni componente dei circuiti digitali. Il metodo per localizzare l'area circuitale generale del guasto, e quindi invidiare il componente guasto o la connessione difettosa, richiede ciò che segue. Dovrete apprendere il modo in cui i circuiti digitali elaborano i dati dal punto di vista hardware, ad un livello di comprensione pari a quello del tecnico. Dopodiché, potrete effettuare le letture di tensione, tramite un voltmetro, una sonda logica ed un oscilloscopio, per scoprire il difetto. I capitoli dal 5 al 16 contengono le informazioni che vi aiuteranno a scoprire la causa che avrà prodotto la "spazzatura".

Visualizzazione del quadro vuoto

Un malfunzionamento di natura simile a quello che produce la "spazzatura" si manifesta allorché il bordo ed il blocco interno so-

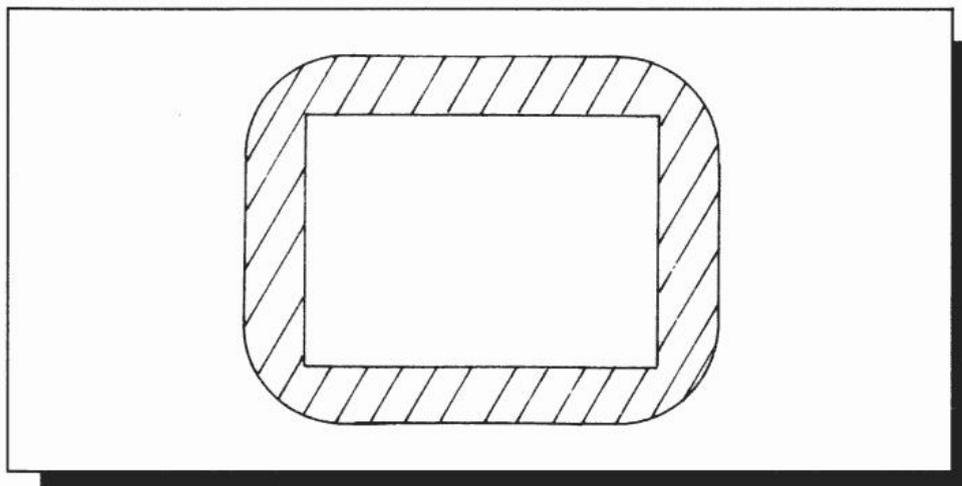



Figura 5. Una variante della "spazzatura" è un blocco di visualizzazione vuoto. Il bordo ed il blocco di visualizzazione compaiono, ma senza alcun carattere. Pigiando sulla tastiera, non si ha alcun effetto evidente.

no visualizzati correttamente, ma senza alcun carattere. Potrete battere sulla tastiera finché vi pare, ma non accadrà niente: il blocco resterà vuoto, come in fig. 5.

I sospetti ricadono sui medesimi circuiti del caso precedente. La causa del guasto potrebbe essere situata ovunque nei circuiti digitali. Al riparatore spetta il compito di effettuare le letture dei punti di test e quindi dedurre da tali letture la zona del guasto. La comprensione dei capitoli dal 5 al 16 dovrebbe servire a trovare l'uscita dal labirinto di chip e di piste di rame sul circuito stampato.

I suddetti capitoli presentano tecniche di ricerca del guasto e contengono schemi con i valori delle tensioni e degli stati logici nei punti di test, in condizioni di funzionamento normali, in presenza della scritta READY. Nell'esecuzione di un test, se uno o più dei risultati non coincidessero con i valori che dovrebbero essere presenti nei punti di test, avreste scoperto un indizio che potrebbe portarvi all'identificazione del "colpevole".

Assenza di colore

Il C-64 è un computer a colori: esso è provvisto di circuiti che producono colori visualizzati sullo schermo TV. Quando il computer produce una visualizzazione corretta dei caratteri e dei simboli, ma senza alcun colore, ciò è sintomo di un malfunzionamento nei circuiti per il colore.

I segnali cromatici sono originati nel circuito di clock. Il cap. 14 tratterà il clock di sistema. Il segnale per il colore viene inviato in uscita dal chip di interfaccia video (Video Interface Chip: VIC). Il cap. 17 svelerà il funzionamento del VIC e dei circuiti associati che potrebbero essere implicati nel sintomo di "assenza di colore".

Assenza di immagine video; suono corretto

Questo sintomo somiglia a quello del computer che non dà segno di vita, tranne che per una cosa: il suono viene prodotto correttamente. Ciò significa che i circuiti digitali funzionano. In questo caso, il guasto va ricercato nei circuiti di uscita del segnale video. Il VIC ed i suoi transistor di uscita sono la probabile causa di questo malfunzionamento. Essi saranno trattati nel cap. 17.

Assenza di suono

Quando ogni altra cosa funziona, tranne l'audio, il guasto va ricercato nei circuiti per la produzione del suono. Il cap. 18 tratta i circuiti audio del C-64, all'interno ed attorno al dispositivo di interfaccia per il suono (Sound Interface Device: SID).

Guasti nei dispositivi esterni

Il C-64 è in grado di acquisire dati da dispositivi esterni, quali la tastiera, l'unità nastro, l'unità disco, nonché "joystick" e "paddle". Inoltre, esso è in grado di inviare i dati di uscita ad una stampante,

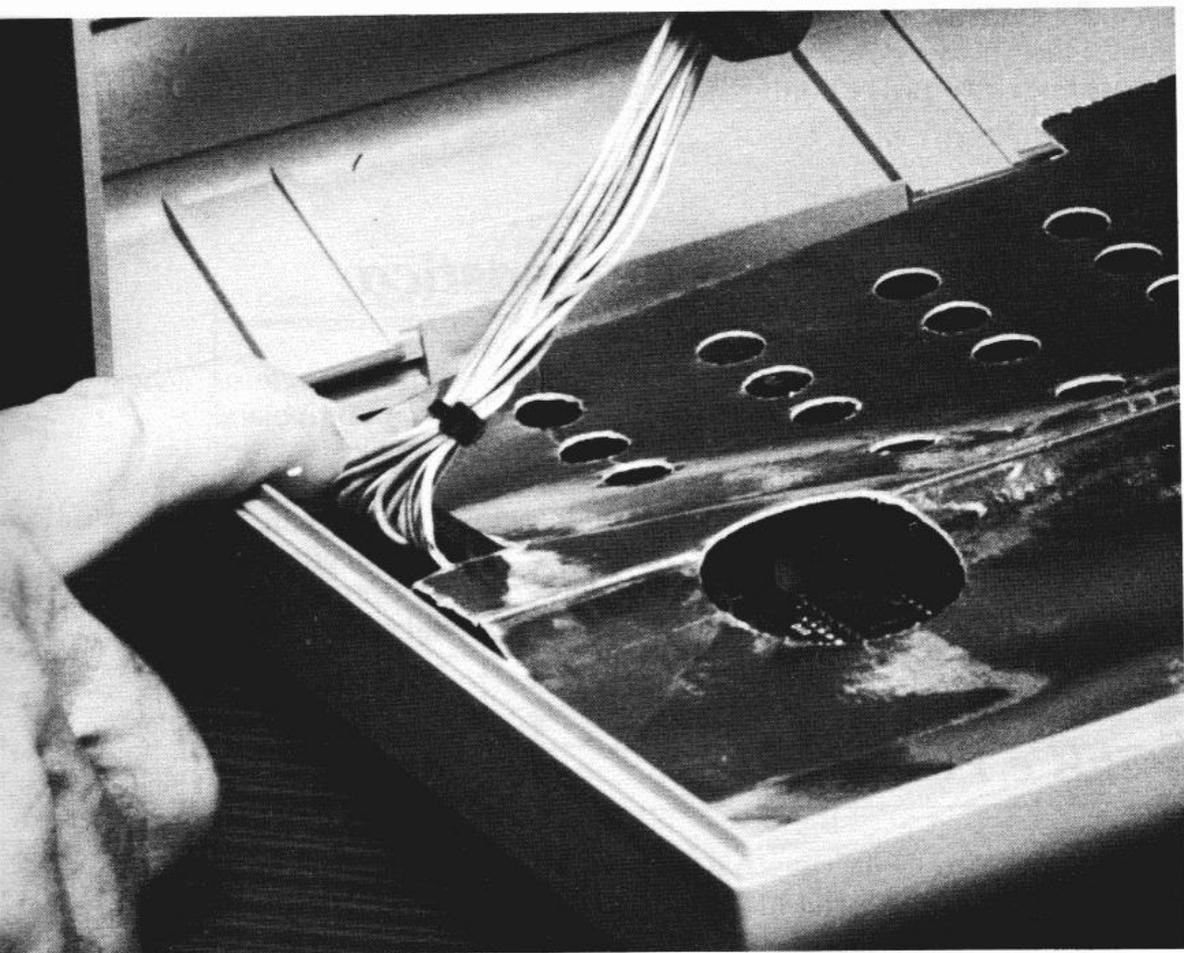



Figura 6. La tastiera è connessa all'interno del contenitore ad uno speciale connettore sulla piastra del circuito stampato. La tastiera viene scollegata solo nel caso in cui debba essere riparata.

all'unità nastro, all'unità disco, e ad altri dispositivi esterni. Allorché uno di tali dispositivi comincia a non funzionare bene, il guasto potrebbe essere nel dispositivo stesso o nella circuiteria di ingresso/uscita (I/O) che connette il dispositivo al computer.

Se aveste qualche problema con un dispositivo, il primo passo sarebbe quello di provare a sostituirlo con un altro funzionante. Se il nuovo dispositivo funzionasse, allora quello vecchio sarebbe difettoso. Qualora i sintomi continuassero a manifestarsi anche con la nuova unità, il problema sarebbe causato dal computer. Il cap. 19 illustrerà tutti i connettori di interfaccia situati nella parte posteriore e laterale del C-64, tramite cui si possono connettere i vari dispositivi. Il cap. 16 presenterà i chip di I/O cui sono collegati i connettori all'interno del C-64. Questo tipo di malfunzionamento è generalmente confinato in tali circuiti.

La tastiera è connessa internamente ai chip di I/O nel C-64. La fig. 6 illustra i fili della tastiera che scompaiono all'interno del C-64. Qualora la tastiera non funzionasse correttamente, potreste eseguire i test relativi come se essa fosse una parte del C-64 e non un dispositivo esterno. Le connessioni della tastiera saranno discusse nel cap. 16.

Programmazione diagnostica

Probabilmente, avrete passato un mucchio di tempo a programmare in BASIC sul C-64. La programmazione in BASIC può rivelarsi uno strumento molto importante nell'isolamento delle sezioni circuitali in cui potrebbe risiedere il guasto. Io utilizzo la programmazione in BASIC come una tecnica di iniezione dei segnali. La funzione PEEK e il comando POKE sono i meccanismi che effettuano le iniezioni dei segnali. Essi rappresentano due potenti strumenti di test diagnostico. Potrete scrivere personalmente i programmi diagnostici oppure acquistarli.

PEEK e POKE

PEEK vi consente di leggere il contenuto di una qualsiasi delle migliaia di locazioni nella mappa di memoria del C-64. POKE vi consente di caricare un byte di dati in una locazione avente un indirizzo qualsiasi nella mappa di memoria, ad esclusione delle locazioni di sola lettura. In tal modo, potete disporre di strumenti di test che consentono di sorvegliare lo scambio di dati tra il micro-

processore e tutte le locazioni della mappa di memoria.

I test con PEEK e POKE possono essere effettuati nella modalità "immediata", oppure possono essere contenuti in un programma. Comunque, dovrebbe essere ovvio che i test di software diagnostico hanno le loro limitazioni. Se il computer non desse segni di vita, o il microprocessore fosse guasto, non potreste utilizzare le funzioni o le istruzioni di test: semplicemente, esse non funzionerebbero. D'altro canto, quando il computer si comporta normalmente e visualizza READY ed il cursore lampeggiante, potreste provare i test software. Esistono buone probabilità che acquisiate qualche utile conoscenza che potrebbe rivelarsi preziosa per un'eventuale riparazione.

Le espressioni PEEK e POKE impiegate nella ricerca dei guasti richiedono che abbiate un'idea ben chiara delle relazioni tra i numeri decimali e le sequenze di bit che li rappresentano. Usando PEEK per leggere il contenuto di una locazione di memoria, otterete un numero decimale, che sarà visualizzato sullo schermo. Tale numero decimale è il codice per la sequenza di otto bit contenuti nel registro che avrete appena letto.

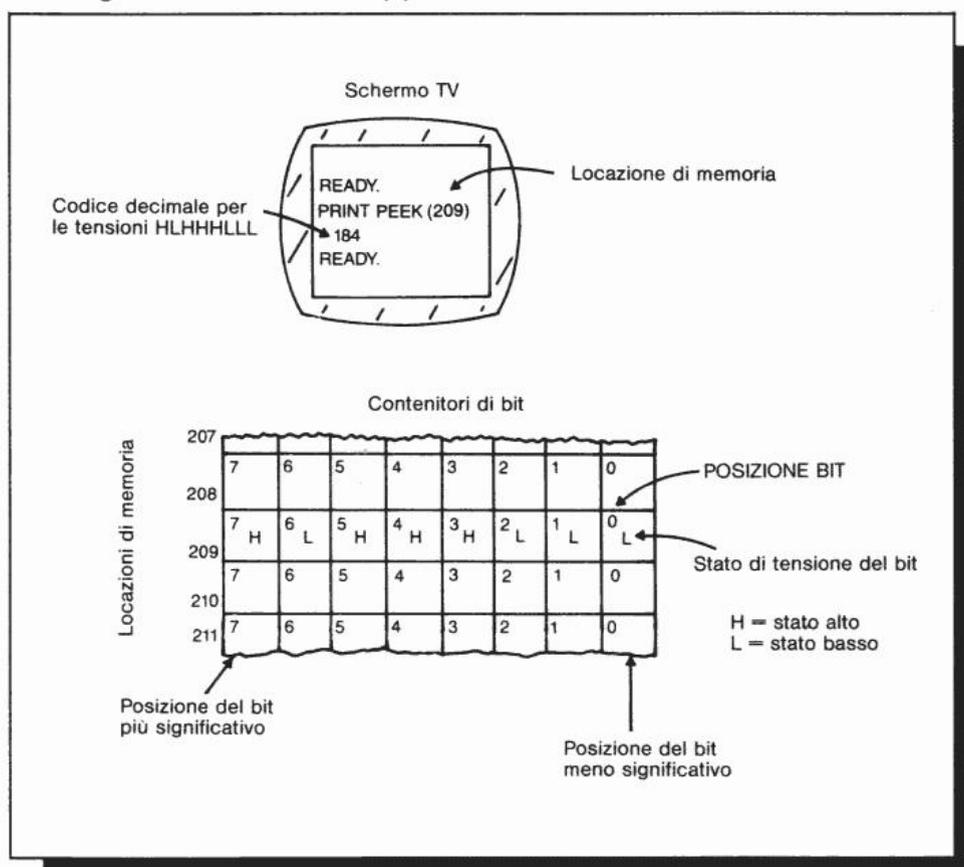



Figura 7. Quando il tecnico ottiene il numero decimale 184 in risposta alla PEEK, egli sa che la locazione 209 contiene le tensioni HLHHHLLL.

Per esempio, supponete di dare al C-64 l'istruzione PRINT PEEK (209). Il C-64 restituirà il numero decimale 184, che rappresenta il valore decimale per la sequenza binaria di bit 10111000. La fig. 7 illustra il concetto. I bit potrebbero essere anche rappresentati come HLHHHLLL. In genere, il programmatore immagina i bit in termini di "1" e "0", mentre il tecnico trova più conveniente raffigurarseli come "H" e "L" (iniziali degli stati logici "High" e "Low", cioè alto e basso). Comunque, la funzione PEEK vi ha permesso di leggere il contenuto della locazione di memoria 209. In certi casi, la conoscenza del valore dei bit si rivela un'informazione preziosa per la riparazione.

In altre occasioni di un processo di riparazione, potrebbe divenire necessaria la scrittura di una sequenza di bit in una determinata locazione. Per esempio, se voleste controllare rapidamente il chip della RAM dei colori, potreste scrivere nella locazione che definisce il colore del bordo. Se inviaste il comando POKE 53280,8 il colore del bordo del quadro TV dovrebbe diventare arancione. Provate. In caso positivo, il chip della RAM per il colore sembrerebbe funzionare correttamente. Quando la POKE non produce alcun effetto, o produce l'effetto sbagliato, il chip in questione potrebbe essere guasto. Comunque, il numero 53280 è l'indirizzo decimale del registro della RAM dei colori. Il numero 8 rappresenta una sequenza di bit, 00001000 o LLLLHLLL. La RAM dei colori usa i quattro bit inferiori, HLLL, per modificare il colore del bordo.

PEEK e POKE possono essere utilizzate nell'intera mappa di memoria, che contiene 64K di RAM dinamica e locazioni di memoria supplementari per la RAM statica, la ROM e l'I/O. Il tecnico addetto alla riparazione deve considerare le locazioni come contenitori di bit, ed i numeri decimali come codici per tali bit. I capp. 10 e 11 presenteranno molti altri dettagli su quest'argomento.

Programmi diagnostici

Oltre ad usare PEEK e POKE nella modalità "immediata" per leggere o scrivere in determinati indirizzi, potete scrivere programmi per eseguire un'intera serie di test e controllare estese porzioni della mappa di memoria. Un modo consiste nel porre le espressioni PEEK e POKE in un ciclo. Un'istruzione POKE in un ciclo può far sì che il C-64 scriva i dati in un grande gruppo di locazioni di memoria. Una funzione PEEK in un ciclo potrebbe far leggere al C-64 molte locazioni di memoria, il cui contenuto potrebbe essere visualizzato sullo schermo. Un altro modo di impiego di PEEK e PO-

KE può servire per i test sulle locazioni di memoria e sulle linee di bus che conducono a tali locazioni. Innanzitutto, potreste usare POKE per scrivere un certo dato in una certa locazione; dopodiché, potreste usare PEEK per leggere il contenuto della locazione, al fine di verificare che il dato sia arrivato correttamente a destinazione. Tutto ciò potrebbe essere incluso in un unico programma. Alcuni esempi di questa tecnica saranno illustrati nei capitoli 13 e 15.

Oltre a scrivere personalmente i programmi di diagnostica, quando se ne presenti la necessità, potreste servirvi del software disponibile, che esegue alcuni compiti limitati. Uno di tali programmi software che mi è capitato di vedere presso un distributore è il 64 DOCTOR, prodotto dalla Computer Software Associates, 50 Teed Dr., Randolph, MA 02368.

Tale programma è utile e funziona normalmente quando il C-64 non presenta disturbi all'accensione. Il programma è disponibile sia su disco che su cassetta (io ho visto solo la versione su disco).

Il caricamento nel C-64 del programma dal disco richiede pochi minuti. Dopodiché, un menu offrirà la possibilità di scegliere tra alcune opzioni. C'è un test per controllare il sistema del disco e la RAM interna del C-64. Ci sono inoltre i test per la tastiera, per la stampante (se ne è collegata una), e per il joystick. Un altro test serve per verificare il funzionamento del monitor o del TV a colori. I test sono simili a quelli che dovreste eseguire per definire i colori e la convergenza di qualsiasi TV a colori. Inoltre, il programma DOCTOR impartisce una lezione di musica al chip SID.

Il programma è interessante e si avvale efficacemente delle capacità grafiche del C-64. Vedrete comparire sullo schermo alcune figurine ("sprite") che rappresentano un televisore, una stampante, come pure altri dispositivi. Il programma era venduto per circa 30 dollari nei due posti che ho visitato.

Mentre questi estesi programmi di diagnostica possono essere interessanti e rivelarsi occasionalmente utili durante la ricerca dei guasti, essi possono essere particolarmente importanti prima della programmazione. Prima di accingervi ad intraprendere un pesante lavoro di programmazione, per cui prevedete di impiegare diversi giorni, è una buona idea quella di eseguire un controllo preliminare del C-64, ogni giorno prima di fare il vostro lavoro. Se il risultato del test non rivelasse alcun malfunzionamento della macchina, allora potreste intraprendere tranquillamente il vostro lavoro di programmazione: una delle cose più frustranti è passare molte ore a scrivere un gran numero di linee di programma, per poi scoprire che esse si trovano "intrappolate" nel computer.

All'interno del C-64

Se date un'occhiata alla piastra circuitale del C-64, illustrata in fig. 8, le cose più evidenti sono i grandi circuiti integrati. Uno sguardo più attento rivela i bus di dati e di indirizzi che attraversano la piastra. La fig. 9 rappresenta in maniera molto schematica l'interazione tra i vari chip.

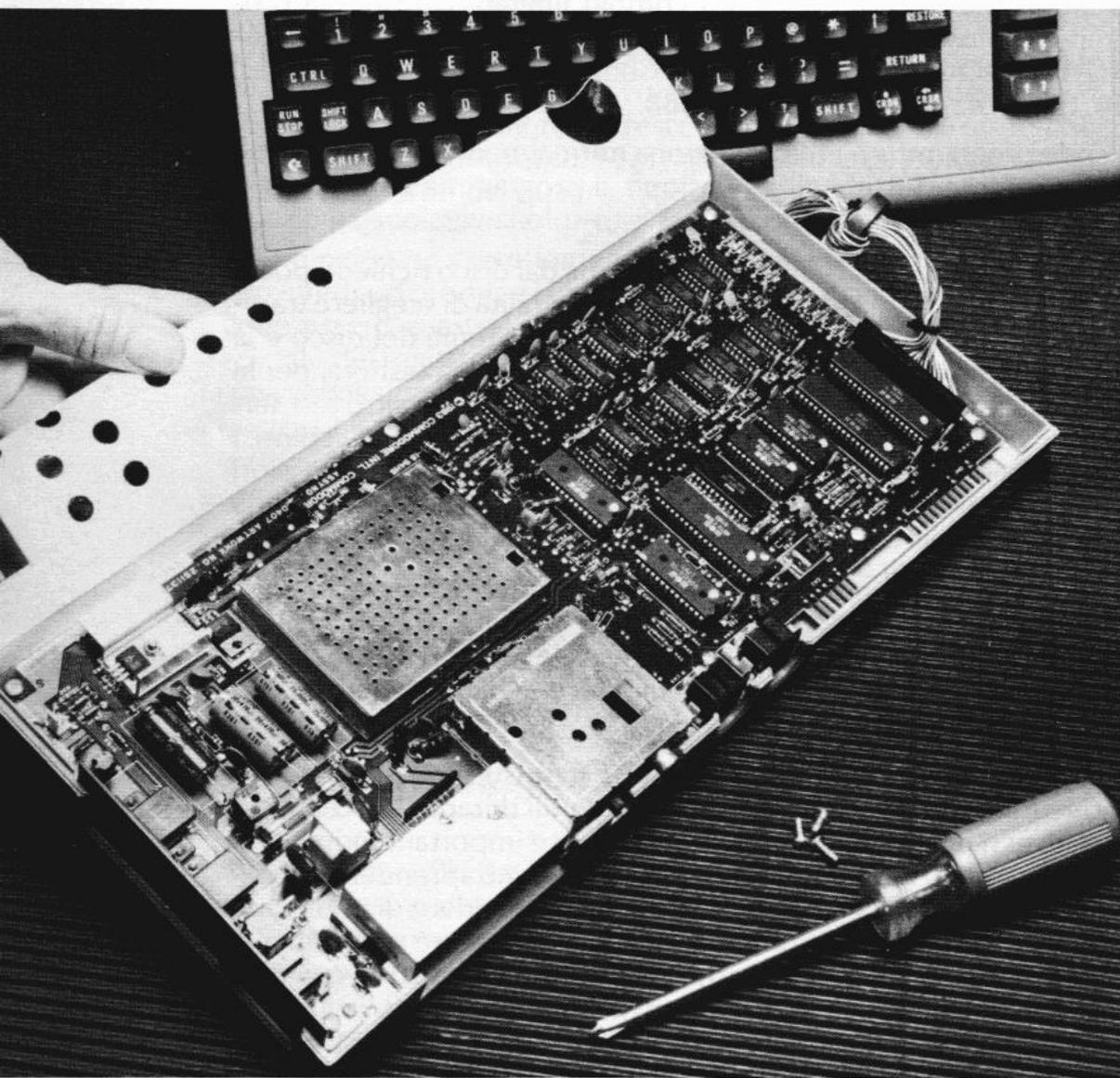



Figura 8. Ad una prima occhiata, la piastra del circuito stampato del vostro C-64 appare come un groviglio di componenti.

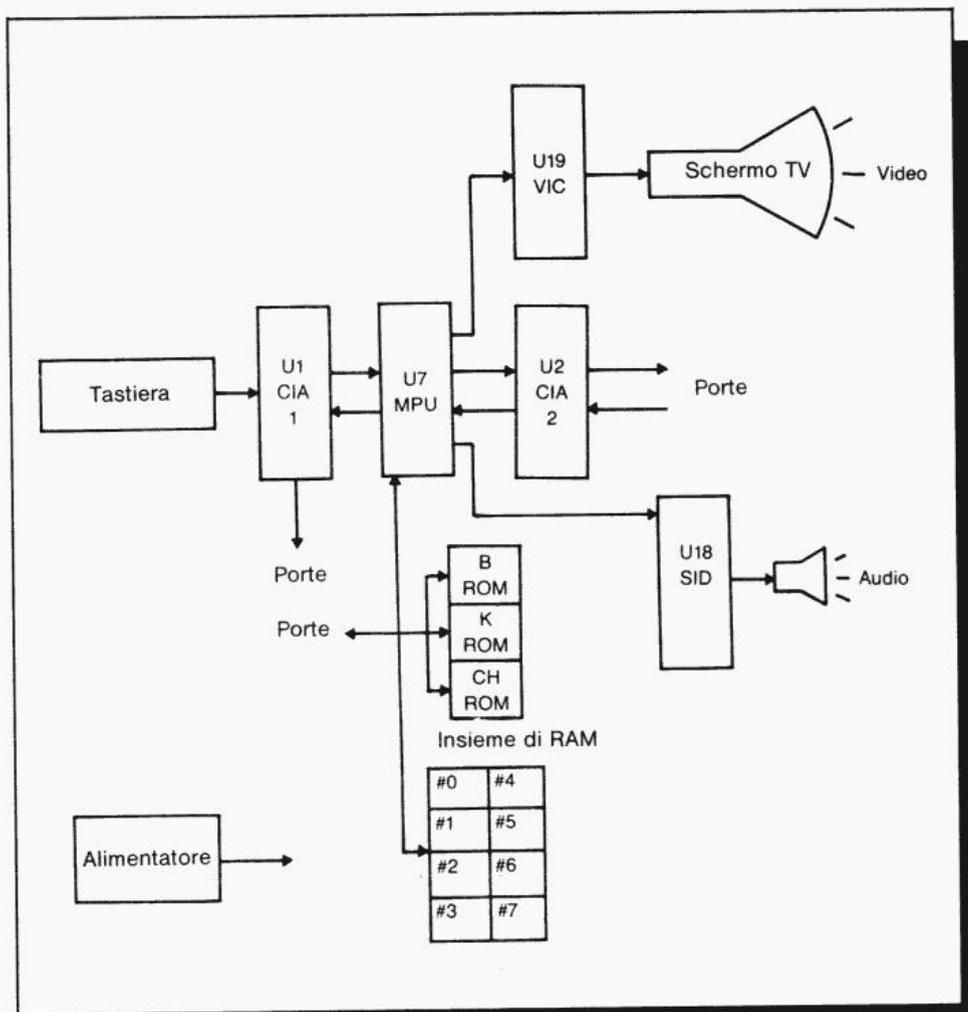



Figura 9. Questo diagramma a blocchi illustra le interazioni tra i chip del C-64.

L'adattatore di interfaccia complessa (CIA)

Le porte di ingresso sono situate all'estrema sinistra della piastra raffigurata in fig. 10. Ivi si trovano due chip da 40 piedini ciascuno. Entrambi sono etichettati col numero 6526 e sono denominati CIA, acronimo di Complex Interface Adapter, cioè adattatore di interfaccia complessa. Quello più a sinistra è connesso ad un connettore collegato alla tastiera tramite un fascio di fili. Esso è la porta di ingresso della tastiera. Inoltre, attraverso il circuito stampato, esso è collegato allo spinotto di ingresso del joystick. Allorché viene pigiato un tasto, o viene mossa la levetta del joystick, il segnale

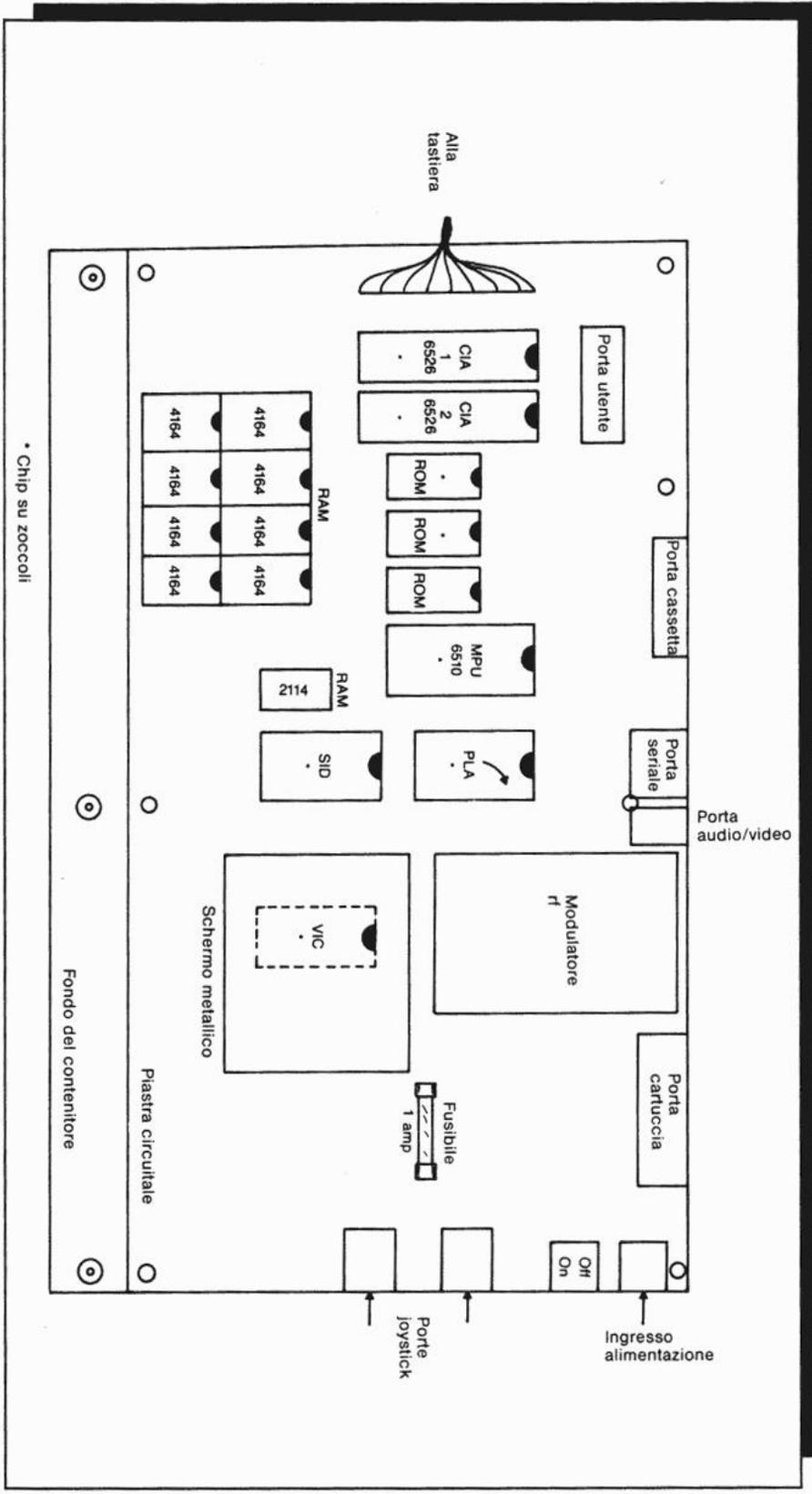



Figura 10. Nella ricerca di un guasto, molta confusione scomparirà se acquisterete familiarità con i componenti della piastra circuitale.

risultante viene trasferito al CIA, che provvederà ad inoltrare il segnale su un gruppo di otto piste parallele di rame, note come *bus dei dati* (o semplicemente bus dati). Il bus dei dati condurrà il segnale attraverso la piastra fino al microprocessore.

L'altro CIA è connesso alla vicina porta di utente ed alle porte seriali. Esso riceverà i dati che entrano da queste porte. Inoltre, esso è in grado di inviare i dati in uscita a tali porte. La tastiera ed il joystick, invece, usano il proprio CIA come un dispositivo di solo ingresso. Anche questo CIA è in grado di inviare segnali di uscita sul bus dati. Esso riceve i dati dal microprocessore attraverso il bus.

Il microprocessore (MPU)

Il microprocessore è il chip 6510, situato al centro della piastra. Da esso ha origine il bus dei dati. Prima di connettersi al CIA tramite il bus dati, esso si aggancia ad un certo numero di altri chip, come si può vedere in fig. 11. I segnali presenti sul bus dati sono inviati a otto chip 4164 di RAM, a tre ROM, ad un chip 2114 di RAM, al VIC ed al SID. Tutti i chip connessi al bus dati hanno un numero decimale che identifica locazioni specifiche. I numeri sono chiamati *indirizzi*.

Un indirizzo può assumere un valore compreso tra 0 e 65535. Si può accedere separatamente ad ogni indirizzo. Tutti gli indirizzi sono connessi al microprocessore 6510. Per "mappa della memoria" si intende un elenco di tali indirizzi e del contenuto delle locazioni corrispondenti.

Il microprocessore può accedere agli indirizzi tramite 16 piste di rame note come *bus d'indirizzo*. Esso percorre il circuito stampato da un chip all'altro. Il microprocessore è in grado di porre sul bus d'indirizzo qualsiasi combinazione di 16 stati logici "alto" e "basso". Ci sono 65536 possibili combinazioni di "alto" e "basso" che possono essere poste sul bus d'indirizzo. Partendo dall'indirizzo 0 e terminando con l'indirizzo 65535, ci sono 65536 indirizzi distinti. Ci sono all'incirca solo un paio di dozzine di chip, ma ciascuno di essi contiene molti registri. Alcuni chip contengono centinaia di registri. Ciascun registro ha il proprio indirizzo.

Quando la 6510 "chiama" un indirizzo, la combinazione di "alto" e "basso" non arriva direttamente all'indirizzo associato. Durante il viaggio, alcune combinazioni effettuano delle "fermate" in corrispondenza di alcuni chip noti come multiplexer e decodificatori. Ci sono due multiplexer 74LS257 per gestire gli indirizzi della RAM. Un chip 82S100 di PLA gestisce la decodifica della ROM. Due

chip decodificatori 74LS139 effettuano le decodifiche per il CIA, del VIC, del SID, ed altre. La decodifica dell'indirizzo viene illustrata in fig. 12.

Dopo essere stata indirizzata, la locazione può essere letta o scritta sul bus dati. La lettura/scrittura ha luogo allorché la 6510 in-

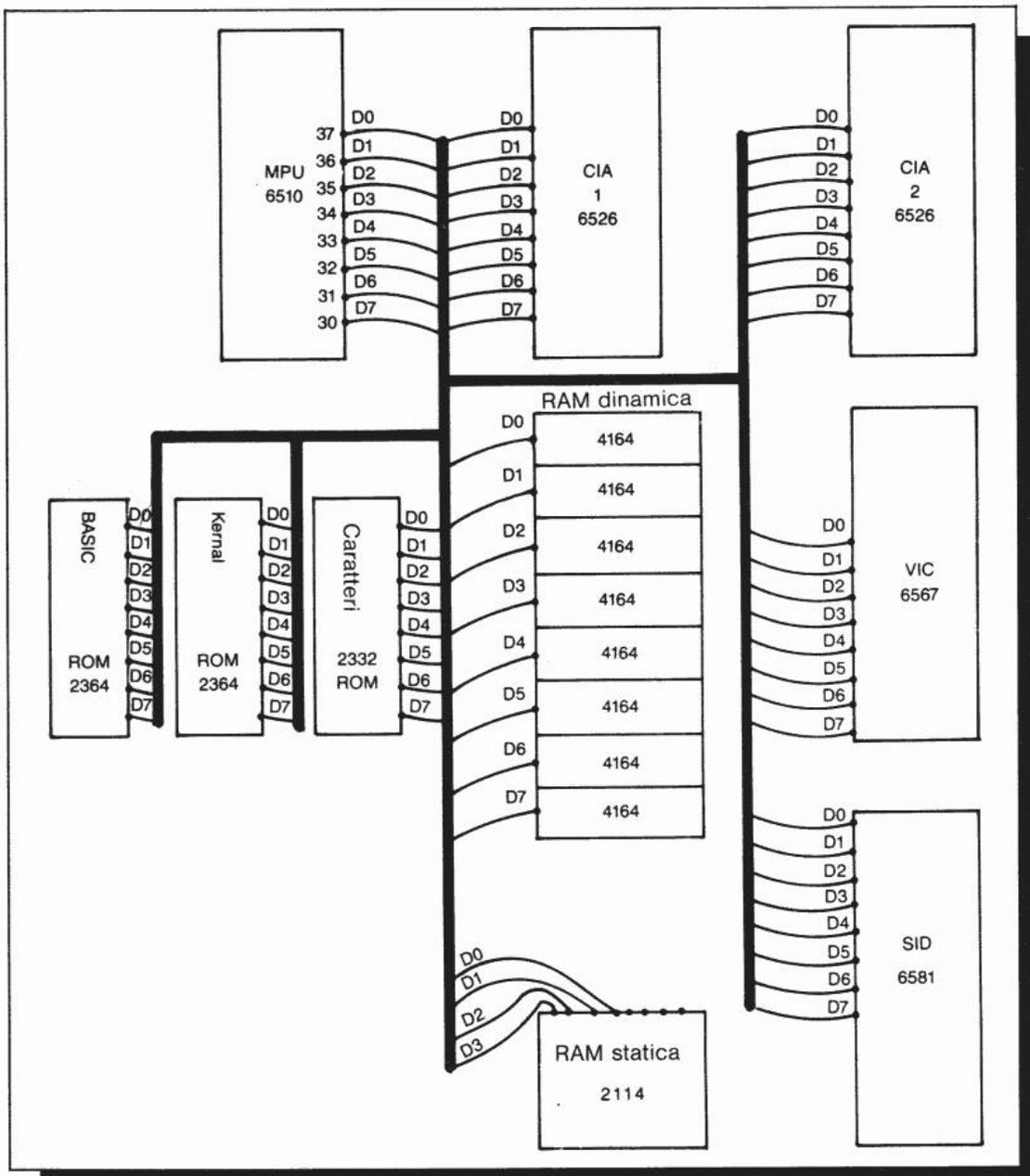



Figura 11. Le otto linee del bus di dati hanno origine nella MPU, e sono denominate D0-D7. I CIA, le ROM, il VIC ed il SID sono connessi a tutte le otto piste di rame. Il chip della RAM statica è collegato solo alle quattro linee numericamente inferiori. Ciascuno degli otto chip della RAM dinamica è connesso ad una sola delle otto linee (una per ogni chip). Tali linee sono tutte bidirezionali.

via una sequenza di otto valori "alto" e "basso" ad un indirizzo durante una scrittura, o riceve una sequenza di otto valori "alto" e "basso" da un indirizzo durante una lettura. Tutte le locazioni, escluse quelle del chip della RAM dei colori, consistono di registri di otto bit. I registri della RAM dei colori contengono registri di soli quattro bit.

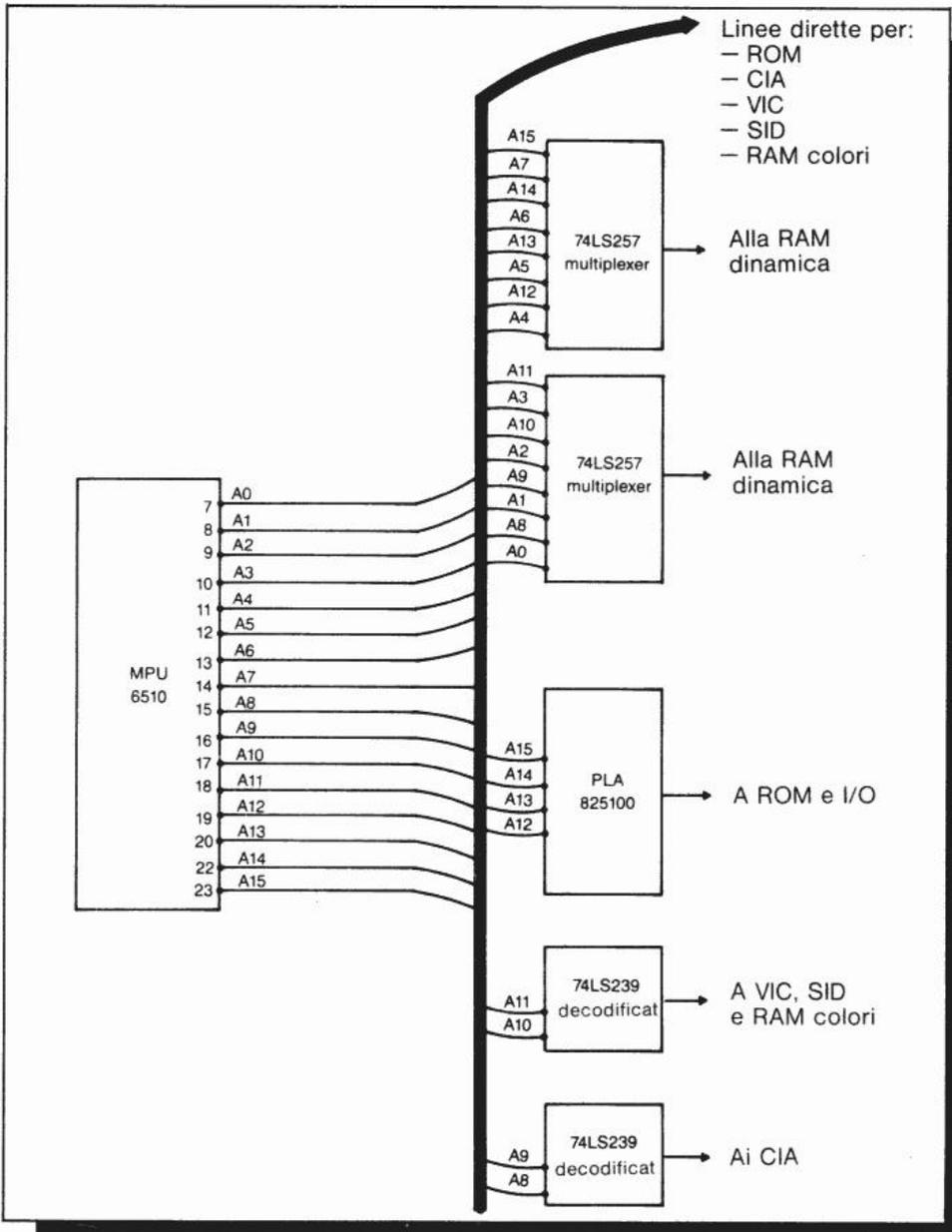



Figura 12. Anche le 16 linee del bus d'indirizzo hanno origine nella MPU, e sono denominate A0-A15. Le linee d'indirizzo A15-18 sono impiegate soprattutto per selezionare il chip che la MPU desidera contattare. Le linee d'indirizzo A7-A0 possono essere usate per scegliere tra le migliaia di locazioni sul chip selezionato. Le linee d'indirizzo vanno dalla 6510 alle locazioni indirizzate nella memoria.

Un registro di otto bit può contenere un numero binario codificato compreso tra 0 e 255. Ci sono 256 possibili combinazioni di "alto" e "basso" con otto bit. Come ben sapete, otto bit costituiscono un *byte*. Un registro di quattro bit può contenere un numero compreso tra 0 e 15. Ci sono 16 possibili combinazioni di "alto" e "basso" con quattro bit. Quattro bit costituiscono un *nybble*. Qualsiasi registro nella mappa di memoria contiene un byte, ad eccezione dei registri della RAM dei colori, ciascuno dei quali contiene un nybble.

Quando usate una POKE per porre un dato ad un certo indirizzo (per esempio, POKE 1099,65), il primo numero (1099) è un indirizzo nella RAM, mentre il secondo numero (65) dopo la virgola è il codice del byte LHLLLLLLH. Tale byte viene collocato all'indirizzo 1099. Si dà il caso che 1099 sia una locazione nella RAM video. Usando una POKE per scrivere un byte qualsiasi nella RAM video, il VIC leggerà tale byte come codice di un simbolo; dopodiché, il VIC preleverà il simbolo corrispondente da un chip di ROM e lo visualizzerà sullo schermo. Se ponete tale numero nella RAM video tramite una POKE, vedrete un simbolo che sostituirà l'ultimo asterisco nella riga superiore che compare all'accensione. Fate una prova. Questo procedimento sarà sviluppato durante la lettura del libro. Se siete curiosi, la locazione potrebbe essere esaminata tramite un comando PRINT PEEK(1099): il vostro C-64 dovrebbe visualizzare il numero 65.

Il microprocessore tratta i chip in questo modo. Esso invia e riceve sequenze di "alto" e "basso" lungo il bus dati, verso e dai chip 4164 della RAM. Esso riceve i dati dalla ROM, ma non invia ad essa alcun dato. Esso riceve ed invia i dati da e verso il VIC ed il SID.

Il chip di interfaccia video (VIC)

Il VIC (Video Interface Chip) svolge una funzione insolita: non solo è una parte residente della mappa di memoria e viene indirizzato dalla 6510 in modo normale, ma può anche assumere il controllo ed agire esso stesso come indirizzatore. Esso è in grado di indirizzare più di 16000 indirizzi nell'insieme totale. Se uno qualsiasi dei chip ha indirizzi compresi nel campo di 16K del VIC, allora il VIC può accedere al chip e leggere da questo i byte di dati. Questa importante capacità del VIC sarà trattata in dettaglio nel cap. 17.

Il VIC non necessita di un chip per la porta di I/O, in quanto gestisce da sé le proprie uscite. Esso non riceve alcun ingresso video: il VIC produce da sé il segnale TV composito a colori che appare sullo schermo TV.

Il C-64 è provvisto di un modulatore rf, che rende compatibile l'uscita del VIC col segnale TV nel canale appropriato. Il modulatore è contenuto in un involucro metallico ed è situato sulla destra dietro il circuito stampato. A destra del modulatore, si trovano i componenti dell'alimentatore, compreso lo spinotto di ingresso della corrente, l'interruttore di accensione ed il relativo fusibile.

Il dispositivo di interfaccia per il suono (SID)

Il SID (Sound Interface Device) è il generatore del segnale audio emesso dal C-64. Il SID è anche in grado di ricevere un segnale audio e di elabrarlo insieme con i suoni prodotti da sé. Come il VIC, esso gestisce il proprio I/O senza l'ausilio di un chip di porta di I/O.

Diagrammi per la ricerca dei guasti

Quando il vostro C-64 presenta un malfunzionamento, e voi vi rendete conto che esso è causato dal computer e non da uno dei dispositivi esterni, fate riferimento alla fig. 13. Se il guasto fosse nel dispositivo, consultate la tab. I. Il primo passo consiste nell'analizzare il sintomo sullo schermo TV. Se sullo schermo apparisse solo un quadro TV con presenza di "neve", provate a vedere un ordinario canale TV: se il programma TV fosse normale, passate ad esaminare il blocco successivo nella parte destra della fig. 13.

Sintomo	Difetto possibile	Rimedio
Il disco non funziona	CIA2	Sostituire il chip
La stampante si arresta	CIA1/CIA2	Sostituire il chip
La tastiera non funziona	CIA1 o tastiera	Sostituire il chip, o la tastiera o ripararla
Il modem non funziona	CIA1/CIA2	Sostituire i chip
Dalla porta audio/video non esce l'audio	SID	Sostituire il chip
Dalla porta audio/video non esce il video	VIC	Sostituire il chip
La porta della cartuccia non funziona bene	PLA/Kernal	Sostituire i chip
La porta di controllo non funziona	CIA1	Sostituire il chip

Tabella I. Tabella di ricerca dei guasti in una periferica.

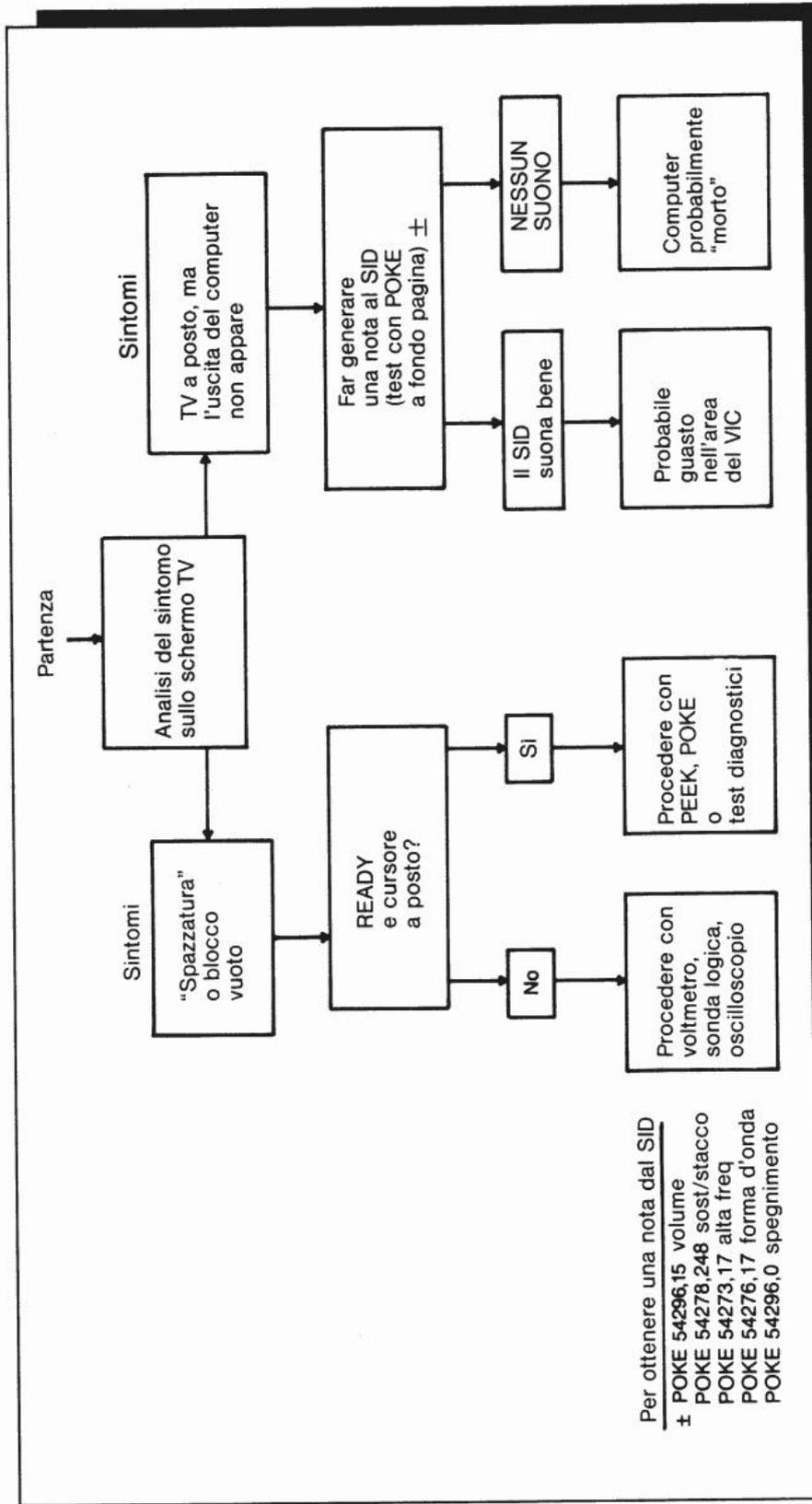



Figura 13. Quando compare un malfunzionamento, si potrebbe seguire la procedura indicata in questo diagramma per la ricerca del guasto. Il concetto è quello di seguire i vari passi, fino a che non si giunga ad una delle quattro conclusioni.

A questo punto, il computer potrebbe non dare alcun segno di vita e l'alimentatore dovrebbe essere riparato, oppure il guasto potrebbe risiedere nel VIC. Per identificare la sezione difettosa, tentate di far produrre un suono al SID. Se il SID restasse silenzioso, allora il sospetto ricadrebbe sull'alimentatore. Invece, se il SID emettesse il suono, il computer sarebbe a posto, a parte il VIC ed i circuiti attorno ad esso. Dovreste allora consultare il cap. 18 per un programma di test del SID basato sulle POKE. Come già menzionato, qualora il test del suono fallisse, il sospetto ricadrebbe sull'alimentatore: dovreste consultare il cap. 20 e seguire le istruzioni passo-passo ivi indicate.

Se non si riuscisse a visualizzare il programma televisivo normale, allora il difetto sarebbe nel televisore, che necessiterebbe di una riparazione; tuttavia, tale argomento non è trattato in questo libro. Lo stesso dicasi per qualsiasi altro problema chiaramente dovuto al televisore e non al computer.

Quando lo schermo si riempie di "spazzatura" o il blocco interno del quadro è vuoto (parte sinistra in fig. 13), tutti i componenti dei circuiti digitali sono sospetti. Questi comprendono il microprocessore, la RAM, la ROM, i CIA, e i decodificatori. Probabilmente, il VIC ed il SID non sono responsabili del malfunzionamento.

Allorché si menifestano questi sintomi, il messaggio READY ed il cursore potrebbero essere visualizzati oppure no. Qualora non fossero visualizzati, non si potrebbe impiegare il software diagnostico. Il processo per la riparazione dovrebbe iniziare eseguendo dei test di tensione con un voltmetro, una sonda logica ed un oscilloscopio. Invece, se la scritta READY ed il cursore fossero visualizzati normalmente, probabilmente potreste servirvi dei vari test diagnostici con PEEK e POKE o di programmi più completi, come sarà dimostrato in tutto il libro.

2

SMONTAGGIO DEL COMPUTER

Quando un Commodore 64 non dà più segni di vita e voi prendete la decisione di ripararlo, il più delle volte dovrete smontarlo. La prima volta che vi accingerete allo smontaggio, sarete sicuramente esitanti. Voi sapete per lunga esperienza con tutti i tipi di macchinario che potreste causare ulteriori danni semplicemente smontando la macchina. Non vorreste iniziare un lavoro di riparazione causando altri danni.

Fortunatamente, il C-64 è stato assemblato in modo coscienzioso, il che rende lo smontaggio relativamente semplice, purché procediate con una cura estrema e con mosse lente e misurate. I primi passi sono dettati dal buon senso pratico. Fate uno spazio sufficiente sul vostro banco da lavoro. Raccogliete i vostri strumenti. Fate in modo di avere una buona illuminazione e ponete uno stuoino di gomma sul piano del banco. Disinserite qualsiasi connettore dal C-64. Ponete il computer sullo stuoino soffice. La fig. 14 illustra la situazione a questo punto.

Una buona idea è quella di avere la massima pulizia sul piano di lavoro. La sporcizia o la limatura di ferro potrebbero causare danni, qualora riuscissero a penetrare nel computer. Invece, non è una buona idea quella di lavorare sul C-64 in un ambiente a bassa umidità. Se all'esterno facesse freddo, ma all'interno vi fosse un ambiente caldo e asciutto, e si sprigionassero scintille di elettricità statica quando attraversate il tappeto, dovreste fare particolare attenzione a lavorare col computer: ci sarebbero buone probabilità che l'elettricità statica possa bruciare i chip. Nel cap. 4, il pericolo dell'elettricità statica sarà trattato in maggior dettaglio.

Figura 14. Il C-64 può essere smontato servendosi di un cacciavite con punta a croce. La piastra del circuito stampato viene rimossa con l'aiuto di un saldatore e di un paio di pinze a becco lungo.

Rimozione del coperchio

Ponete il C-64 rovesciato sullo stuoino soffice. Sistematelo con la parte frontale arrotondata di fronte a voi. Sul fondo del contenitore, ci sono tre viti rientrate lungo la parte frontale arrotondata. Svitatele tramite un cacciavite con punta a croce di medie dimensioni, come mostrato in fig. 15.

Dopo aver rimosso le viti, riportate il C-64 in posizione normale. Noterete che ora il coperchio sarà rimasto appeso per la parte frontale. Come mostrato in fig. 16, l'estremità posteriore è come

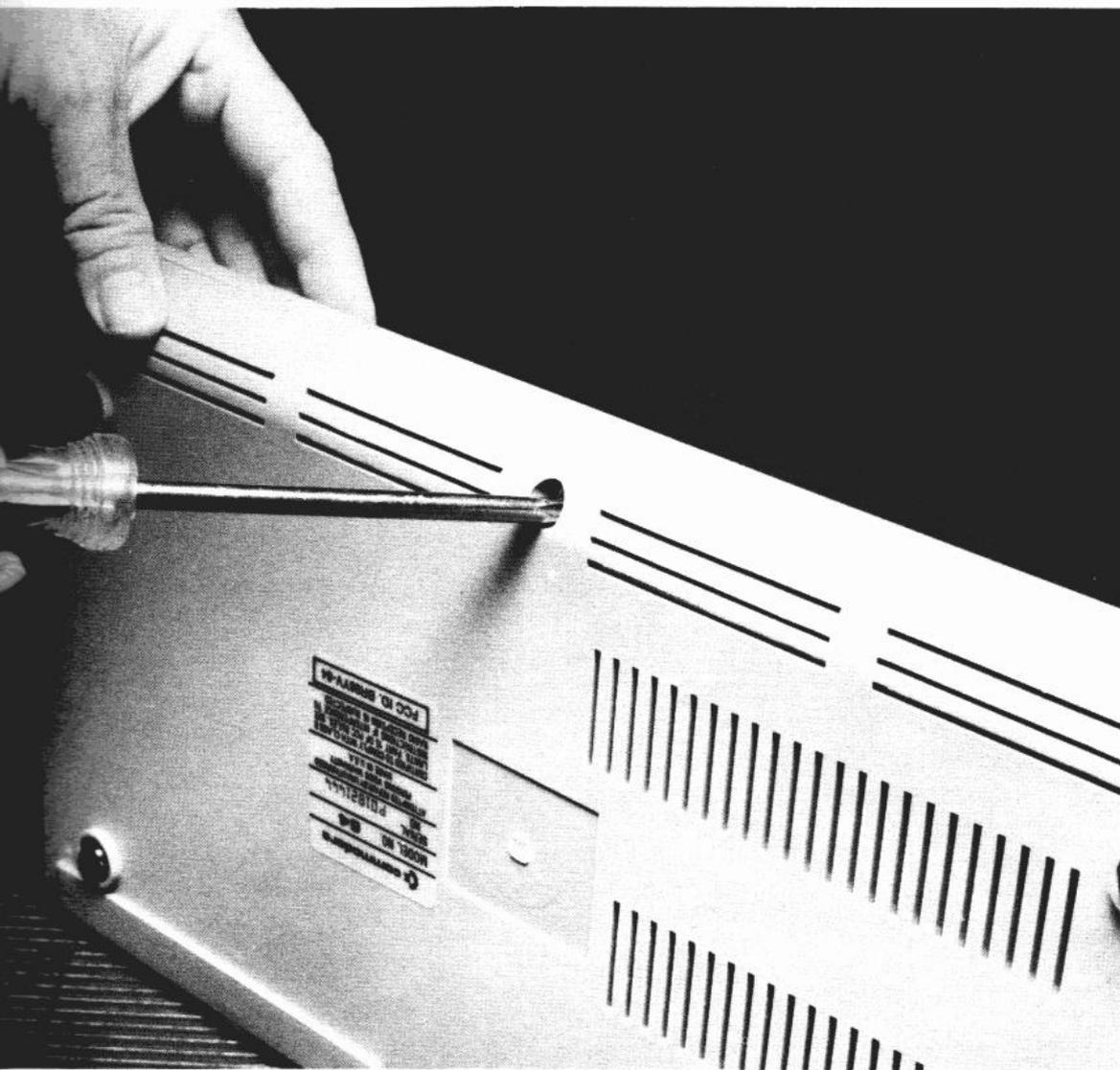



Figura 15. Ci sono tre viti con testa a croce che fissano il coperchio sul fondo del contenitore.

se fosse incernierata su dei cardini. Ho detto "come se", poiché i cardini non sono altro che il coperchio ed il fondo di plastica sagomati in modo da incastrarsi l'un l'altro. Quando solleverete del tutto il coperchio, l'incastro si scioglierà ed il pezzo di plastica del coperchio si separerà dal fondo. Comunque, dovrete fare attenzione. Ci sono due sistemi di cablaggio miniaturizzati che connettono il coperchio al fondo.

I primi fili sono tre conduttori isolati che connettono la spia luminosa al circuito stampato. Potete rimuoverli cautamente, come mostrato in fig. 17, facendo attenzione a non piegare alcuna connessione e a non causare danni all'una o all'altra estremità. Il se-

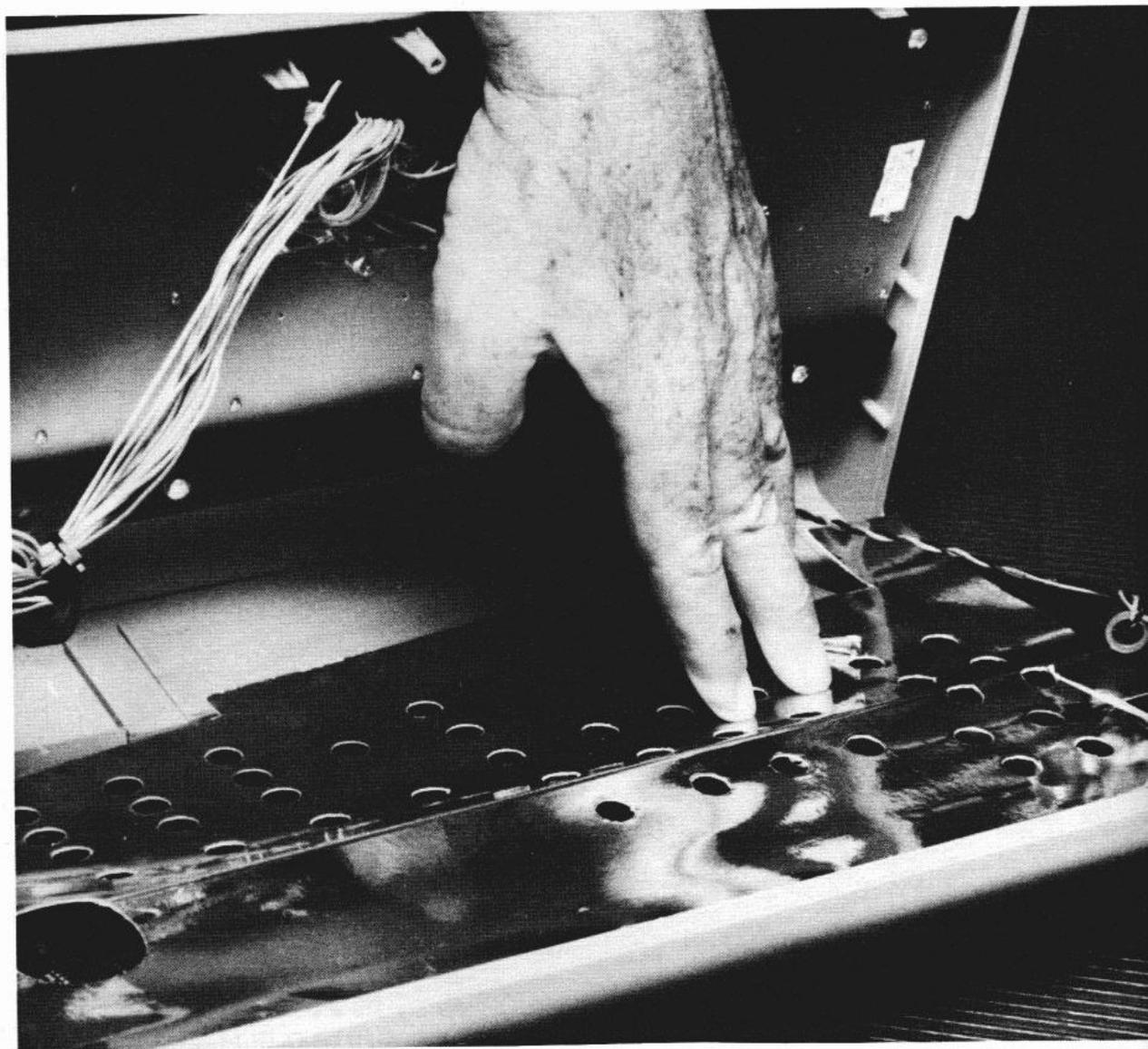



Figura 16. Alcuni cardini di plastica consentono la rimozione del coperchio dal fondo.

condo insieme di fili provengono dalla tastiera e conducono alla relativa porta. La porta della tastiera è un connettore maschio da 20 poli. Il cavo proveniente dalla tastiera termina in un connettore femmina da 20 poli, come mostrato in fig. 18. Essi possono essere smontati; tuttavia, prima di farlo, cercate di scoprire se sia necessario disconnetterli ai fini della riparazione.

Nel C-64, la tastiera è montata stabilmente sul coperchio di plastica. Se non fosse necessario rimuovere la tastiera dal coperchio, o disconnettere i connettori da 20 poli della porta, non fatelo. Quanti più pezzi smontate, tanti più dovrete rimontarne, e tanto

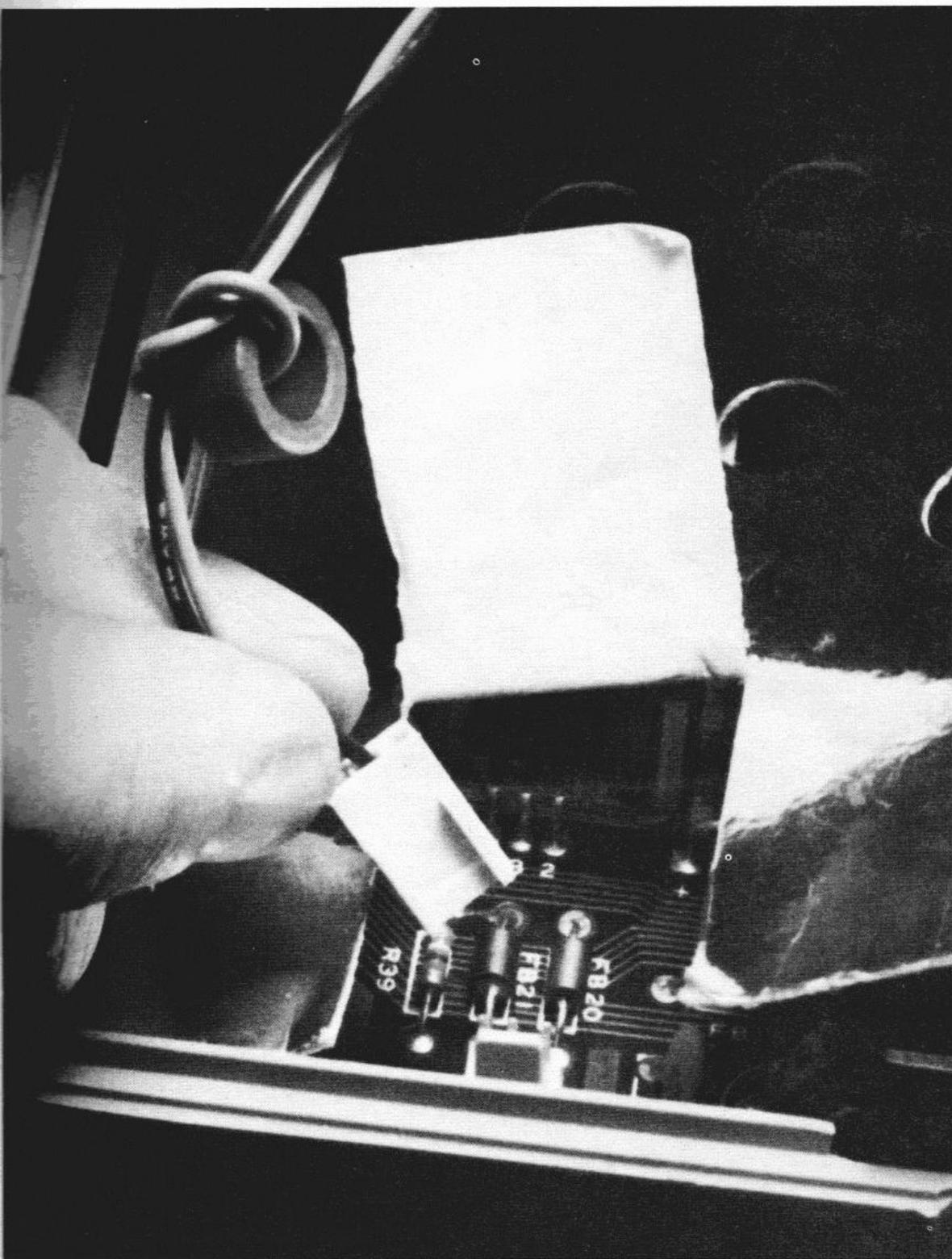



Figura 17. La lampadina del LED è connessa alla piastra tramite un piccolo connettore a pressione.

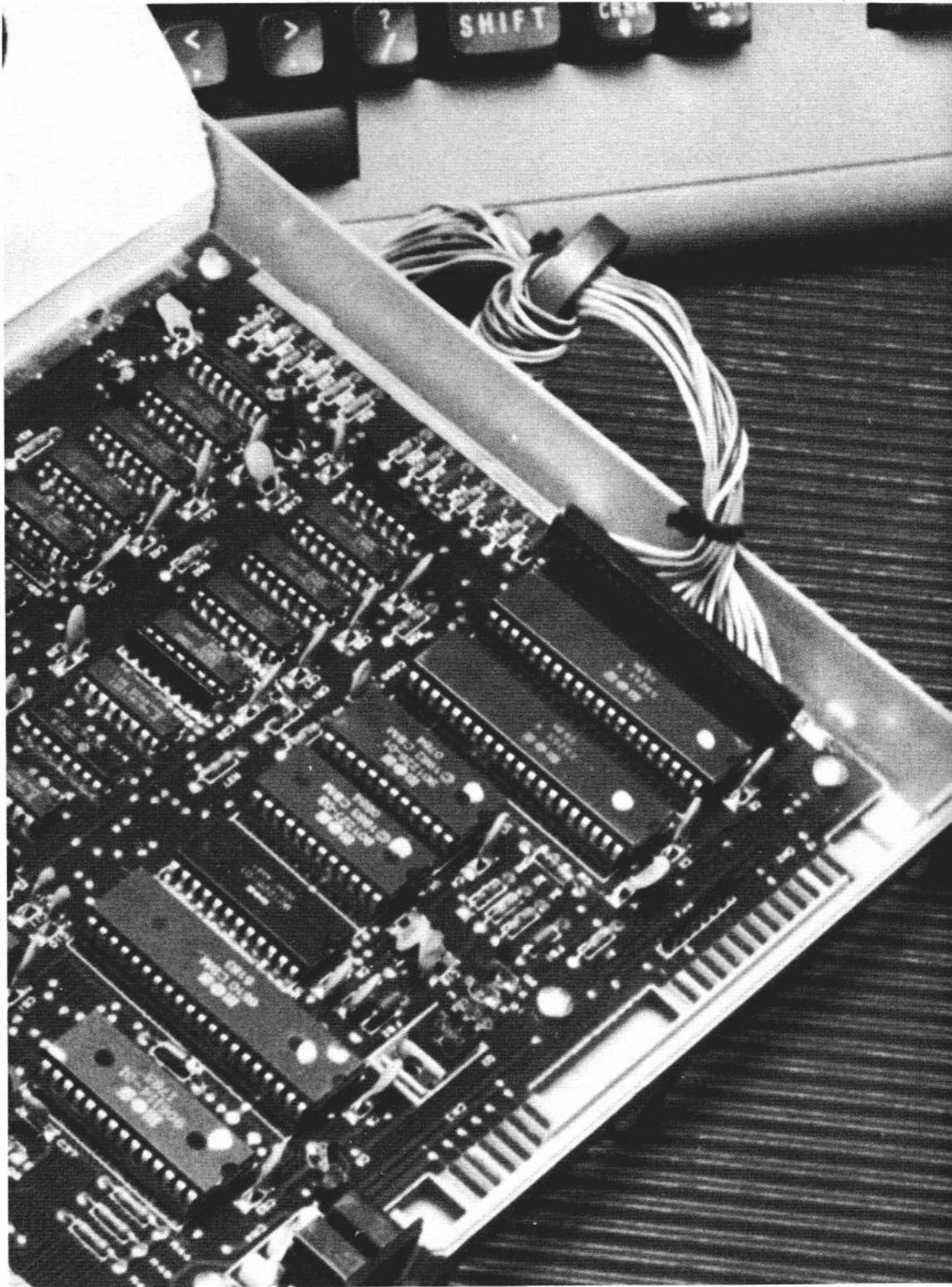



Figura 18. La tastiera è inserita in un connettore all'estremità della piastra del circuito stampato.

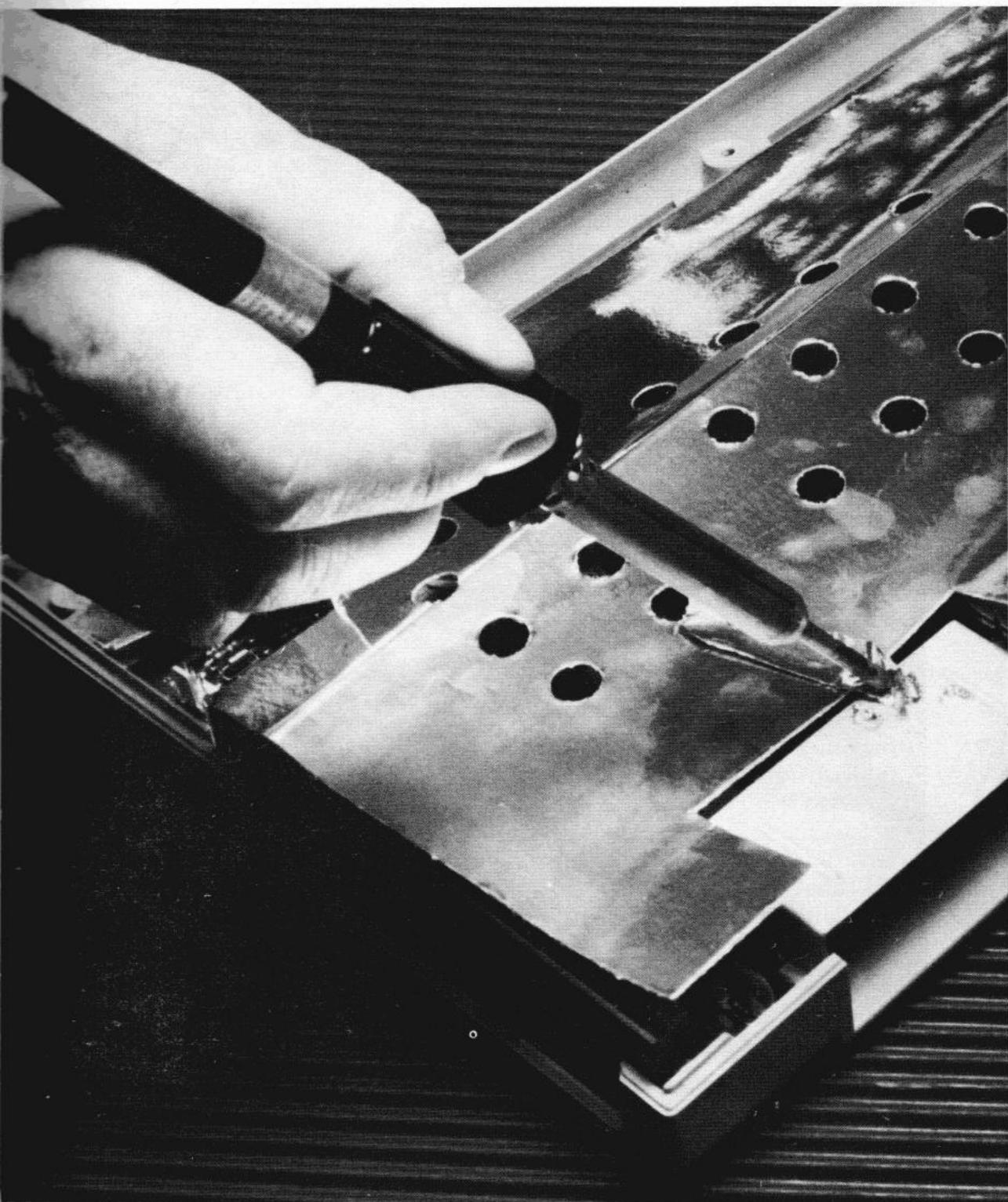



Figura 19. Il cartone metallizzato che copre la piastra è saldato al contenitore del modulatore rf. Esso può essere rimosso tramite un saldatore di bassa potenza.

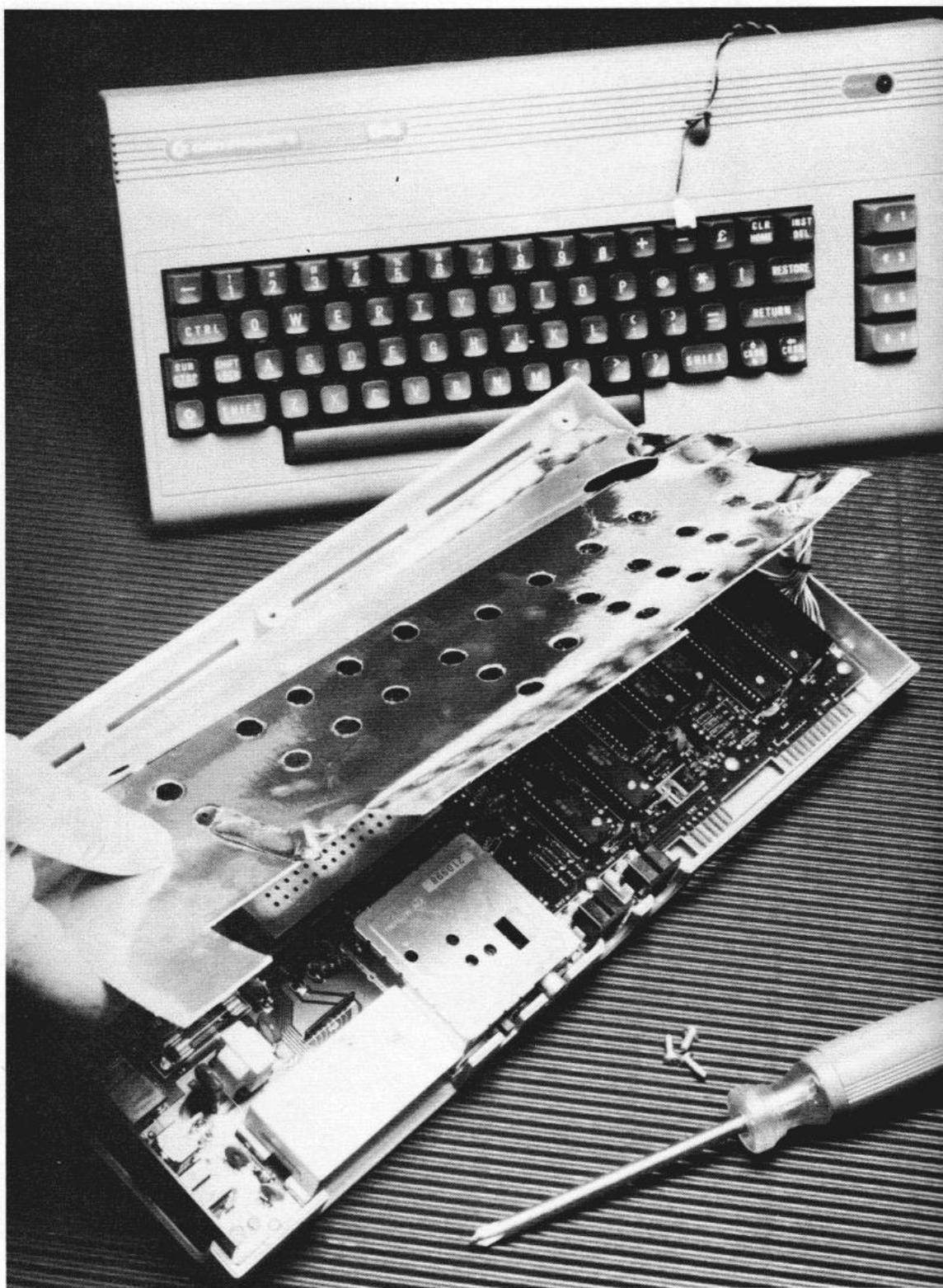



Figura 20. Il cartone si ripiega e può essere facilmente estratto, dopo la dissaldatura e la rimozione del connettore del LED.

maggiore sarà la probabilità di causare qualche danno ulteriore. Il tecnico esperto delle riparazioni smonta solo ciò che è assolutamente necessario. Potrete porre da parte la tastiera ancora connessa. Lo smontaggio della spia luminosa vi fornirà spazio in abbondanza.

Dopo aver posto da parte il coperchio, vi troverete di fronte ad un pezzo di cartone ricoperto da un foglio argentato, che nasconde il circuito stampato. La copertura è legata con un nastro ad uno schermo di protezione sul circuito stampato. Il nastro è coperto da un rivestimento di rame ed è saldato allo schermo in un paio di punti. La fig. 19 mostra come rimuovere la copertura della piastra del circuito stampato. Dissaldate il nastro col minimo riscaldamento possibile. Dopodiché, piegate all'indietro la piastra, come mostrato in fig. 20. A questo punto, potrete accedere all'area del circuito stampato.

Rimozione della piastra del circuito stampato

La separazione del coperchio del contenitore dal fondo è semplice. Tre viti, la connessione della spia luminosa, una giunzione saldata, e il lavoro è fatto. La rimozione della piastra del circuito stampato dal fondo del contenitore è alquanto più difficile. Fortunatamente, la maggior parte dei lavori di riparazione non richiedono la rimozione di tale piastra. Tuttavia, nei casi in cui si richieda la completa separazione, ecco come ciò va fatto.

Prima di tutto, la tastiera dev'essere scollegata dal suo connettore vicino al CIA più prossimo al bordo della piastra. Dopodiché, il coperchio può essere separato dal fondo. Ponete il coperchio con la tastiera in un posto sicuro: dovrebbe essere posto al riparo da qualsiasi fonte di calore e da qualsiasi liquido. Qualora prevedeste di tenere il pezzo smontato per un certo tempo, ponetelo in una scatola o comunque al riparo dalla polvere.

La fig. 21 illustra il circuito stampato avvitato e saldato sul fondo del contenitore. Ci sono sette viti con testa a croce che tengono fissata la piastra. Rimuovete tutte le viti mostrate, facendo attenzione a non toccare alcun chip o porta nelle vicinanze. Riponete tali viti insieme con le tre che avete rimosso per aprire il contenitore. Queste sette viti sono un po' più piccole delle tre per il contenitore.

Una volta che avrete rimosso le sette viti, la piastra dovrebbe essere libera. Se afferrate la piastra per il modulatore rf, potrete solle-

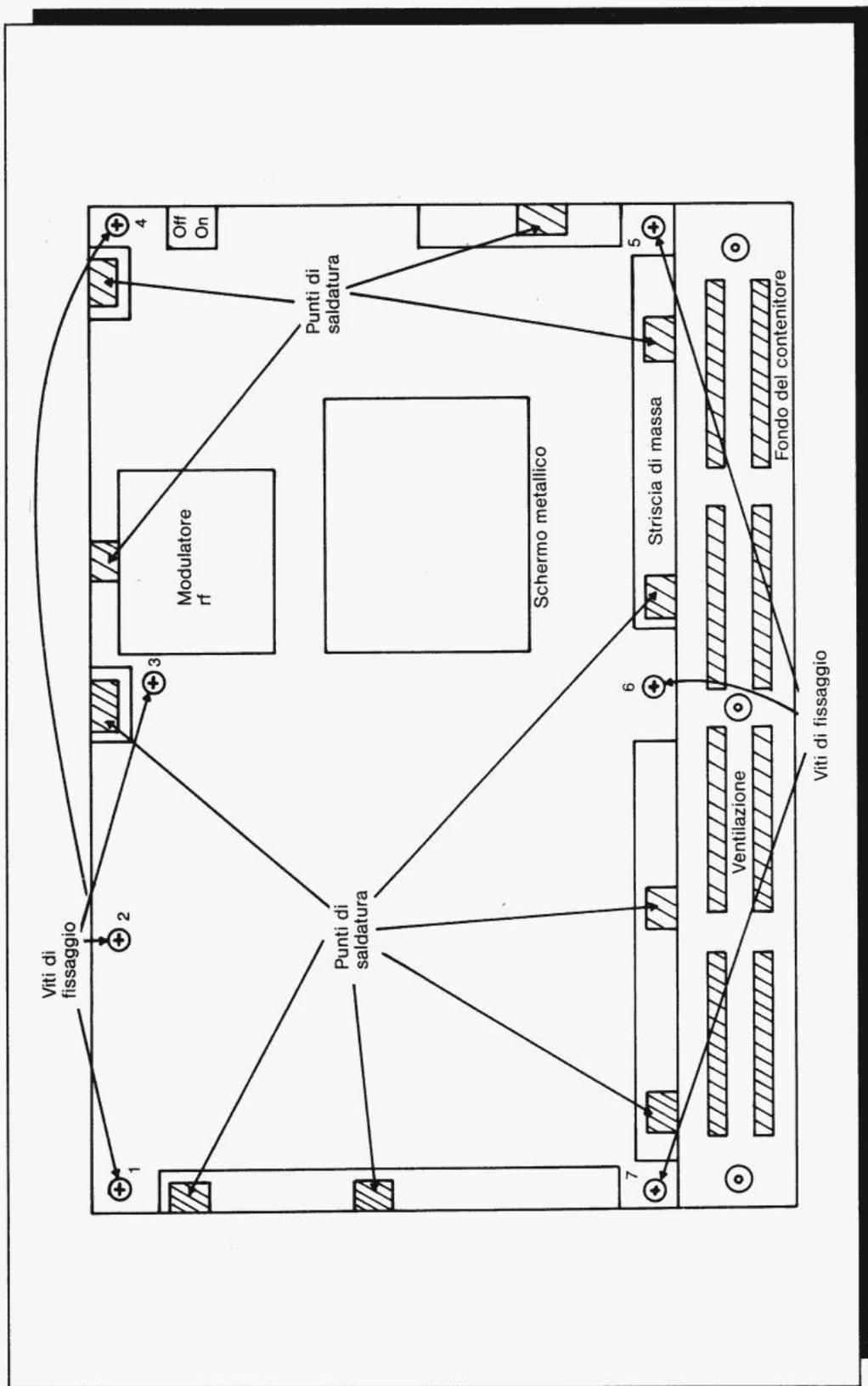



Figura 21. Quando si deve sostituire un chip sprovvisto di zoccolo, la piastra del circuito stampato dev'essere rimossa. Ciò viene conseguito svitando le viti con testa a croce indicate e dissaldando le 10 linguette ripiegate.

varla ed estrarla dal contenitore. Vedrete sette forellini sagomati nei punti in cui le viti si congiungevano al fondo del contenitore.

Sul fondo della piastra, vedrete un rivestimento metallico lucido. Questo è il piano di terra, o massa. Uno sguardo più attento rivela un foglio marrone di isolamento tra la piastra ed il piano di terra. Esso serve ad impedire il corto circuito tra le connessioni sul fondo della piastra col piano di terra. Notate che il piano di terra ha un certo numero di linguette, ripiegate e connesse alla pista di massa del circuito stampato. Ci sono dieci linguette, tutte saldate alla pista di massa.

Il resto del lavoro di smontaggio consiste nella dissaldatura. Se dovete accedere al fondo del circuito stampato, dovrete dissaldare le dieci linguette del piano di terra dalla pista di massa. Ciò servirà ad aprire il "sandwich" formato da circuito stampato, isolante e piano di terra.

La dissaldatura è un lavoro fastidioso e dovrete far attenzione a non esercitare un calore o una pressione eccessivi. Il solo motivo per aprire il "sandwich" è la necessità di sostituire i chip saldati sul circuito stampato.

Sulla piastra ci sono 32 chip, di varie forme e dimensioni. Dei 32 chip, otto dei maggiori sono inseriti nei rispettivi zoccoli. Ci sono 24 chip saldati sulla piastra. Qualora doveste sostituire uno di questi ultimi, il "sandwich" dovrebbe essere aperto. Se contate i chip visibili, ne vedrete sette sugli zoccoli. L'ottavo si trova al di sotto dello schermo metallico. Per rimuovere lo schermo metallico, prendete un piccolo cacciavite ed inseritelo nella tacca sul lato sinistro. La parte superiore dello schermo è ad incastro e la tacca è in corrispondenza del punto di apertura.

C'è un altro chip provvisto di zoccolo sotto lo schermo, insieme con quattro chip più piccoli saldati alla piastra. Il chip nello zoccolo è il VIC. Quando aprite lo schermo, notate che il VIC è dotato di un'aletta di raffreddamento che tocca lo schermo. L'aletta è ricoperta con una pasta bianca di silicio che serve a disperdere il calore lontano dal VIC. Nel caso in cui doveste sostituire il VIC, dovreste riapplicare la pasta di silicio.

Di importanza vitale, durante lo smontaggio del C-64, è agire in maniera lenta e ragionata: qualsiasi distrazione potrebbe provocare problemi "indotti", cioè danni causati da voi. Se eseguirete correttamente lo smontaggio, sarete poi in grado di rimontare il computer senza eccessive difficoltà.

Lo smontaggio come cura

Il procedimento passo-passo dello smontaggio spesso costituisce già esso stesso una cura. Talvolta, durante la produzione del circuito stampato, una specie di "tranello" può essere installato involontariamente sulla piastra. Dopo l'assemblaggio del circuito stampato, esso viene solitamente saldato tramite meccanismi automatici. Durante il processo di saldatura, i macchinari generano gas caldi, che possono espandersi rapidamente e spargere nell'aria la lega per saldare in forma liquida. Allorché la lega si raffredda e cade, si indurisce. Quindi, la lega per saldare forma delle minuscole palline, che scendono come goccioline sulla piastra. Le palline tendono a fondersi e spesso restano attaccate nei punti in cui cadono. Esse sono minuscole produttrici di guai.

Naturalmente, la fabbrica è ben consapevole della pioggerellina di lega per saldare, per cui la piastra viene sottoposta ad un accurato lavoro di pulizia dopo la saldatura, al fine di eliminare i potenziali problemi. Tuttavia, per quanto accurata possa essere tale pulizia, esiste sempre la possibilità che un minuscolo frammento di lega per saldare si depositi in un punto in cui non è visibile, per cui riesce a sfuggire all'ispezione della piastra, che viene passata all'assemblaggio finale del computer.

In un certo momento, dopo che il computer è stato portato a casa e messo in funzione, la pallina di lega per saldare si stacca e comincia a rotolare attraverso la piastra del circuito stampato. Allorché finirà incastrata in qualche punto, come tra due piedini della CPU, il computer smetterà di funzionare in maniera logica: lo schermo TV si riempirà di "spazzatura", ed il computer dovrà essere riparato.

Se ciò accadesse a voi ed il periodo di garanzia di 90 giorni per il computer fosse scaduto, e voi decideste di provvedere da soli alla riparazione, la prima cosa da fare sarebbe lo smontaggio. Rimuovendo il contenitore e facendo ribaltare la piastra, una minuscola pallina di lega per saldare potrebbe saltar fuori. Dopodiché, collegando l'alimentatore e accendendo l'interruttore, si scopre che la "spazzatura" non c'è più! Ora il computer funziona bene. In questo caso, avreste portato a termine una riparazione. La rimozione del corto circuito provocato dalla pallina di lega per saldare ha curato il difetto. La tecnica impiegata si è ridotta semplicemente allo smontaggio del computer.

Ispezione visiva

Mentre il malfunzionamento provocato dalla pallina di lega per saldare càpita di rado, il più delle volte non sarete così fortunati. Comunque, ci sono alcuni altri semplici provvedimenti che spesso producono buoni risultati. Innanzitutto, c'è l'ispezione visiva.

Il primo passo di un'ispezione visiva consiste nello smontare il computer ed esaminare il circuito stampato. Ciò implica la rimozione dello schermo metallico sopra il VIC, dopo aver ispezionato le aree visibili della piastra e non aver trovato niente di strano.

Per ispezionare la piastra, saranno molto utili una buona illuminazione ed una lente di ingrandimento. Dovrete cercare essenzialmente le interruzioni circuitali, i cortocircuiti, ed i componenti bruciati o rovinati.

Cortocircuito col piano di terra

Un cortocircuito comune si presenta allorché il terminale di un componente preme e perfora lo strato isolante tra il circuito stampato ed il piano di terra su cui è montata la piastra. Come illustrato in fig. 22, il computer è costituito da più strati, di cui il contenitore è quello più in basso. Il piano di terra metallico si trova vicino al

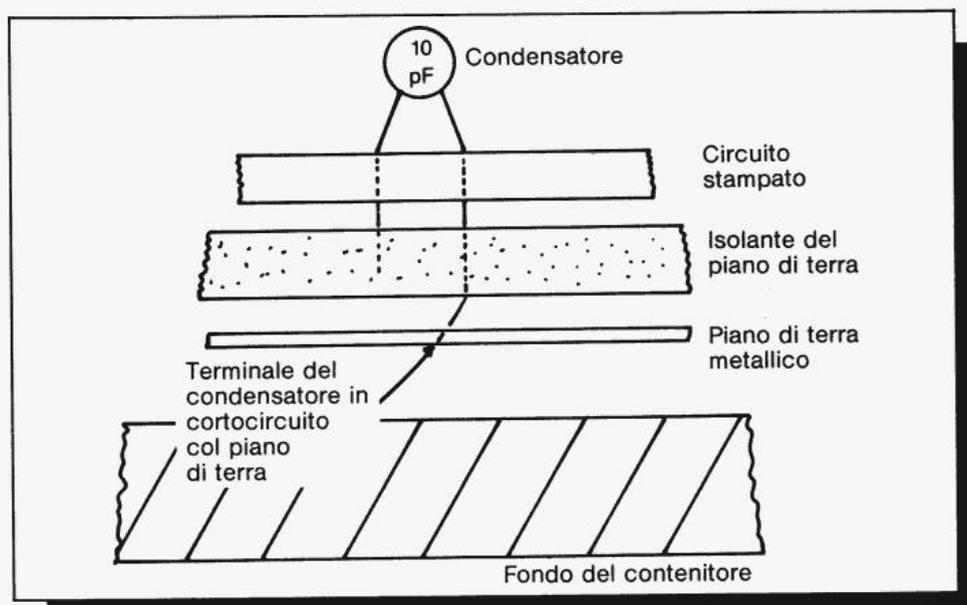



Figura 22. la piastra del circuito stampato costituisce la parte superiore di un "sandwich". Qualora un terminale di un componente perforasse lo strato isolante intermedio del "sandwich", e facesse contatto col piano di terra al fondo del "sandwich", si produrrebbe un cortocircuito.

contenitore. Esso si comporta come una presa di terra comune all'intera piastra, oltre ad agire da schermo contro qualsiasi interferenza elettrica che potrebbe penetrare dal fondo del computer.

Lo strato isolante è posto sopra il piano di terra. Il suo compito è quello di impedire il contatto tra il piano di terra e qualsiasi connessione attiva sulla piastra. Il circuito stampato è montato sopra lo strato isolante. Un cortocircuito col piano di terra ha luogo quando una delle connessioni attive del circuito stampato riesce a perforare lo strato isolante ed entra in contatto col piano di terra. In tal caso, potrete spesso eliminare il cortocircuito tagliando o ripiegando il terminale in eccesso.

Difetti della piastra

Un altro rapido controllo dovrebbe essere eseguito sugli zoccoli dei chip. Talvolta, il piedino di uno zoccolo può essere ripiegato, anziché saldato nel proprio forellino sulla piastra. Esso potrebbe anche sfuggire ad un'ispezione, se non ha prodotto malfunzionamenti, poiché lo zoccolo è fissato saldamente ed il piedino ripiegato fa un contatto a pressione. Tuttavia, nella vostra casa, dopo circa un anno, una certa corrosione avrà intaccato il piedino, per cui il contatto non sarà più efficace. Improvvisamente, si manifesterà un malfunzionamento nel computer.

Questo tipo di difetto può essere scoperto con una buona illuminazione ed una lente di ingrandimento. Dopo averlo individuato, potrete infilare delicatamente il piedino nell'apposito forellino ed usare un saldatore per fissarlo con una goccia di stagno.

Altri tipi di difetti della piastra possono essere scoperti da un'ispezione visiva. Le sedici piste di rame per le linee di indirizzo, che percorrono la piastra da chip a chip, e le otto piste di rame per le linee di dati, che seguono all'incirca lo stesso percorso, dovrebbero essere esaminate accuratamente. Le linee che compongono i due bus devono essere continue, senza alcuna interruzione. Inoltre, ogni linea dev'essere separata dalle altre: non è consentito alcun contatto tra di esse. Se scopriste un'interruzione, sarebbe un circuito aperto. Se almeno due piste di rame si toccano tra loro, producono un cortocircuito. La fig. 23 illustra entrambi i difetti. In entrambi i casi, il computer presenterebbe un malfunzionamento. Il cap. 15 tratterà in dettaglio le linee di bus. Una buona pratica è quella di esaminare attentamente le linee di indirizzo e di dati, prima di ogni riparazione. Ci sono probabilità favorevoli che scopriate un cortocircuito prodotto da un frammento di lega per saldare,

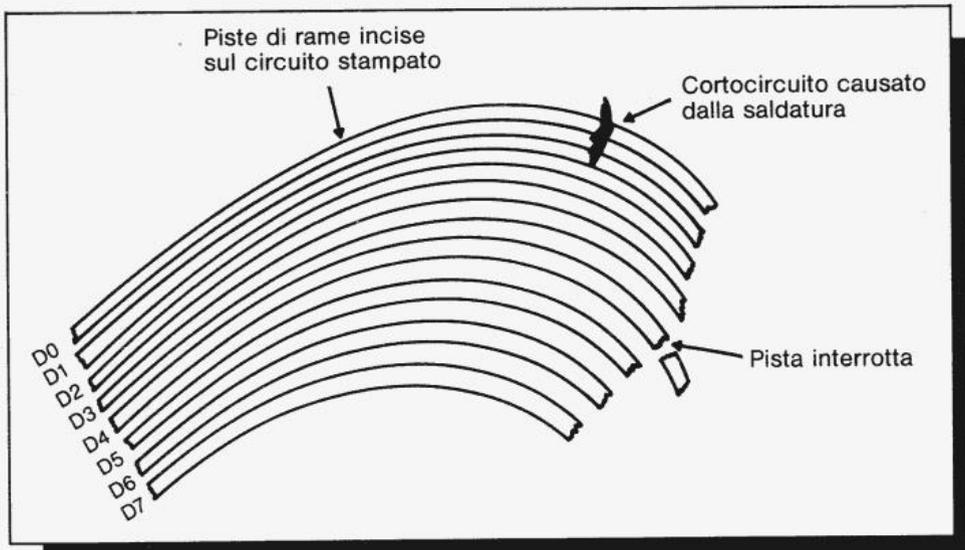



Figura 23. Le linee di bus sono piste di rame incise che attraversano la piastra. Un cortocircuito o un'interruzione di una pista sono una causa di problemi.

o un'interruzione, per cui la riparazione potrebbe essere portata a termine rapidamente.

Pulizia

Un altro passo, che dovrebbe essere effettuato al termine di una riparazione, ma che si rivela utile in qualsiasi caso, è la pulizia. Mentre il computer è smontato, potrete vedere la quantità di polvere che si è depositata in esso. Quando un computer viene usato, col passare del tempo, una certa quantità di polvere si raccoglie al suo interno. Non ci si può far niente, a meno di non ricorrere a misure straordinarie. La polvere non è un problema di per sé: la polvere ordinaria è un isolante e, come tale, non provocherà cortocircuiti sul circuito stampato o nei componenti. Tuttavia, un problema, oltre alla sporcizia, è il danno alla ventilazione. La polvere penetra attraverso le fessure di ventilazione. Se si raccogliesse una quantità sufficiente di polvere, la circolazione ne risulterebbe ostacolata, il che potrebbe causare un surriscaldamento. Se la polvere penetrasse nella tastiera, o in altre aree contenenti parti mobili, potrebbe ingombrare i connettori e causare qualsiasi tipo di malfunzionamento, occasionale ma fastidioso.

Un buon metodo per rimuovere la polvere consiste nell'impiegare un pennello sottile pulito e molta pazienza. La rimozione della polvere dovrebbe essere eseguita lentamente ed accuratamente. Dovreste essere particolarmente accorti attorno ai chip della

RAM, che sono i più suscettibili all'elettricità statica. Non accingetevi a tale operazione in una giornata asciutta, quando le scintille sprizzano tutt'intorno a voi. Una buona idea è quella di collegare il pennello ad una presa di terra, come descritto nel cap. 4. Non usate acqua né un solvente per la pulizia della piastra. L'obbiettivo non è quello di rendere la piastra immacolata: tutto ciò che serve è una buona circolazione dell'aria ed una chiara visuale dei circuiti.

Elettricità statica

Il chip di silicio presenta un grave inconveniente: esso può essere facilmente distrutto dall'ordinaria elettricità statica. Se, camminando in una stanza col pavimento ricoperto da moquette durante una giornata asciutta, vi avvicinate ad un chip ed una scintilla scocca tra la vostra mano ed il chip, ci sono ottime probabilità che quest'ultimo "muoia" fulminato. Il più delle volte, non potete arrestare l'accumulo di carica elettrica sul vostro corpo. Come potreste evitare il problema? Esistono delle soluzioni. Esaminiamo innanzitutto la situazione, prima di discutere le misure preventive da intraprendere.

Ci sono due tipi importanti di chip nel C-64. Uno è chiamato TTL, che sta per Transistor-Transistor-Logic (logica transistor-transistor). Il secondo tipo è il MOS, acronimo di Metallo-Ossido-Semiconduttore. I dettagli sulla costruzione dei due tipi di chip saranno trattati nel cap. 4

I chip hanno molte caratteristiche elettriche. Una di esse è la quantità di tensione statica che il chip può sopportare prima di riportare un danno: essa viene definita tensione di soglia per danneggiamento elettrostatico, ed è misurata in volt. Si è dimostrato che un TTL viene distrutto se sottoposto ad una tensione statica di 300 volt o più. I chip MOS hanno probabilità di riportare un danno se vengono sottoposti a 250 volt o più. Qual è il valore della tensione che produce la scintilla tra la vostra mano e la maniglia della porta in una giornata poco umida? Potrebbe benissimo trattarsi di una scossa da 3000 volt! Come potete vedere, è molto semplice "uccidere" un chip delicato.

Che cos'è?

L'elettricità statica implica l'accumulo di cariche elettriche sulla

superficie di un isolante. Le cariche elettriche sono elettroni. L'isolante risulterà carico se vi è un eccesso o una carenza di elettroni. Un isolante con un eccesso di elettroni presenta una carica negativa. Quando c'è una carenza di elettroni, la carica risultante è positiva. La tensione sviluppata cresce all'aumentare della carica accumulata. Entrambi i tipi di carica possono causare una scintilla e la fine di un chip.

L'elettricità statica viene prodotta dallo strofinio tra differenti tipi di materiale. Le vostre scarpe sulla moquette producono questo tipo di strofinio. Mentre camminate attraverso la stanza, vi caricate. La moquette e le vostre scarpe sono isolanti. La carica viene prodotta là e passa nel vostro corpo, che è un conduttore.

La carica su un isolante resta nel punto in cui viene prodotta; la carica su un conduttore,invece, si diffonde uniformemente in tutto il conduttore. Possiamo sfruttare questo fatto per sbarazzarci della carica. Se, in qualità di conduttori, tocchiamo una presa di terra, la carica viene rimossa in una sola volta. Comunque, tenete ben presente che vengono scaricati a terra solo gli elettroni presenti nel nostro corpo. Qualsiasi carica accumulata sui vestiti, che sono per lo più isolanti, resterà. Dovrete comunque far attenzione a maneggiare i chip, anche se foste "collegati a terra" appropriatamente.

Per alleviare in qualche modo il problema, indossate abiti più conduttivi. Per esempio, le scarpe con suola di cuoio sono migliori delle scarpe con suola di gomma, e la stoffa in cotone ha una maggiore conducibilità del nylon.

Il cinturino da polso

Quando vi accingete a maneggiare i chip per un certo tempo, il modo professionale per affrontare il problema dell'elettricità statica richiede un cinturino da polso per la scarica, disponibile in commercio. Esso può essere acquistato presso un rivenditore di materiale elettrico o elettronico. Il cinturino da polso è dotato di un connettore che fuoriesce da esso. Questo connettore contiene un resistore, la cui resistenza tipica è di circa un megaohm, e va collegato ad una presa di terra. La fig. 24 illustra il metodo. Qualsiasi carica che si sviluppasse sul vostro corpo sarebbe immediatamente scaricata a terra. Tale presa di "terra" potrebbe essere rappresentata da una conduttura di acqua fredda.

Questo cinturno da polso dev'essere usato solo quando lavorate con apparecchiature completamente scollegate da qualsiasi ge-

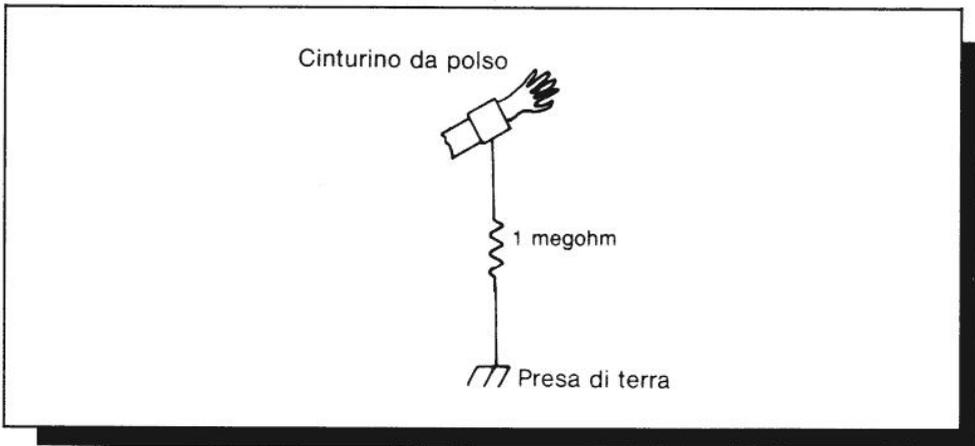



Figura 24. Al fine di mantenere ad un livello innocuo (basso) l'elettricità statica che si accumula sul vostro corpo, potreste impiegare gli appositi cinturini da polso disponibili in commercio. Essi forniscono alle cariche indesiderate una via per scaricarsi a terra.

neratore elettrico! Mentre portate il cinturino, siete collegati alla presa di terra. Se toccaste un punto a tensione di rete (tipicamente, 220 volt) ricevereste una sgradevole scossa elettrica, anche se il resistore da un megaohm dovrebbe servire a limitare la corrente. Per sicurezza, portate il cinturino solo quando dovete maneggiare i chip su un'apparecchiatura smontata.

Mettetevi il cinturino prima di aprire il computer. Portatelo mentre maneggiate i chip. Produrrete elettricità statica con ogni movimento che farete. Assicuratevi di esservi tolti il cinturino prima di connettere la macchina alla tensione di rete.

Precauzioni supplementari

Il tecnico elettronico professionista spesso adotta varie altre tecniche per la scarica dell'elettricità statica, al fine di evitare il danneggiamento dei chip. Innanzitutto, il banco da lavoro è generalmente isolante: dunque, accumulerà delle cariche. Non potete scaricare l'intera superficie, poiché un filo di massa scaricherebbe solo il punto del banco con cui verrebbe a contatto. Per risolvere tale difficoltà, il tecnico collegherà a terra il circuito stampato su cui dovrà lavorare. Dopo essersi assicurato che la piastra non sia connessa alla tensione di rete, esso collegherà un ponticello, con un resistore da un magaohm in serie, dalla piastra alla presa di terra.

I chip sostitutivi sono impacchettati in una spugnetta conduttrice. Il tecnico non rimuoverà i chip dalla spugnetta, prima di essere

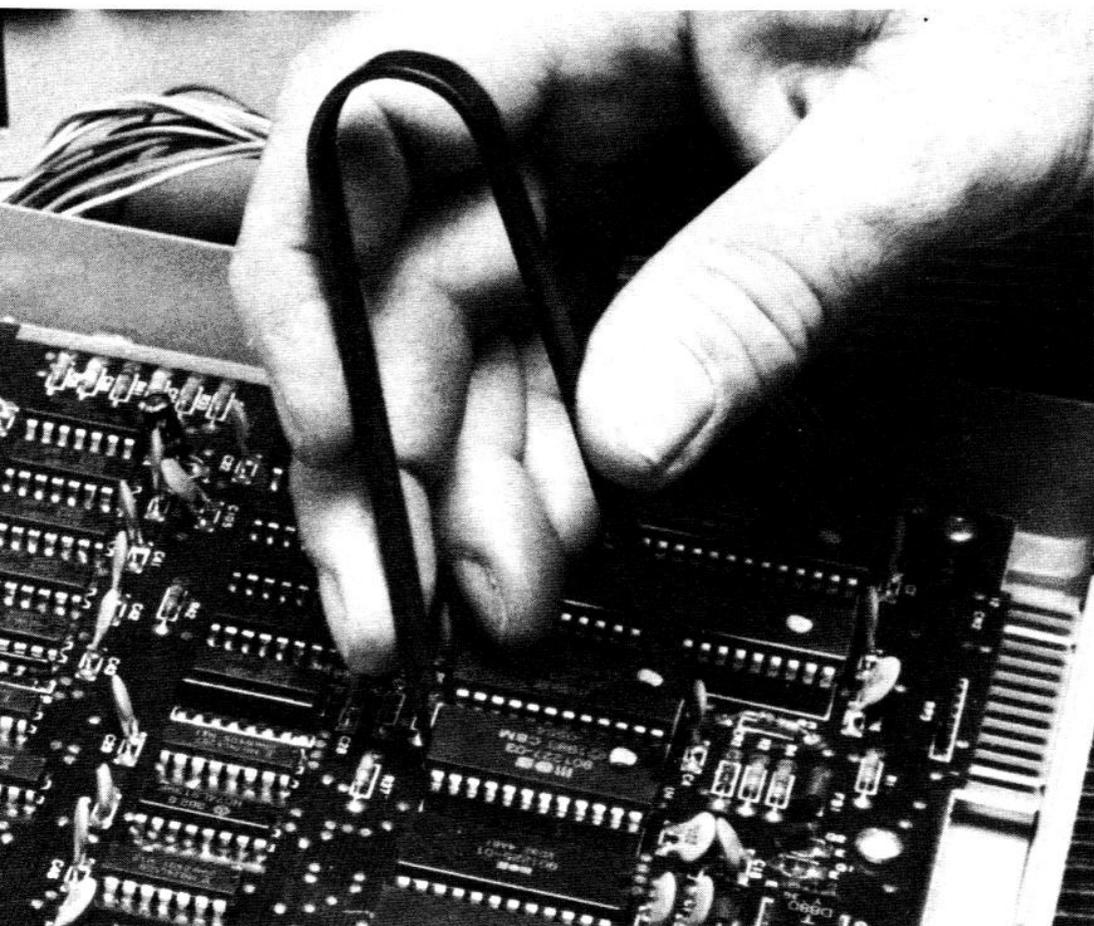



Figura 25. Questo estrattore di chip è dotato di un foro alla sommità, a cui può essere collegato un filo per la messa a terra.

pronto ad installarli sul circuito stampato. Egli non preleverà mai i chip dalla spugnetta molto prima di installarli, né li riporrà in una tasca della giacca. Ciò significherebbe andare in cerca di guai.

Se potete, per l'estrazione dei chip, fareste bene ad usare un estrattore collegato a terra, come quello mostrato in fig. 25. Lo strumento fotografato ha un foro nella parte superiore, per consentirne il collegamento con un filo di terra. Uno strumento che si potrebbe affiancare ad esso è l'inseritore di chip. Anche questo potrebbe essere comodamente collegato a terra tramite il piedino situato nella parte superiore.

Potreste pensare che io sia eccessivamente prudente a proposito di questi problemi di maneggiamento dei chip. E' possibile e perfino probabile che possiate sostituire un chip senza tutte queste misure precauzionali. Comunque, se vi capitasse di bruciare un chip con una scintilla di elettricità statica, dopo averne atteso l'arrivo per settimane, il senso di frustrazione potrebbe diventare ancor più penoso.

3

GUIDA ALLA DISPOSIZIONE DEI COMPONENTI

Nell'accingersi a riparare un televisore, il tecnico addetto cercherà come prima informazione la guida alla disposizione dei componenti del TV. C'è una guida siffatta posta all'interno o sul fondo di qualsiasi televisore. Tale guida rappresenta la configurazione di tutti i componenti più importanti del TV. La guida fornisce la posizione, il nome, ed il numero generico di qualsiasi parte componente. Il tecnico è di solito in grado di completare la maggior parte delle riparazioni servendosi della guida, oltre che delle proprie conoscenze. Per quanto ne so io, non c'è alcun televisore che sia sprovvisto appositamente di una guida siffatta.

D'altro canto, non mi è mai capitato di vedere una guida simile in alcun tipo di computer, compreso il Commodore 64. Pertanto, poiché l'ultimo capitolo ha fornito le informazioni sul modo in cui smontare il C-64, è tempo di intraprendere il passo successivo per la riparazione, che richiede una guida alla disposizione dei chip. Tale guida, che mi accingo a costruire, non si limiterà ad illustrare le posizioni dei 32 chip.

Costruzione della guida

Questo libro tratta del Commodore 64. Col passar del tempo, il numero del modello potrebbe cambiare e la configurazione del circuito stampato potrebbe variare. Utilizzerò il mio C-64 come base della guida che mi accingo a costruire.

Tutto ciò che serve sono alcuni semplici attrezzi scolastici: una matita, un righello, ed alcuni fogli di carta millimetrata. La costruzione di una guida utile non dovrebbe richiedere più di cinque minuti. Potrete risparmiare molto più tempo durante una riparazione

o un lavoro di pulizia del C-64, avendo a disposizione una guida siffatta. Quando la riparazione richiede di conoscere solo la disposizione dei chip, non c'è alcun bisogno di ricorrere ad un complesso schema di fabbricazione. Inoltre, qualora la riparazione richiedesse altre informazioni, oltre alla disposizione dei chip, risparmierete del tempo per il fatto di aver già costruito prima la guida. Risulterà molto più semplice la lettura delle complicate informazioni di assistenza tecnica, che apprenderete in seguito studiando questo libro.

Per iniziare, prendete un pezzo rettangolare di carta millimetrata, di dimensioni 8,5 x 11 pollici circa, in cui disegnerete un rettangolo largo 5 pollici e alto 10 pollici circa (1 pollice = 2,54 cm). La piastra del circuito stampato del C-64 ha un rapporto dimensionale di 2 a 1. Tracciate le coordinate in pollici. La mia illustrazione in fig. 26 mostra 10 pollici lungo il lato superiore del rettangolo e 5 pollici lungo il lato sinistro. In tal modo, viene identificata la posizione di ogni chip sulla piastra. Per esempio, supponete di voler sapere dov'è situata la MPU 6510: non dovrete far altro che consultare la carta allegata all'illustrazione. Da questa, si vede che la MPU è situata alle coordinate 1,5 (verso il basso) e 3,5 (verso destra). Basta un'occhiata per localizzare la 6510 sulla guida, ed il chip sarà individuato rapidamente sul circuito stampato nella medesima posizione relativa.

Una volta che avrete definito le coordinate, potrete disegnare i chip. Non preoccupatevi della precisione. L'unico scopo della guida è quello di farvi acquisire un "intuito" sulla disposizione dei chip. Dovreste acquisire una certa familiarità con la configurazione della piastra di qualsiasi computer che vogliate riparare o semplicemente pulire. Quanto migliore sarà la vostra conoscenza "intuitiva" della piastra, tanto più rapido e sicuro procederà il vostro lavoro. Tutto ciò serve alla padronanza finale del vostro C-64.

Le forme dei chip possono essere approssimate. Le posizioni dei chip non devono essere esatte. Non è necessario che scriviate sul disegno del chip il codice di parte del costruttore. Non è nemmeno necessario che poniate tutte le informazioni che io ho riportato sulla guida, poiché tale guida deve servirvi per risparmiare tempo.

Ho posto le seguenti informazioni nell'illustrazione. Innanzitutto, ci sono quattro chip con quaranta piedini. Tre di essi sono visibili, mentre il chip del VIC è coperto dallo schermo metallico. I chip da 40 piedini richiedono maggiore attenzione: ne ho riportato le coordinate in una tabellina, in alto nella figura, affinché possano essere localizzati più rapidamente; ne ho anche indicato i numeri dei piedini d'angolo, le funzioni, ed i codici di parte generici. Per esempio, il chip del VIC è stato denotato col codice 6567 in fig. 26.

Chip con 40 piedini

Chip	Vert.	Orizz.
CIA 1	1 1/2	1
CIA 2	1 1/2	2
MPU	1 1/2	3 1/2
VIC	3	5 1/2

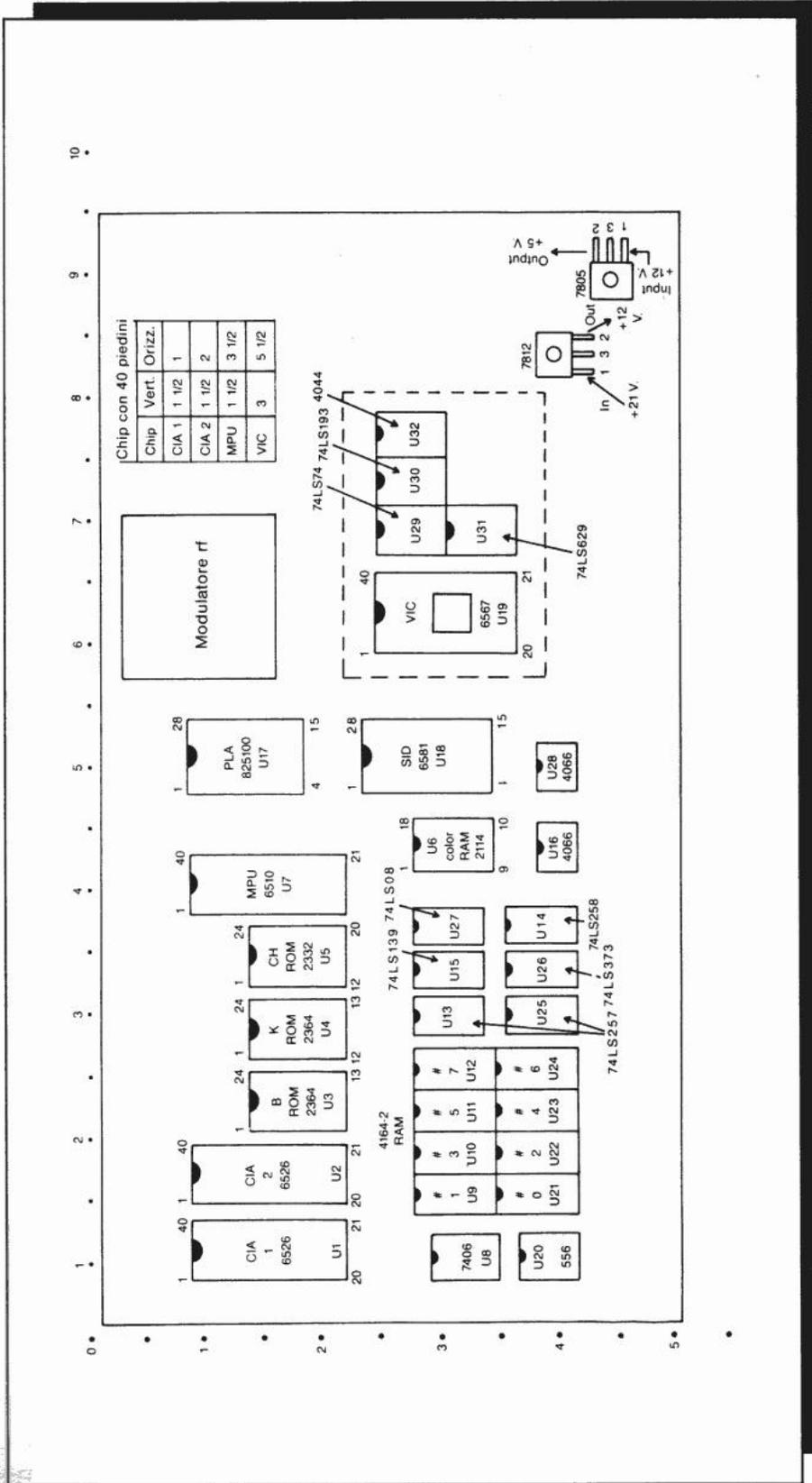



Figura 26. La guida alla disposizione dei componenti è la fonte d'informazione più usata durante la ricerca dei guasti.

I chip da 40 piedini sono disegnati per primi nella figura. In questo caso, ho disegnato i due CIA, la MPU ed il VIC. Poiché il VIC si trova sotto uno schermo, ho raffigurato lo schermo con un rettangolo tratteggiato. I restanti chip sono stati disegnati facendo riferimento ai chip da 40 piedini. Ci sono le RAM, le ROM, i buffer, i latch, i decodificatori, i flip-flop, le porte, i separatori, i circuiti video, il modulatore rf, ed infine i regolatori della tensione di alimentazione.

Sono sicuro che avete impiegato più tempo a leggere gli ultimi paragrafi di quanto non ne sia necessario per tracciare una guida alla disposizione dei chip per il C-64. Qualora voleste evitare di tracciare tale guida, potreste fare una fotocopia della fig. 26 e porla all'interno del contenitore del vostro C-64. Tuttavia, così facendo, avrete perso un passo nell'acquisizione della familiarità con la piastra del circuito stampato.

La quantità di informazione richiesta per i controlli rapidi è effettivamente piccola, e la guida raccoglierà tutte queste notizie preziose: le posizioni dei chip, i numeri dei piedini d'angolo, le funzioni dei chip più grandi, i codici di parte generici, e le tensioni continue nell'alimentatore. Con il solo aiuto di questi "frammenti" di informazioni, potrete portare a termine una grande percentuale di riparazioni, nello stesso modo in cui un tecnico riparatore TV usa la guida dei transistor e delle valvole.

Tramite la fig. 9 e la fig. 26, potrete accedere rapidamente alle seguenti informazioni:

- La posizione di qualsiasi chip. Se un chip presenta un punto colorato o una tacca ad un'estremità, essa viene indicata sulla guida. Il piedino 1 si troverà all'immediata sinistra del contrassegno.
- Le posizioni dei chip sotto lo schermo metallico. Il rettangolo tratteggiato dovrebbe servire come promemoria, per ricordare di rimettere a posto lo schermo dopo la riparazione. Non è una buona pratica quella di tralasciare lo schermo.
- Le posizioni di qualsiasi connettore, adattatore, e di altri circuiti di interfaccia.
- Le posizioni dei circuiti esterni montati entro il contenitore. Il modulatore rf ne è un esempio.
- Un contrassegno speciale, per distinguere i chip provvisti di zoccoli da quelli saldati.
- La posizione del fusibile di alimentazione.
- La funzioni dei chip più grandi ed i loro codici di parte generici.
- Le tensioni dei regolatori di alimentazione.

I disegni riportati nelle due figure suddette illustrano ciò che vedrete realmente quando esaminerete la piastra del circuito stam-

pato. Essi vi forniscono la prospettiva "fisica" del computer. Se confronterete la guida con la piastra durante la ricerca e la riparazione dei guasti, non dovrete convertire un simbolo di uno schema teorico nel corrispondente componente fisico, come sarebbe invece necessario qualora utilizzaste uno schema elettrico per le informazioni sulla disposizione.

Comunque, queste guide non vi condurranno oltre. Esse vi consentono di localizzare un chip sospetto, in modo che possiate rimuoverlo e sostituirlo con uno nuovo. Esse vi indicano le posizioni del fusibile e dei vari connettori, in modo che possiate effettuarne una rapida ispezione visiva. Fortunatamente, questi pochi controlli generali vi consentiranno di portare a termine una grande percentuale di riparazioni.

Allorché queste semplici misure non producono il risultato sperato e la riparazione richiede effettivamente il ricorso allo schema elettrico, la guida di disposizione avrà ancora un certo valore. Nella lettura dello schema, vedrete simboli che rappresentano i chip fisici e gli altri componenti. Tuttavia, i simboli ed i componenti effettivi non hanno alcuna somiglianza. Dovrete essere in grado di porre in relazione i simboli con i rispettivi componenti elettronici sulla piastra del circuito stampato. Scoprirete che la familiarità che avrete acquisito con la guida alla disposizione vi aiuterà a superare lo scoglio di trovare un componente sulla piastra dopo aver letto il simbolo corrispondente sullo schema elettrico.

Panoramica dei Chip

Affinché acquistiate una familiarità ancora maggiore con la piastra circuitale, vi presenterò una panoramica dei chip maggiori che avete disegnato sulla guida alla disposizione dei chip. Individuerò ciascun chip tramite il sistema di coordinate adottato in fig. 26.

Il microprocessore (MPU)

Il microprocessore è situato alle coordinate 3,5 verso destra e 1,5 verso il basso. La MPU 6510 è una variante del 6502, che è stato uno dei microprocessori più usati negli anni scorsi. La differenza più importante tra la MPU 6510 ed il suo predecessore 6502 è la presenza di un registro di I/O supplementare, di cui il 6502 non dispone. I dettagli di questo registro supplementare saranno discus-

si nei capp. 12 e 13. Tale registro offre un metodo ingegnoso per gestire tutta la memoria nel C-64.

La MPU ha il compito di contattare tramite indirizzi tutti i componenti della piastra circuitale residenti nella mappa di memoria. Essa invia e riceve dati dalla memoria. Essa elabora i dati con l'ausilio dei propri registri interni, del suo centro aritmetico-logico, e della sua sezione di controllo. I registri sono locazioni di memoria temporanea, per memorizzare i risultati intermedi, le istruzioni pervenute e gli indirizzi della mappa di memoria, che dovranno essere utilizzati nell'elaborazione dei dati.

Il centro aritmetico-logico si occupa dell'elaborazione dei dati. Esso è noto come ALU (Arithmetic Logic Unit) ed esegue tutti i calcoli. Inoltre, esso seleziona, ordina e confronta le informazioni in accordo con le istruzioni ricevute. La sezione di controllo si comporta come un vigile urbano nella MPU, poiché ha il compito di dirigere il "traffico" dei dati nella direzione corretta a tempo debito.

Gli adattatori di interfaccia complessa (CIA)

I due adattatori di interfaccia complessa (CIA) 6526 da 40 piedini sono situati alle coordinate 1,5;1 e 1,5;2. Quello più vicino al lato sinistro della piastra (CIA1) è usato dalla tastiera per l'inserimento dei dati. Il connettore in cui si inserisce il cavo della tastiera è vicino al CIA e si possono vedere le piste di rame incise che vanno da tale connettore ai piedini del CIA.

La tastiera ha una configurazione di righe e colonne che si intersecano. Ogni volta che pigiate un tasto, una riga fa contatto con una colonna, come illustrato in fig. 27. Ci sono otto righe ed otto colonne: pertanto, ci sono 64 contatti possibili tra una riga ed una colonna. Ciascun contatto viene convertito in un carattere o in un simbolo della tastiera. Il cap. 16 tratterà più in dettaglio questa configurazione. I CIA provvedono anche all'ingresso o all'uscita di segnali da o verso le periferiche, quali joystick, porta di utente, unità nastro, unità disco, stampante, ed altri dispositivi interfacciati col C-64.

Inoltre, questi CIA dispongono di altre importanti funzioni che saranno discusse nel cap. 16. Essi hanno a che fare con i registri a scorrimento ed i circuiti di temporizzazione interna, compreso l'orologio ("clock") per la data e l'ora. Per di più, i CIA sono in grado di produrre interruzioni ("interrupt") che consentono alla MPU di occuparsi dei vari circuiti.

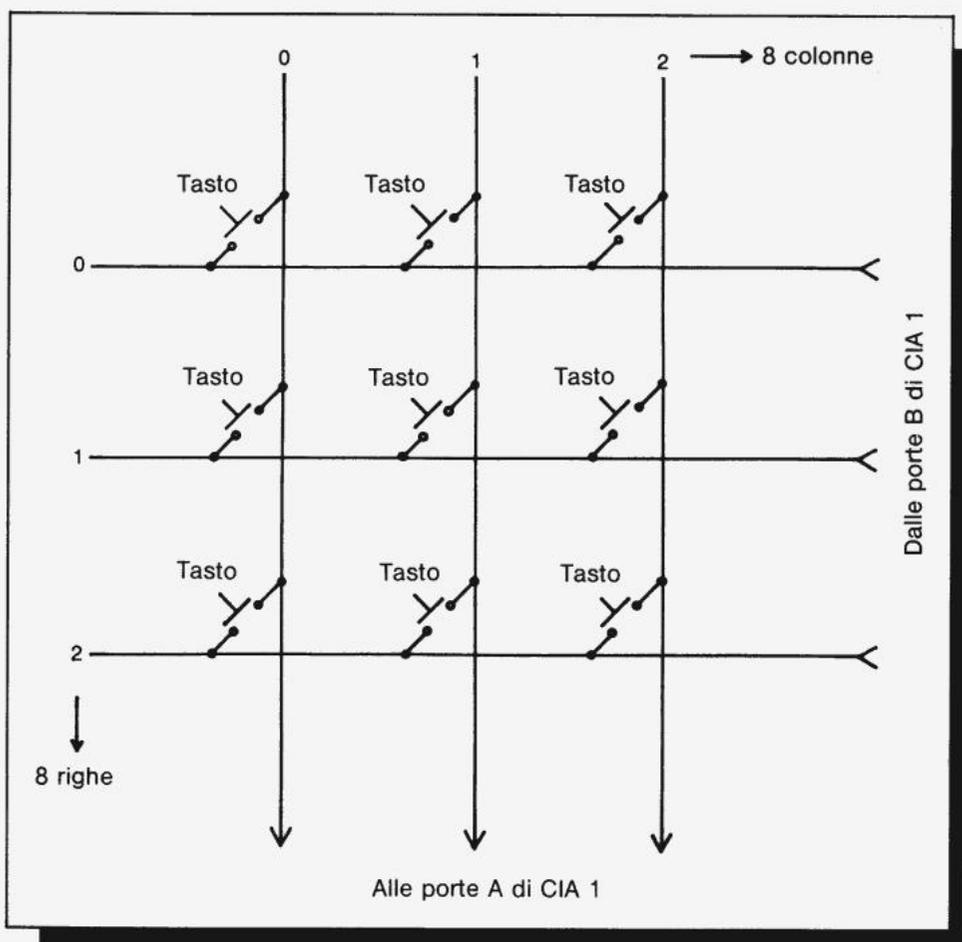



Figura 27. La matrice della tastiera è una configurazione di righe e colonne. Quando un tasto viene pigiato, una riga entra in contatto con una colonna.

Il chip di interfaccia video (VIC)

Sotto lo schermo metallico, alle coordinate 6;3, si trova il chip 6567 di interfaccia video (VIC) da 40 piedini. Il chip del VIC è l'interfaccia tra i circuiti digitali ed i circuiti dell'uscita video analogica. Il VIC produce molti tipi di uscite, che comprendono varianti di caratteri alfanumerici, caratteri semigrafici e grafici puri. Una delle caratteristiche del VIC è il suo contributo alla creazione di "sprite". Uno sprite (letteralmente: folletto) è una figura programmabile in alta risoluzione grafica, che può essere visualizzata su un monitor grafico. Gli sprite sono impiegati nei programmi grafici più sofisticati. Uno sprite può essere costruito in qualsiasi forma concepibile e può essere fatto "salterellare" liberamente per tutto lo schermo TV.

Sotto certi aspetti, il chip del VIC può comportarsi come una MPU: esso dispone di alcune capacità di indirizzamento e di altre caratteristiche di una MPU. In determinate circostanze, il chip del VIC è in grado di disattivare la MPU 6510 e di assumere il controllo delle operazioni del computer durante l'elaborazione del segnale video.

Quando è in carica, il chip del VIC, che si comporta da "secondo pilota", esplica le funzioni di indirizzamento e controllo normalmente svolte dalla MPU. I dettagli sul funzionamento e sulla riparazione del chip del VIC saranno forniti nel cap. 17.

Il dispositivo di interfaccia per il suono (SID)

Il dispositivo di interfaccia per il suono (SID) 6581 è situato alle coordinate 5;3. Anche il SID è un dispositivo che acquisisce un ingresso digitale e lo converte in un'uscita analogica. Tale uscita è un segnale audio di qualità discreta. Il chip è del tipo DIP (dual in-line package) a 28 piedini, ed è piuttosto complesso. I suoi dettagli saranno esaminati nel cap. 18.

Il SID viene definito come un sintetizzatore elettronico di musica a tre voci. Esso è impiegato per generare effetti sonori interessanti e divertenti, da abbinare ai grafici creati tramite gli sprite ed altre creazioni visive. Il SID è in grado di produrre una vasta gamma di frequenze. C'è un controllo ad alta risoluzione delle frequenze, delle armoniche e del volume.

Il SID può generare quattro diversi tipi di forme d'onda: triangolare, a dente di sega, quadra e rumore bianco. La frequenza di ciascuna forma d'onda può essere variata indipendentemente dalle altre. Il suono può poi essere inviato ad un circuito modellatore dell'inviluppo; quindi possono essere definiti il livello di sostenuto ed i valori di attacco, smorzamento e stacco. Con queste variabili, potrete far produrre al C-64 i suoni di diversi strumenti musicali, ed anche vari "rumori". Per ulteriori informazioni, consultate il cap. 18.

Oltre ad essere un convertitore digitale-analogico, il SID dispone di ingressi che possono convertire in segnali digitali i segnali analogici acquisiti. Un esempio è fornito dagli ingressi di due paddle, che possono essere interfacciati col SID durante i giochi.

La memoria ad accesso casuale (RAM)

Otto chip di RAM dinamica, ciascuno contrassegnato col codice 4164-2, sono disposti in due file centrate alle coordinate 2;3,5. Questi chip sono tutti di tipo DIP a 16 piedini. La fig. 28 mostra una vista ingrandita di tali chip. Una denominazione più precisa della RAM (acronimo di Random Access Memory: memoria ad accesso casuale) è *memoria di lettura/scrittura.* La RAM è il "magazzino" della MPU: essa è in grado di immagazzinare i dati e di restituirli alla MPU allorché viene indirizzata. Nel cap. 6 sarà discusso il meccanismo effettivo per il trasferimento dei dati.

Ci sono 64K locazioni di memoria nel Commodore 64. In ogni locazione è contenuto un byte, costituito da otto bit. I bit in un byte sono numerati 7, 6, 5, 4, 3, 2, 1 e 0. Ci sono otto chip nell'insieme della RAM. I chip in fig. 28 sono numerati 7, 6, 5, 4, 3, 2, 1 e 0. Ogni chip contiene 64K bit. Il chip numero 7 contiene tutti i bit numero 7; il chip numero 6 contiene tutti i bit numero 6; e così via. Quan-

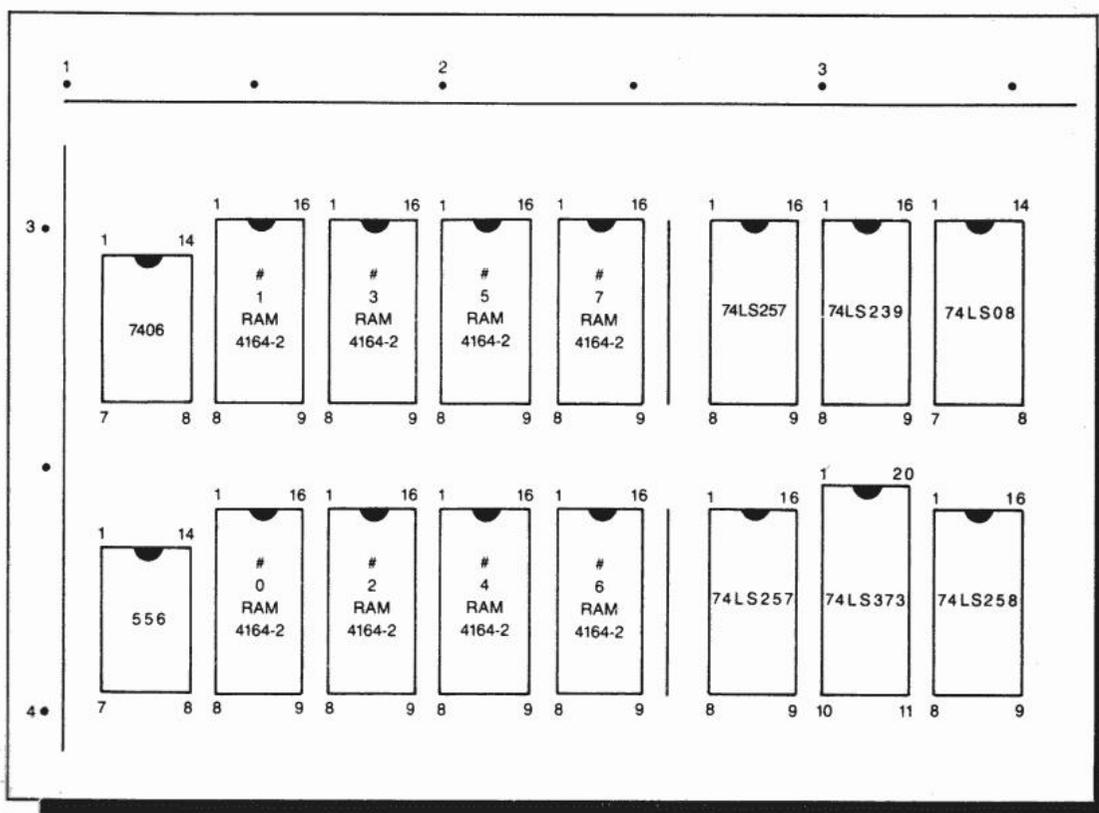



Figura 28. L'area con maggior densità di chip sulla piastra è quella che circonda la RAM dinamica ed i suoi chip di supporto. Questa è una vista ingrandita di tale area.

do una MPU indirizza una locazione della RAM, in realtà essa accede a tutti gli otto chip contemporaneamente: di ciascun chip viene considerato un solo bit della medesima locazione.

La RAM dinamica memorizza i propri bit come la presenza o l'assenza di cariche in una schiera di microscopici condensatori. La carica può essere mantenuta nel condensatore solo per alcuni millisecondi; pertanto, essa dev'essere rigenerata ogni pochi millisecondi, altrimenti si disperderebbe. Il chip del VIC dispone di un circuito speciale collegato ai chip della RAM, che ristora ("rinfresca") costantemente la carica, in modo che essa resti presente finché il computer resta acceso.

La memoria di sola lettura (ROM) del BASIC

Alle coordinate 2,25;2 si trova il chip della ROM del BASIC. Si tratta di un chip 2364A contenuto in un DIP da 24 piedini. Tutto il linguaggio BASIC è memorizzato nelle locazioni di memoria del chip. Questa ROM è un interprete dei comandi del BASIC: essa contiene le varie routine che metteranno il computer in grado di eseguire le istruzioni di un programma scritto in BASIC.

Quando un programma BASIC viene scritto ed inserito nel computer, esso passa attraverso la ROM del BASIC. La ROM converte le istruzioni BASIC nel corrispondente linguaggio macchina. Un solo comando BASIC potrebbe produrre dozzine di istruzioni in linguaggio macchina da eseguire. La ROM del BASIC contiene una sequenza di istruzioni in linguaggio macchina per ogni singolo comando BASIC che il Commodore 64 è in grado di gestire.

La ROM è diversa dalla RAM, in quanto essa è una memoria di sola lettura (Read Only Memory). La ROM non può memorizzare i dati che la MPU potrebbe inviarle; bensì, essa è solo in grado di inviare i dati alla MPU allorché viene indirizzata. Ulteriori dettagli della ROM del BASIC saranno illustrati nel cap. 7.

La memoria di sola lettura (ROM) del Kernal

Alle coordinate 2,5;2 sulla guida, a destra della ROM del BASIC, si trova la ROM del Kernal, un altro chip 2364A. Il Kernal è il siste-

ma operativo del Commodore 64. Quando accendete il Commodore 64, il Kernal assume il controllo dell'ingresso, dell'uscita e della gestione della memoria del computer.

Il Kernal coopera con la ROM del BASIC. La maggior parte del lavoro di un computer consiste nel trasferimento di dati tra la MPU e la memoria. Un altro compito di importanza vitale che dev'essere svolto è la verifica della validità dei dati che vengono scambiati da un punto all'altro. Il sistema operativo dispone di speciali routine di caricamento, memorizzazione e verifica, che vengono richiamate dalle routine del BASIC ai fini dell'elaborazione.

Il Kernal è stato progettato con uno sguardo rivolto al futuro. Col passar del tempo, il linguaggio macchina del C-64 potrebbe essere migliorato, e probabilmente lo sarà. All'interno del Kernal, esiste una speciale tabella di salto, progettata appositamente per accogliere tali modifiche. In tal modo, le routine in linguaggio macchina da voi sviluppate continueranno a funzionare sui nuovi modelli, che sostituiranno inevitabilmente i sistemi presenti. Molte altre informazioni sul Kernal saranno fornite nel cap. 7.

La memoria di sola lettura (ROM) dei caratteri

Nella stessa fila di chip, alla destra della ROM del Kernal, si trova la ROM dei caratteri: è un chip 2332A di memoria di sola lettura con 24 piedini. Si tratta di un'area di memoria sorprendentemente piccola: essa contiene tutte le forme dei caratteri visualizzabili sullo schermo TV.

Ciascun carattere può essere rappresentato sullo schermo con otto byte di memoria, come mostrato in fig. 29. Il Commodore 64 è in grado di visualizzare 512 caratteri, che risiedono tutti nella relativa ROM. Se moltiplicate il numero di caratteri (512) per il numero di byte richiesti da ciascun carattere (8), otterrete 4096 byte di memoria per la ROM dei caratteri. Infatti, si tratta di un chip di 4K di memoria.

In ogni insieme di otto byte, c'è la rappresentazione di un carattere. Le varie rappresentazioni formano tutte le lettere, i numeri ed i simboli visualizzati sullo schermo. Durante la programmazione in linguaggio macchina, dovrete fare particolare attenzione ai dettagli richiesti per lavorare con la ROM dei caratteri. Quando programmate in BASIC, la ROM del BASIC ed il Kernal gestiscono la ROM dei caratteri.

Posizioni di bit

Indirizzi nella mappa di memoria

	7	6	5	4	3	2	1	0
53255								
53256	L	L	L	H	H	L	L	L
53257	L	L	H	H	H	H	L	L
53258	L	H	H	L	L	H	H	L
53259	L	H	H	H	H	H	H	L
53260	L	H	H	L	L	H	H	L
53261	L	H	H	L	L	H	H	L
53262	L	H	H	L	L	H	H	L
53263	L	H	H	L	L	H	H	L
53264								

Figura 29. Le configurazioni dei caratteri sono memorizzate in una matrice di otto byte. Con otto locazioni di riga ed otto bit di colonna, si può formare qualsiasi carattere, sistemando opportunamente i valori alti (H) e bassi (H).

La memoria ad accesso casuale (RAM) dei colori

Alle coordinate 4;3,5 è situata la RAM dei colori. Il contenitore DIP da 18 piedini è un chip di RAM statica, diverso dalla RAM dinamica da 64K impiegata per memorizzare i normali programmi, le immagini video ed i dati. La RAM dei colori è impiegata per memorizzare i colori delle posizioni occupate dai caratteri sullo schermo. Questo chip statico è necessario poiché la RAM dinamica deve contenere un numero così elevato di informazioni, da non avere uno spazio sufficiente per memorizzare anche le informazioni sui colori delle posizioni.

Il chip ha un codice 2114-30L. Esso è organizzato in una configurazione di 1024 x 4 bit. Ciò fa sì che ciascuna locazione del chip contenga solo quattro bit (un nybble) anziché un byte. La fig. 30 confronta la ROM con questo tipo di RAM. Il colore di una posizione sul quadro TV può essere contenuto in un nybble.

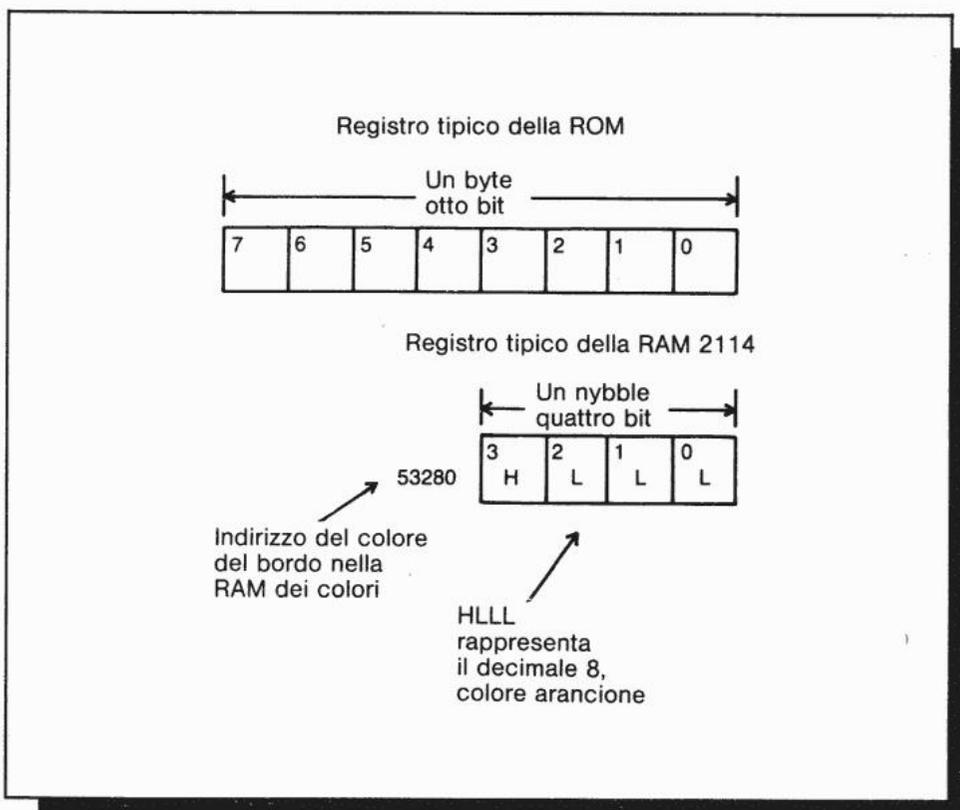



Figura 30. I registri dei dati nella memoria hanno tutti ampiezza di un byte, tranne quelli della RAM dei colori, larghi un nybble.

Il chip della RAM dei colori è presente nella mappa della memoria e viene indirizzato dalla CPU come qualsiasi altro residente della mappa. La differenza è che questo chip è anch'esso in grado di inviare e ricevere dati dal chip del VIC, nei confronti del quale si comporta come un assistente. Esso contiene le informazioni sul colore di ciascuna posizione dello schermo occupata da un carattere. Molti altri dettagli su questa RAM saranno forniti nel cap. 17.

Altri componenti principali della piastra

Ci sono altri componenti circuitali che saranno discussi nei relativi capitoli. Uno di essi è il chip situato alle coordinate 5;1,5: si tratta della matrice logica programmabile (Programmable Logic Array: PLA), che serve nella selezione del chip da cui la MPU dovrà leggere i dati.

Il modulatore rf è situato alle coordinate 6;1. Esso riceve il se-

gnale TV composito a colori generato dal VIC e lo invia all'appropriato canale utilizzabile dal vostro TV.

Sulla parte posteriore e sul lato destro del circuito stampato, si trovano le porte di interfaccia con le periferiche progettate per lavorare col Commodore 64. Procedendo in senso orario, potete trovare la porta di utente, la porta seriale, il connettore audio-video, la porta per la cartuccia e le porte di controllo. Esse saranno discusse nel cap. 19. Tali porte sono importantissimi punti di test durante la ricerca dei guasti.

Zoccoli

Quando una radio, un televisore o un computer si trovano sul banco di un tecnico per la riparazione, alla fine dell'analisi il malfunzionamento si rivelerà essere dovuto ad un componente o ad una connessione difettosa. Mentre la diagnosi può essere diversa in ciascun caso (le radio hanno per lo più problemi di suono, i televisori problemi di immagine, ed i computer presentano complicazioni con le informazioni digitali) la radice del problema è comunque di natura elettronica. Le tecniche fondamentali per la riparazione hanno molti punti in comune, indipendentemente dall'oggetto.

Uno dei componenti più comuni ed importanti ricercato dai tecnici è lo zoccolo. Le valvole sono quasi sempre provviste di zoccoli. Capita raramente di trovare una valvola saldata direttamente ad un circuito, anziché essere inserita in uno zoccolo. L'unica valvola che io abbia mai visto connessa direttamente alla piastra era un vecchio rettificatore di alta tensione in miniatura.

Come conseguenza del fatto che la maggior parte dei problemi TV erano causati da difetti nelle valvole, e per la presenza quasi universale di zoccoli nelle valvole, una grande percentuale di riparazioni TV potevano essere eseguite da persone dotate di un minimo di attitudine alla meccanica. L'addestramento tecnico non era necessario per sostituire una valvola difettosa.

Allorché i transistor comparvero sulla scena delle riparazioni, essi si presentarono in due modi. Alcuni produttori usavano moltissimi zoccoli per i transistor nelle loro piastre; mentre altri, per mantenere bassi i costi, si limitavano a saldare i dispositivi a stato solido nelle rispettive posizioni sulla piastra del circuito stampato. Entrambi i metodi presentano vantaggi e svantaggi. Si è affermato che un transistor saldato è molto più affidabile di uno montato su zoccolo. I transistor sono costruiti con terminali sottili e flessibili che si prestano più ad essere saldati, anziché inseriti in uno zoccolo. Inoltre, diversamente dalle valvole, i transistor non dispongono

di una base sagomata che ne renda impossibile l'inserimento scorretto. Pertanto, essi potrebbero essere inseriti scorrettamente, il che potrebbe produrre effetti disastrosi.

D'altro canto, durante la riparazione, se i transistor sono saldati, il lavoro si complica. Innanzitutto, non ci si può concedere il "lusso" del rapido test di sostituzione diretta del transistor: se un transistor fosse "sospetto", esso dovrebbe essere controllato sul circuito, oppure dovrebbe essere dissaldato ed al suo posto dovrebbe esserne saldato uno nuovo. La sostituzione integrale, che spesso porta rapidamente a termine una riparazione, non sarebbe possibile. Per complicare il problema, ogni saldatura potrebbe produrre ulteriori danni, col risultato di aggravare una situazione già precaria.

Il tecnico riparatore vede lo zoccolo del transistor come un prezioso punto di test. Il transistor può essere facilmente rimosso, e quindi possono essere effettuati tutti i necessari test di iniezione e tracciamento del segnale, nonché le letture di tensione e di resistenza. Quando il transistor è saldato, l'effettuazione dei medesimi test richiede la dissaldatura del transistor, con tutte le relative difficoltà.

I chip, dal punto di vista di impiego degli zoccoli, si pongono a metà strada tra le valvole ed i transistor. I chip sono più piccoli delle valvole e non altrettanto facili da maneggiare. Tuttavia, i chip sono dotati di piedini robusti, per cui possono essere inseriti ed estratti nei minuscoli fori degli zoccoli senza difficoltà, a patto di utilizzare le tecniche appropriate.

Il contenitore del chip è progettato per adattarsi ad uno zoccolo. L'affidabilità di un chip in uno zoccolo è quasi altrettanto buona di quella di un chip saldato al circuito stampato. Se un costruttore produce un microcomputer con i chip più grandi saldati sulla piastra, anziché essere montati su zoccoli, di solito lo fa perché vuole risparmiare sul costo degli zoccoli. Non lo si deve giudicare eccessivamente male, poiché, in fase di produzione, il risparmio sul costo di 10 o 20 zoccoli può diventare un mucchio di denaro; e ognuno di noi fa il tifo affinché egli mantenga basso il prezzo del computer.

La regola pratica adottata dai progettisti in merito agli zoccoli è stata la seguente. Durante la progettazione e la costruzione del prototipo della piastra, mentre i tecnici eseguono manualmente il cablaggio sulla nuova piastra, gli zoccoli sono usati per quasi tutti i chip, grandi o piccoli. Durante le fasi sperimentali, i tecnici rimuovono e reinstallano in continuazione tutti i componenti, compresi i chip. Allorché il progetto è terminato e la piastra va in produzione, gli zoccoli vengono tralasciati, tranne eventualmente quelli per i contenitori dei chip da almeno 40 piedini, per cui sulla piastra finale la maggior parte dei chip saranno saldati.

In qualità di riparatore, naturalmente mi piacerebbe poter avere tutti i vantaggi di cui dispone il progettista col suo prototipo di piastra pieno di zoccoli. Tuttavia, come utente di computer, sono anche interessato ad acquistare il mio sistema al minimo prezzo possibile. I produttori cercano di rendere tutti felici e contenti. Come risultato, troverete alcuni computer pieni di zoccoli, mentre altri non ne avranno alcuno.

I chip richiedono pochissima corrente elettrica e si sono dimostrati molto affidabili. Essi si guastano con minor frequenza rispetto alle valvole ed ai transistor. Questo fatto tende a diminuire l'esigenza di zoccoli. Comunque, se dovesse guastarsi un chip saldato da 40 piedini o anche da 24 piedini, vi trovereste ad affrontare un notevole lavoro per la sostituzione. Non è tutto: anche il test di un chip saldato sulla piastra diviene piuttosto pesante. La questione degli zoccoli è piuttosto complessa; tuttavia, col passar del tempo, quando milioni e milioni di computer saranno installati nelle case, è prevedibile che un numero sempre maggiore di zoccoli sarà utilizzato per facilitare i lavori di riparazione e rendere meno salato il relativo conto.

Nel Commodore 64 che si trova smontato di fronte a me, posso vedere un certo numero di zoccoli. I quattro chip da 40 piedini (la CPU, i due CIA, ed il VIC) sono tutti provvisti di zoccoli. Tra i chip più piccoli, il SID, la ROM del Kernal e la ROM del BASIC sono anch'essi montati su zoccoli. Non sono invece provvisti di zoccoli i chip della RAM, comprendente gli otto chip di RAM dinamica e l'unico chip della RAM statica dei colori. Essi sono saldati direttamente sulla piastra. Nessuno degli altri chip è montato su zoccolo.

Il trattamento dei chip provvisti di zoccolo e la dissaldatura e risaldatura dei chip senza zoccolo sono tecniche che richiedono un certo addestramento. L'individuazione di un chip difettoso è forse la parte più semplice di un lavoro di riparazione. Il prossimo capitolo illustrerà il metodo corretto per effettuare il lavoro di sostituzione.

Uso della guida alla disposizione dei componenti

Vediamo come adoperare la guida su una semplice riparazione tipica del Commodore 64. Supponete di accendere il vostro computer in una calda giornata estiva e che esso funzioni correttamente. Esso continua a funzionare bene per circa mezz'ora. Dopodiché, all'improvviso, mentre inserite una riga di programma, lo

schermo di riempie rapidamente di "spazzatura". Per complicare le cose, mentre tentate di correggere la confusione dei simboli, la macchina non risponderà più ai tasti pigiati. Vi troverete in difficoltà.

Analizzando i sintomi, vi renderete conto che la "spazzatura" è generalmente prodotta da un guasto nell'area dei circuiti digitali. Questi comprendono i circuiti della MPU 6510, i CIA 6526, il VIC 6567, la PLA, le ROM, i chip di supporto e forse uno dei chip della RAM.

Il tecnico esperto rileverebbe anche un altro sintomo non così ovvio: il malfunzionamento non si è verificato durante la prima mezz'ora di funzionamento nel caldo della giornata. Ciò indica che uno dei chip o dei componenti è sensibile al calore: esso smette di funzionare correttamente quando la temperatura sale oltre un certo livello. Questa sensibilità al surriscaldamento conduce all'impiego di tecniche di test per il calore. Lo schema elettrico del C-64 non sarebbe di aiuto, mentre la guida alla disposizione dei componenti dovrebbe essere l'unico foglio richiesto per la ricerca del guasto.

C'è un liquido aerosol a congelamento rapido, contenuto in una lattina, che può essere acquistato in qualsiasi negozio di materiale elettronico. Smontando il computer e accedendo alla piastra del circuito stampato, potrete, tramite un tubicino fornito con la lattina, spruzzare il liquido sui componenti circuitali sospetti, uno alla volta, in presenza del malfunzionamento. Se spruzzate il liquido su un chip che funziona male a causa del surriscaldamento, ed il disturbo improvvisamente sparisse, ci sarebbero buone probabilità di aver scoperto il chip difettoso.

Dovrete fare attenzione quando spruzzerete il liquido a congelamento rapido. Dovrete spruzzarne una piccola quantità su un solo componente alla volta, e quindi osservare i risultati. In tal modo, riuscirete ad individuare l'eventuale componente difettoso. Inoltre, dovrete spruzzare solo i componenti sospetti, e non tutte le parti della piastra. Ecco dove si rivela preziosa la guida alla disposizione dei componenti: essa vi consente di scoprire i componenti sospetti su cui effettuare il test.

In questo caso particolare, tratto da un effettivo lavoro di riparazione, il sintomo scompariva quando il CIA vicino al bordo del circuito stampato veniva improvvisamente "congelato". Il malfunzionamento si ripresentava dopo circa mezz'ora, se la macchina veniva lasciata accesa. La sostituzione del chip difettoso con uno nuovo risolse definitivamente il problema.

Questo è un tipico esempio del modo in cui utilizzare la guida alla disposizione dei componenti durante una riparazione. Scoprirete che una buona guida viene utilizzata più spesso dello schema elettrico.

TECNICHE PER LA SOSTITUZIONE DEI CHIP

I transistor miniaturizzati contenuti nei chip sul circuito stampato sono robusti ed affidabili, come pure delicati e fragili. Mentre il chip si trova nel suo zoccolo o saldato sulla piastra, il suo indice di affidabilità è molto elevato. Tuttavia, quando il chip non è più connesso alla piastra, esso viene a trovarsi al di fuori del proprio ambiente protettivo e diventa vulnerabile.

I segnali di pericolo appaiono fin dall'inizio della riparazione. Durante una normale riparazione sul banco di lavoro, i transistor miniaturizzati devono essere sottoposti a svariati test, che producono esperienze "traumatizzanti": dissaldatura, risaldatura, maneggiamento, trazione dei piedini, esposizione a tensioni, elettricità statica, polvere, umidità, congelamento, riscaldamento, e così via. Anche qualora un chip fosse perfetto all'inizio di una riparazione, esiste sempre la possibilità che il suo stato di "salute" non sia altrettanto buono alla fine.

Alcuni tipi di componenti sono eccezionalmente suscettibili al calore, alla tensione, ed all'elettricità statica, mentre altri tipi di chip non sono disturbati eccessivamente da tali agenti. Nel C-64, ci sono molti tipi di chip delicati, mentre solo alcuni più robusti e resistenti. Man mano che i vari chip saranno discussi nei capp. 5, 6, 7 e 8, sarete in grado di capire la differenza tra i due tipi.

Anche se alcuni chip sono più robusti di altri, è sempre una buona pratica quella di trattarli con cura. Questo capitolo esamina le tecniche generali per trattare i vari tipi di chip, quando devono essere estratti ed inseriti nei loro zoccoli, oppure dissaldati e risaldati. Impiegando le tecniche e gli strumenti appropriati, sarete in grado di sostituire e controllare i chip con la massima sicurezza possibile.

TTL, DTL e RTL

I tipi più robusiti di chip che si trovano nel C-64 sono noti come TTL, che sta per Transistor-Transistor-Logic. I predecessori dei TTL erano i DTL (Diode-Transistor-Logic) e RTL (Resistor-Transistor-Logic). Non troverete più alcun DTL o RTL nei moderni computer: essi sono stati completamente rimpiazzati dai più efficienti TTL.

I TTL sono noti come circuiti integrati bipolari. L'attributo "bipolare" deriva dal fatto che il chip è costituito da transistor bipolari. Senza addentrarci in una lunga dissertazione sui transistor bipolari, basterà dire che tale tipo di transistor ha tre terminali, denominati emettitore (e), base (b) e collettore (c). La fig. 31 illustra una tipica porta TTL con i terminali contrassegnati. Il transistor viene definito "bipolare" poiché la conduzione ha luogo contemporaneamente in due versi. Gli elettroni viaggiano in un verso tra l'emettitore ed il collettore, mentre le lacune viaggiano nel verso opposto. La fig. 32 offre una spiegazione grafica. Questo tipo di conduzione è in contrasto col transistor ad effetto di campo (Field Effect Transistor: FET), che sarà discusso più avanti. Esso ha elettroni o lacune in movimento, ma non contemporaneamente. Se voleste maggiori

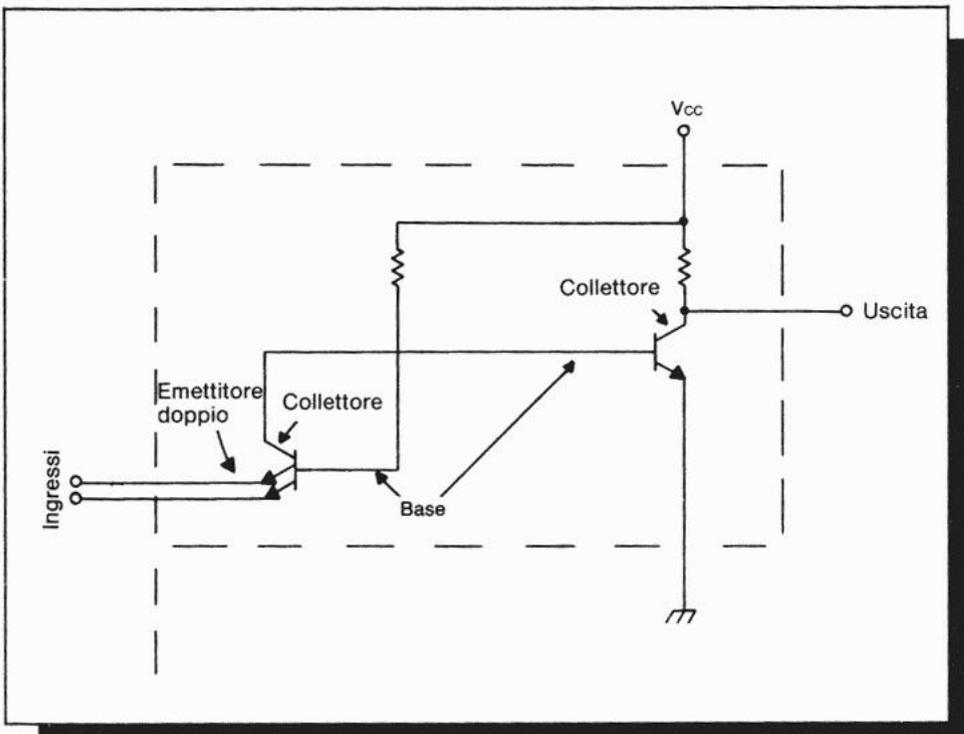



Figura 31. I chip TTL (Transistor-Transistor-Logic) sono basati su transistor dotati di doppio emettitore.

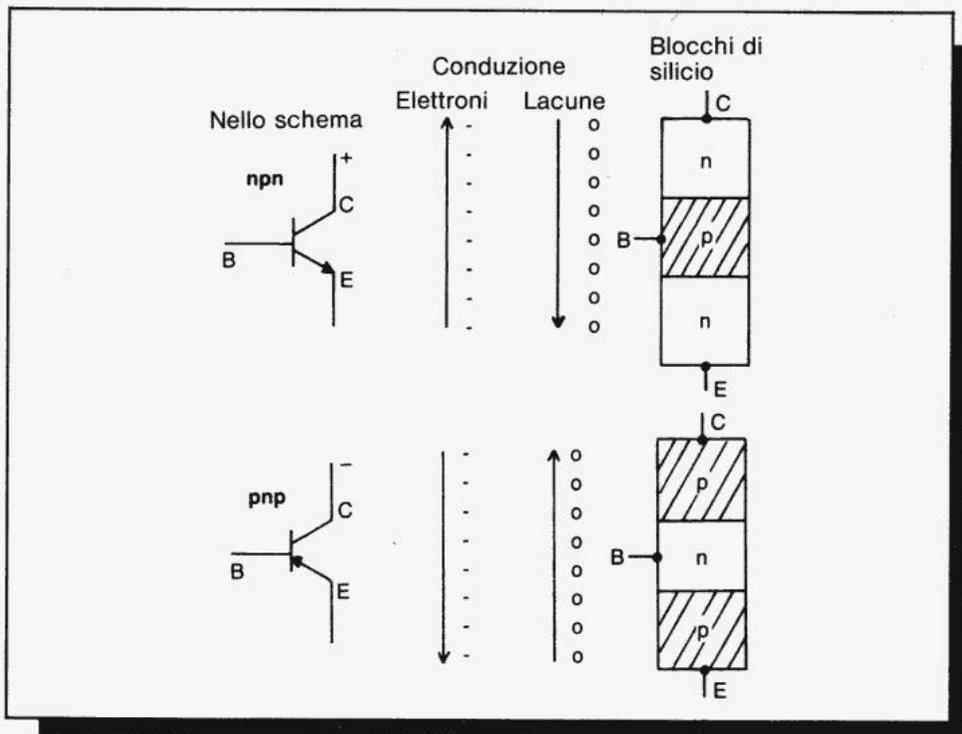



Figura 32. Nei transistor bipolari, gli elettroni viaggiano in una direzione, mentre le lacune si muovono contemporaneamente nella direzione opposta.

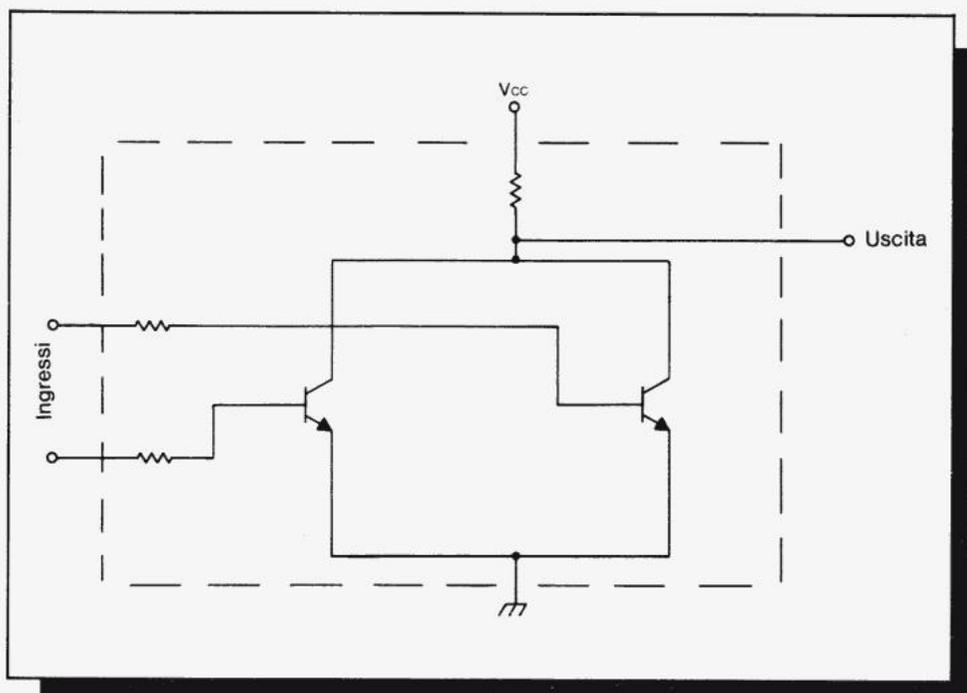



Figura 33. I chip DTL (Diode-Transistor-Logic) sono così chiamati poiché gli ingressi sono costituiti da diodi.

dettagli sulla teoria dei transistor bipolari, potreste consultare uno dei molti libri disponibili sull'argomento.

I circuiti integrati TTL, DTL e RTL usano tutti transistor bipolari. Anche se non vedrete alcun componente di tipo DTL o RTL nel Commodore 64, sarà bene rivederne le caratteristiche, poiché sono stati i predecessori dei TTL. Il tipo RTL fu tra le prime forme di circuito integrato. Era un chip poco costoso, che poteva essere connesso facilmente a componenti discreti di dimensioni maggiori, come resistori e condensatori. Tuttavia, i componenti RTL erano piuttosto suscettibili ai disturbi di tensione ed avevano una scarsa capacità di fanout (carico in uscita). Il fanout indica la capacità di un chip di pilotare più carichi in parallelo. Un chip RTL può pilotare solo pochi carichi. Invece, il TTL può pilotare un gran numero di carichi, il che gli conferisce una migliore capacità di fanout.

La porta RTL in fig. 33 impiega due resistori negli ingressi di base di due transistor bipolari npn. Ecco perché viene definita logica a resistore-transistor. Questa configurazione particolare è chiamata porta NOR. Ulteriori dettagli sulle porte NOR saranno forniti nel cap. 10.

La porta DTL in fig. 34 utilizza diodi, anziché resistori, nel circuito di ingresso. Questa modifica di componenti rende la porta più veloce, garantisce una superiore immunità al rumore grazie al-

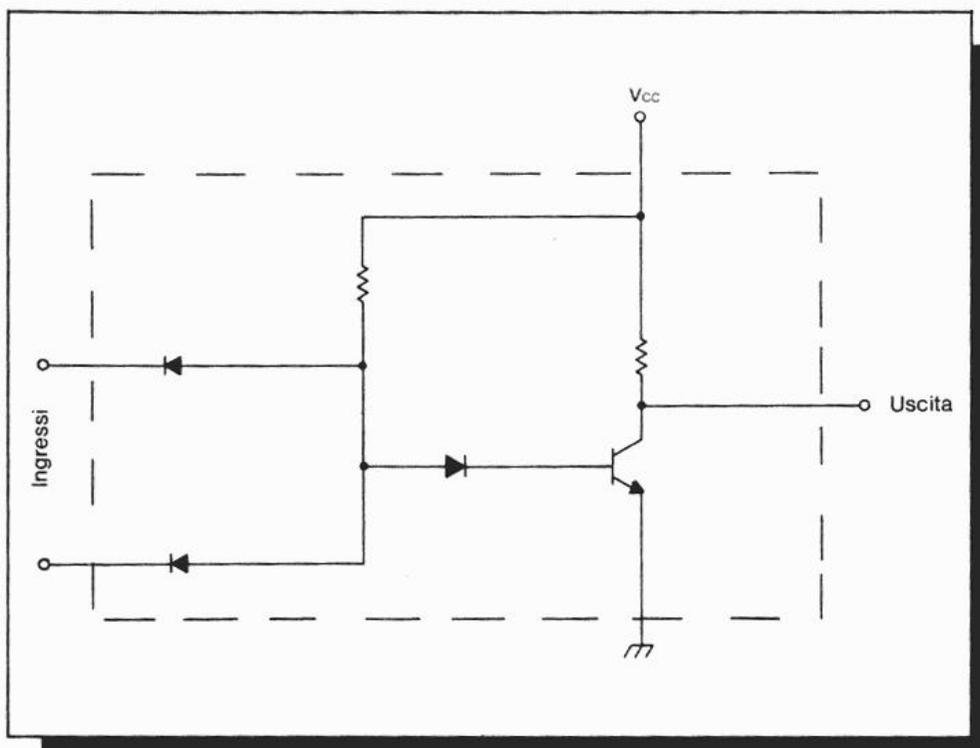



Figura 34. I chip RTL (Resistor-Transistor-Logic) traggono il proprio nome dai resistori impiegati in ingresso.

l'azione "tagliante" dei diodi, ed accresce la capacità di fanout. Inoltre, la porta DTL offre un elevato fan-in (carico in ingresso). Il fan-in è la capacità del componente di accettare ingressi in parallelo. I diodi sono capaci di isolare i circuiti di ingresso della porta dagli stadi precedenti, per cui molte porte in parallelo possono essere connesse all'ingresso senza che quest'ultimo risulti sovraccaricato. Il circuito DTL fondamentale mostrato è noto come porta NAND. Ulteriori dettagli sulle porte NAND saranno forniti nel cap. 10.

La logica TTL è stata un'evoluzione dei due suddetti circuiti fondamentali. Nel 1961, Thompson inventò la porta TTL. Questa è simile alla DTL, in quanto c'è un'azione di tipo diodo all'ingresso, realizzato tramite un transistor con due emettitori. Tale è il numero degli emettitori nella porta TTL in fig. 31. Gli emettitori supplementari sono giunzioni pn, molto simili a diodi. Tutti gli ingressi al chip possono entrare attraverso gli emettitori multipli ed essere isolati da un'azione di tipo diodo, come quella esercitata dai diodi nella porta DTL. Il funzionamento del circuito è molto simile a quello del DTL.

Esiste un'intera famiglia di chip TTL. Mentre questo libro viene scritto, essi sono quasi 200. Ad essi sono stati assegnati i codici di parte di una serie generica, che inizia dal numero 7400. I chip TTL tipici del C-64 sono i 7406, 74LS08, 74LS74, 74LS139, e così via. Tutti i chip TTL saranno discussi in vari paragrafi del libro. Mentre i numeri nella serie 7400 indicano che si tratta di un chip TTL, le lettere del codice, come L e S, hanno un significato speciale. La "L" sta per "Low" (basso), riferito al valore della potenza. Quando un chip viene denotato con la lettera L, significa che la potenza da esso assorbita è inferiore dell'80% rispetto al medesimo chip privo della lettera L. Tuttavia, il minor consumo di potenza avviene a spese della velocità di commutazione.

Ecco il motivo per cui c'è di solito una S insieme alla L nel codice. La "S" sta per diodi ad aggancio Schottky. Quando è presente una S nel codice del nome, significa che c'è un aggancio tramite un diodo a barriera di Schottky nel circuito di base, la cui funzione è quella di accrescere la velocità di commutazione. Esso serve a compensare il rallentamento dovuto alla caratteristica di bassa potenza. Pertanto, qualora fosse necessario sostituire un chip di tipo 74LS, usate un altro 74LS, e non un semplice 74. Sebbene i due chip siano funzionalmente quasi identici, la sostituzione esatta è sempre la scelta migliore. Se non aveste altra scelta, potreste operare la sostituzione di un 74LS con un semplice 74, purché ve ne ricordiate qualora dovesse apparire improvvisamente qualche sintomo di malfunzionamento: in alcuni casi, il chip sostituito non funzionerebbe correttamente.

TTL a tre stati

C'è un'altra caratteristica, spesso presente nelle porte TTL: essa viene chiamata terzo stato (o TRI-STATE). Che cos'è il terzo stato? Voi saprete certamente che il computer è in grado di compiere le proprie elaborazioni con due stati logici: tali stati sono noti come 1 e 0, alto e basso, off o on, vero o falso, +5 volt e 0 volt, acceso e spento, set e reset, o con altri nomi. Indipendentemente dal nome, essi rappresentano solo due stati logici che il computer è in grado di comprendere. Poi c'è il terzo stato.

Il terzo stato viene talvolta confuso con lo stato logico a zero volt. La condizione di terzo stato, tuttavia, non ha alcuna uscita definibile: essa è la condizione presentata dall'uscita del chip, allorché questo viene scollegato dal circuito. L'uscita TTL viene "staccata" ed assume una condizione di alta impedenza. Per contro, lo stato di tensione nulla è uno stato in cui l'uscita del chip è "connes-

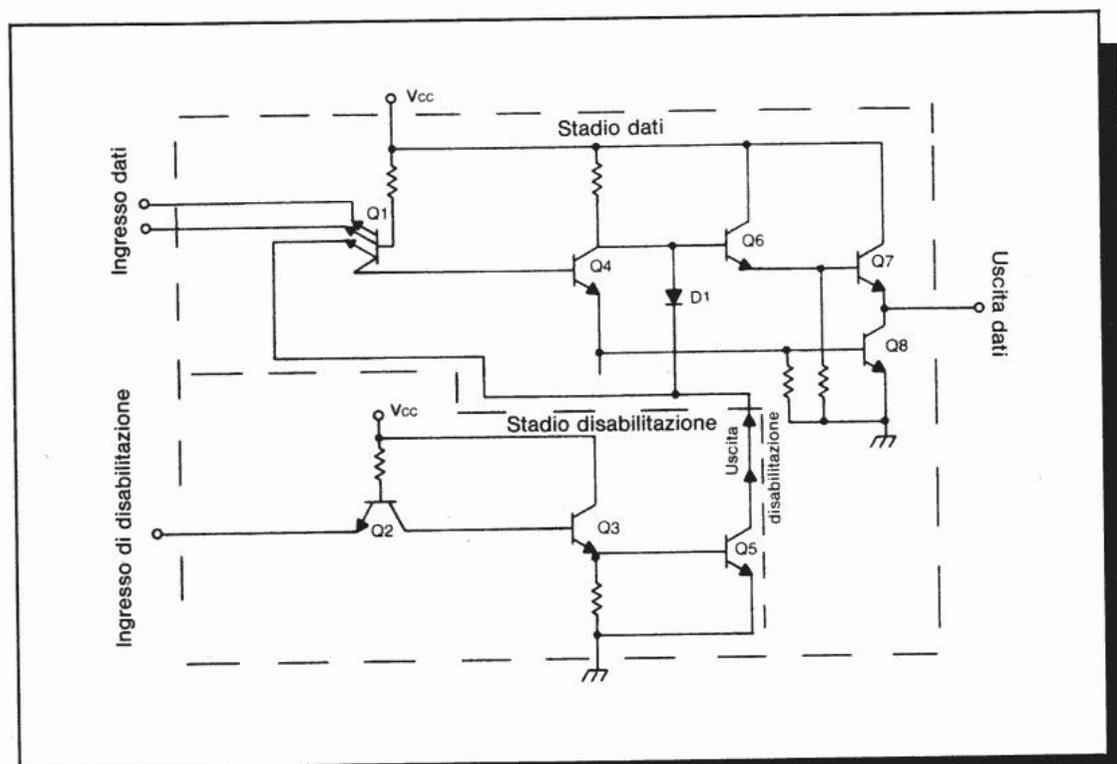



Figura 35. Questa porta NAND a tre stati consiste di due stadi. Lo stadio superiore è una normale porta NAND, e come tale tratterà i valori H e L in ingresso. Lo stadio inferiore è quello di disabilitazione. Esso agisce come un'interruttore per la porta NAND: può consentire che la porta operi normalmente, oppure la può disattivare, ponendola in uno stato di alta impedenza.

sa" e presenta una tensione ben precisa, anche se il valore di tale tensione è zero.

Quando un chip si trova nel terzo stato, non c'è alcuna tensione d'uscita definibile. In pratica, qualora effettuaste una lettura di tensione con un voltmetro, rilevereste la presenza di una tensione di circa 2 volt, ma questa sarebbe prodotta dall'elettricità statica accumulata, e non rappresenterebbe un effettivo stato logico alto o basso. Ulteriori dettagli sui test dei chip TTL saranno forniti nei capp. 10 e 11.

Nei TTL con capacità di tre stati, c'è uno speciale stadio di ingresso in grado di disabilitare il circuito della porta TTL in risposta ad un comando. La fig. 35 illustra un chip con lo stadio di disabilitazione. Ci sono tre transistor npn ed un diodo nello stadio di disabilitazione in figura: Q2, Q3, Q5 e D1. Quando l'ingresso di disabilitazione è basso, Q2 sarà completamente "acceso" (ON), fino a raggiungere la cosiddetta condizione di saturazione. Come risultato della saturazione di Q2, i transistor Q3 e Q5 diverranno "spenti" (OFF). Ciò spegnerà l'uscita dello stadio di disabilitazione, che pertanto non avrà alcun effetto sul resto del circuito. Lo stadio di dati della porta continuerà a funzionare come se non vi fosse alcun circuito a tre stati nel chip. La normale elaborazione di 1 e 0 continuerà indisturbata.

Quando l'ingresso dello stadio di disabilitazione diviene alto, Q3 e Q5 entrano in conduzione, sopprimendo la corrente di uscita in Q4. Ciò arresta la conduzione dei transistor di uscita della porta, Q7 e Q8. Qualora misuraste la tensione in uscita, non trovereste alcun valore alto o basso ben definito. L'unica tensione ivi presente sarebbe indefinita, a metà tra il valore "alto" ed il "basso".

Durante la ricerca del guasto sul banco da lavoro, potrete esaminare l'uscita di un chip a tre stati. Potrete anche produrre un'uscita definita, iniettando un valore alto all'ingresso di disabilitazione, per produrre la condizione logica; oppure un'uscita in terzo stato (indefinita), iniettando un valore basso all'ingresso di disabilitazione.

L'effetto del terzo stato può essere adoperato come una preziosa tecnica di riparazione. Talvolta, quando un chip "muore", esso produce una condizione di terzo stato alla propria uscita. Altre volte, una condizione di terzo stato è presente durante il normale funzionamento. Potrete utilizzare le letture ottenute per determinare se tale condizione sia normale oppure sintomatica di un guasto.

Si può facilmente effettuare un test su un chip TTL, disponendo di un voltmetro o di una sonda logica. L'unica difficoltà è dovuta alla piccolezza dei piedini del chip. I piedini sono i punti di test, per cui è opportuno che utilizziate una lampada possibilmente dotata

Tabella II. Indicazioni degli stati logici per un voltmetro ed una sonda logica.

STATO LOGICO	LETTURA VOLTMETRO	LED SONDA LOGICA
ALTO	da 2,3V a 5,0V	Alto: acceso; Basso: spento; Fluttuante: spento
BASSO	da 0V a 0,8V	Alto: spento; Basso: acceso; Fluttuante: spento
FLUTTUANTE (TERZO STATO)	da 0,9V a 2,2V	Alto: spento; Basso: spento; Fluttuante: spento

di lente di ingrandimento. Dovrete far attenzione quando toccherete ciascun punto di test.

Il voltmetro, su un TTL, rivelerà normalmente un "1" logico, o "alto", quando indicherà una tensione compresa tra 2,3 e 5 volt. Il valore logico "0", o "basso", sarà visualizzato sul voltmetro con una tensione compresa tra 0 e 0,8 volt. In una condizione di terzo stato, la lettura del voltmetro fornirà un valore intermedio, compreso tra 0,9 e 2,2 volt. La sonda logica è provvista di diodi ad emissione di luce (LED) per indicare le condizioni logiche: si illuminerà il LED contrassegnato con "HIGH" o "LOW", a seconda che il valore logico rilevato sia alto o basso, rispettivamente. In condizione di terzo stato, nessuno dei due diodi emetterà luce. Consultate la tabella II per un riepilogo delle indicazioni della sonda logica.

La maggior parte delle letture dei valori nei punti di test, durante una riparazione sul banco di lavoro, vengono effettuate tramite un voltmetro o una sonda logica. L'individuazione del guasto si riduce ad una spedizione di ricerca attraverso l'esame dei vari punti di test.

Nel C-64, ci sono molti chip TTL. Essi sono tutti quelli aventi il supporto più piccolo e sono per la maggior parte saldati direttamente sulla piastra, senza il vantaggio di avere zoccoli propri. Essi sono piuttosto robusti, e possono essere sottoposti ad un'accurata saldatura, se necessario. Possono essere controllati facilmente e con sicurezza tramite un voltmetro o una sonda logica.

Chip MOS

Benché i chip TTL siano numerosi ed usati largamente, negli ultimi dieci anni hanno dovuto competere con i chip MOS (Metallo-Ossido-Semiconduttore). Esistono tre tipi di chip MOS: NMOS, basato su pezzi di silicio di tipo n; PMOS, con silicio di tipo P; e CMOS ("C" sta per complementare), che ha canali di silicio sia di tipo n che di tipo p per la conduzione di elettroni e lacune.

Osservando un chip, non c'è alcun modo rapido per stabilire se si tratti di un TTL o di un MOS: per lo più, entrambi i tipi sono contenuti in ciò che è noto come DIP (Dual In-line Package). Il minuscolo "wafer" di silicio è cablato entro il ben noto contenitore rettangolare, dai cui lati maggiori emergono i terminali conduttori.

Mentre i transistor fondamentali nei TTL sono di tipo bipolare, sia npn che pnp, il transistor nel MOS è un FET. Mentre gli elementi del transistor bipolare sono emettitore, base e collettore, il FET dispone di una sorgente, di una porta e di un pozzo. La cosa principale che i chip TTL hanno in comune con i chip MOS è il fatto di essere entrambi costituiti da pezzi di materiale semiconduttore di tipo p e di tipo n.

I transistor bipolari nel chip TTL sono costruiti in blocchi. C'erano due tipi di blocchi nell'illustrazione di fig. 32. Un blocco è costituito di materiale di tipo p o di tipo n. Un pnp somiglia, come il nome suggerisce, ad un "sandwich": il materiale di tipo n è nel mezzo, tra due blocchi di materiale di tipo p. Anche il transistor npn è un sandwich, col materiale di tipo p all'interno di due pezzi di materiale n. Il blocco superiore è il collettore (c), il blocco intermedio è la base (b), ed il blocco inferiore è l'emettitore (e). Le connessioni del transistor sono effettuate nei punti c, b, ed e.

Il transistor bipolare può essere considerato come un insieme elettronico di ingranaggi. Facendo fluire una piccola corrente tra l'emettitore e la base, si otterrà il flusso di una corrente molto maggiore tra l'emettitore ed il collettore: questo transistor si comporta come un amplificatore di corrente. Il transistor bipolare realizza dunque un'amplificazione di corrente, diversamente dal FET, da cui si ottiene un'amplificazione di tensione. Ci arriveremo tra breve.

Il FET non è costituito dalla medesima configurazione a blocchi. I FET presenti nei circuiti integrati sono realizzati tramite canali. Il canale può essere visto come un pezzo di silicio di tipo n o di tipo p. Esaminate la fig. 36. Ad un'estremità del canale, si trova la connessione chiamata pozzo ("drain": D). All'altra estermità del canale, è sita la connessione di sorgente ("source": S). Nel mezzo del canale c'è la porta ("gate": G). La porta non è connessa direttamen-

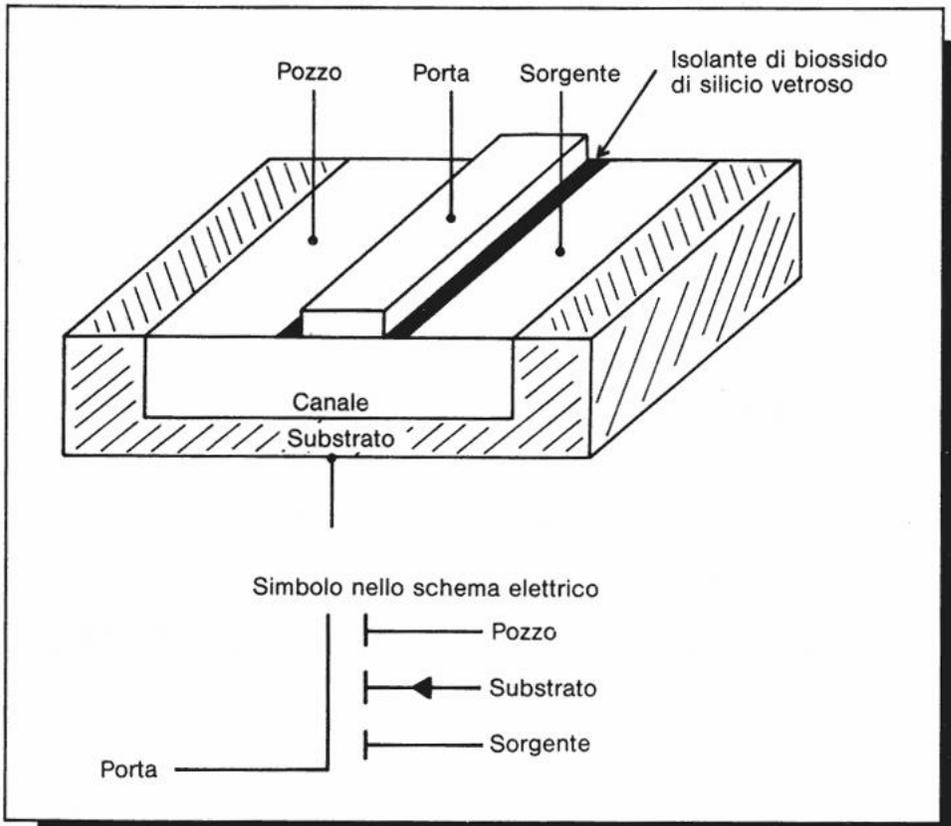



Figura 36. Il FET con porta isolata (IGFET) dispone di quattro terminali: sorgente, porta, pozzo e substrato.

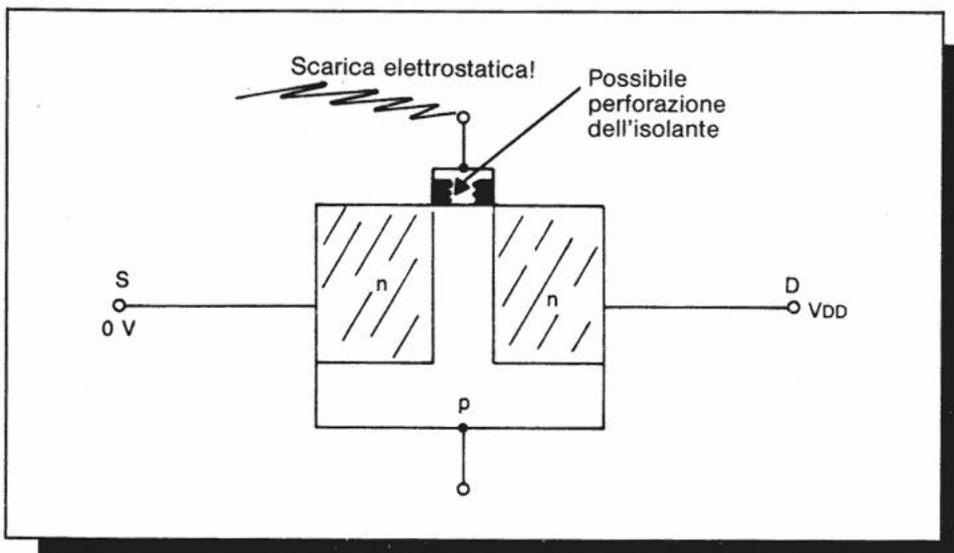



Figura 37. ***Lo strato isolante di ossido vetroso tra la porta ed il canale è molto fragile, per cui può essere facilmente perforato da una scarica elettrostatica.***

te al canale, diversamente dalla sorgente e dal pozzo. Un pezzo di ossido di silicio vetroso è connesso al canale, mentre la porta è connessa alla faccia opposta dell'ossido. Tale strato di ossido forma una barriera isolante tra la porta ed il canale.

Tale isolamento dev'essere mantenuto. Se qualcosa dovesse accadere all'ossido come la perforazione dovuta all'elettricità statica, mostrata in fig. 37 — l'isolamento sarebbe interrotto ed il chip cesserebbe di funzionare.

Poiché c'è un isolante tra il terminale di porta ed il canale, la corrente elettrica non può passare tra la porta ed il canale. Nel transistor bipolare, la base (che è analoga alla porta del FET) non è isolata dal cammino elettronico emettitore-collettore; pertanto, la corrente può fluire tra la base ed il cammino emettitore-collettore. Ecco perché il transistor bipolare si comporta da amplificatore di corrente: una piccola corrente nella base controlla il flusso della corrente molto maggiore nel cammino emettitore-collettore.

Nel FET, la corrente non può fluire dalla porta nel canale; tuttavia, una tensione sulla porta può influenzare il flusso degli elettroni che attraversano il canale. La tensione può far variare il numero degli elettroni che fluiscono. Per esempio, se la tensione è elevata, essa può arrestare il flusso elettronico; mentre, se la tensione è bassa, gli elettroni possono viaggiare a tutta velocità. Per qualsiasi valore, la tensione applicata alla porta controlla il flusso di elettroni (cioè, la corrente) nel canale del FET tra la sorgente ed il pozzo: ecco perché il FET si comporta da amplificatore di tensione.

Durante la ricerca e la riparazione dei guasti, il modo in cui si comportano i micrscopici transistor all'interno del chip è insondabile: non c'è alcun metodo ordinario che possa consentirvi di eseguire un test sui singoli transistor MOS o TTL. Se foste desiderosi di saperne di più sull'attività dei transistor, vi consiglierei ancora di consultare altri libri.

Tutti e tre i tipi di chip MOS sono di uso comune. Il tipo NMOS è impiegato estesamente nei circuiti integrati su larga scala (large scale integration: LSI). Un chip LSI contiene più di 100 porte singole. E' utile sapere che i chip NMOS usano una tensione di alimentazione continua positiva. Il tipo NMOS viene definito come un componente unipolare ad un solo canale. La tensione continua viene applicata su tutti i FET del chip contemporaneamente. Anche il ritorno di massa è connesso ad ogni FET nel chip. Comunque, le porte, le sorgenti ed i pozzi hanno le proprie configurazioni in accordo coi compiti svolti nel chip.

Quando il canale è costituito da materiale di tipo p, il FET opera in maniera simile, tranne che sono le lacune a muoversi dalla sorgente al pozzo, anziché gli elettroni negativi, come avviene nel canale di tipo n. Nel canale di tipo n, una tensione positiva è applica-

ta al pozzo per attrarre gli elettroni dalla sorgente. Nel canale di tipo p, una tensione negativa è applicata al pozzo per attrarre le lacune dalla sorgente. La porta svolge ancora il compito di controllo della tensione, tranne che essa modifica l'intensità di corrente delle lacune, anziché degli elettroni. Riconoscerete un chip con canale di tipo p dal fatto che lo schema elettrico mostra una tensione di alimentazione continua negativa applicata al chip. Qualunque sia la polarità – cioè indipendentemente dal fatto che la conduzione avvenga tramite elettroni o lacune – la sucettibilità del chip MOS alla perforazione dello strato di ossido rimane la medesima. Si deve procedere con estrema cautela quando si maneggiano o si eseguono dei test sui chip MOS.

Il chip CMOS è il tipo più comune nell'integrazione su piccola scala (small scale integration: SSI). Il termine SSI designa un chip contenente meno di 10 porte. Il tipo CMOS è impiegato anche estesamente nell'integrazione su media scala (medium scale integration: MSI). Un chip MSI contiene un numero di porte compreso tra 10 e 100.

Ricordate che una porta logica contiene un certo numero di FET. In un chip NMOS il canale è costituito da materiale di tipo n. In un chip PMOS, il canale è costituito da materiale di tipo p. Un chip CMOS ha canali sia di tipo n che di tipo p. La fig. 38 illustra il modo in cui ciò viene realizzato.

Tipicamente, la tensione di alimentazione per un CMOS è positiva. Tramite un cablaggio interno, vengono applicate le tensioni con le corrette polarità ai canali di diverso tipo. Il tipo NMOS è dunque in grado di spingere gli elettroni dalla sorgente al pozzo, mentre il PMOS fa muovere le lacune dalla sorgente al pozzo. Le porte isolate sono in grado di esercitare il controllo sulle correnti nei rispettivi canali, indipendentemente dal fatto che la conduzione avvenga tramite elettroni o lacune.

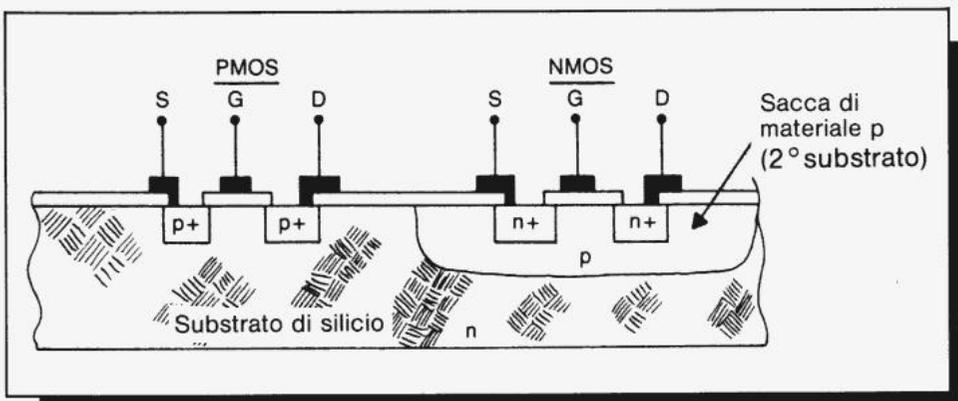



Figura 38. Un IGFET PMOS ed un NMOS possono essere installati sul medesimo substrato con questo metodo. Il risultato è un CMOS.

Come ai chip TTL sono stati assegnati codici nelle serie 7400 o 74LS00, così i piccoli chip CMOS vengono denotati tramite codici nella serie 4000. Un esempio di chip CMOS nel Commodore 64 è il 4066, un interruttore bilaterale quadruplo. Tale chip riceverà maggiore attenzione in un successivo paragrafo del libro.

Il contenitore DIP

Se prendete una piccola lente d'ingrandimento ed esaminate i chip sul circuito stampato del C-64, vedrete molti DIP disposti ordinatamente. Il termine DIP sta per Dual In-line Package (contenitore duale in linea): su ciascun chip, ci sono due file di minuscoli piedini. La vista dall'alto di un chip è un rettangolo con un contrassegno ad un'estremità. Tale contrassegno può essere una tacca, un puntino dipinto o una rientranza. Il contrassegno è posto tra il piedino numero 1 e l'ultimo piedino del chip. Il conteggio dei piedini inizia dal primo piedino a sinistra e procede in senso antiorario. L'ultimo piedino è situato dalla parte opposta al primo piedino, rispetto al contrassegno.

Quando sostituite un DIP, dovete fare attenzione a porre il contrassegno nella medesima posizione. Il contrassegno fornisce solo un'indicazione visiva: in effetti, il chip potrebbe essere inserito scorrettamente nello zoccolo o nei fori sul circuito stampato. State attenti a non farlo! Se rimuovete un chip, una buona idea è quella di indicare in qualche modo il punto sul circuito stampato in corrispondenza del contrassegno. Ricordate che io ho segnato le posizioni dei contrassegni nella guida alla disposizione dei componenti in fig. 26. Voi dovreste fare altrettanto.

Quando eseguirete un test sui piedini di un chip, dovrete conoscerne il numero. I test consistono tipicamente nella lettura di una tensione tramite un voltmetro, nel toccare un piedino con una sonda logica per vedere se è presente uno stato logico o un impulso, e nella lettura della resistenza tra il piedino e la massa o tra il piedino ed un altro punto di test, tramite un tester di continuità a bassa tensione.

Il modo più rapido per determinare il numero di un piedino richiede la conoscenza a prima vista del numero di piedini del chip. Come esempio, usiamo il chip da 40 piedini di fig. 39. Il piedino 1 si trova nell'angolo superiore sinistro del rettangolo visto dall'alto. Il piedino 40 è opposto al piedino 1. Nell'angolo inferiore sinistro c'è il piedino 20. Opposto al 20 c'è il 21. Al centro del chip, sul lato sinistro, ci sono i piedini 10 e 11. Dalla parte opposta ai piedini 10 e 11, si trovano i piedini 31 e 30.

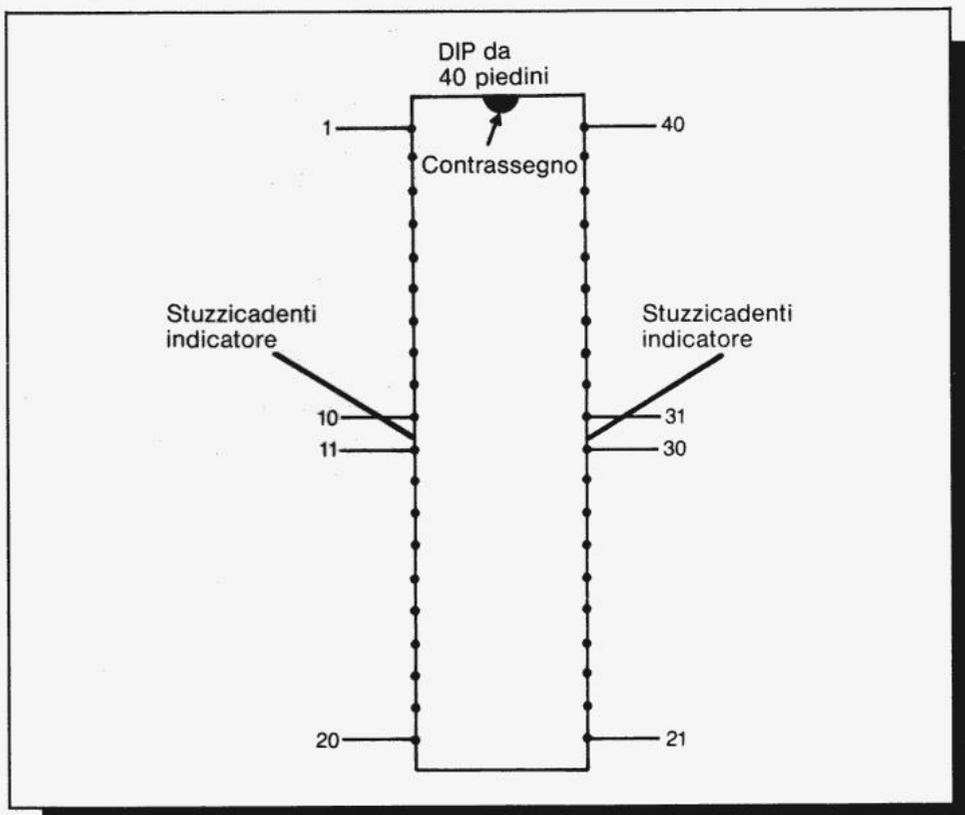



Figura 39. L'individuazione dei piedini sui grandi DIP da 40 piedini è facilitata dall'inserimento di stuzzicadenti indicatori tra i piedini 10-11 e 31-30.

Con un minimo di concentrazione, potrete determinare rapidamente tutti gli altri piedini. Una volta che vi sarete orientati, potrete individuare qualsiasi altro piedino usando i suddetti come riferimento. Se aveste qualche difficoltà a ricordare le posizioni dei piedini 10-11 e 31-30, potreste prendere un paio di stuzzicadenti ed infilarli negli spazi tra 10-11 e 31-30. In tal modo, potrete eseguire numerose letture accurate senza toccare accidentalmente il piedino sbagliato.

Altri chip che potreste dover esaminare presentano diversi numeri di piedini che fuoriescono dai rispettivi contenitori. Alcuni contenitori DIP di chip SSI dispongono di 14 o 16 piedini. Altri contenitori hanno 18, 24 o 28 piedini. I DIP più grandi nel C-64 hanno 40 piedini. Indipendentemente dal numero di piedini, la disposizione generale e la numerazione sono simili.

Sul DIP possono trovarsi stampate informazioni di vario tipo, utili per l'assistenza e la sostituzione. Notate in fig. 40 il logogramma (simbolo di riconoscimento) del produttore. In prossimità del logogramma, si trova il codice della data, necessario per poter stabilire il periodo di garanzia. La data viene codificata sul chip in una

forma di non facile lettura. Spesso, solo il produttore è in grado di decodificarla. Osservate la figura per maggiori chiarimenti.

Inoltre, sul chip ci sono i codici di parte. Per primo, c'è il codice di parte generico: questo rappresenta una designazione conforme alle normative industriali. Il codice generico spesso consente di sostituire un componente con un altro di diversa casa produttrice. Comunque, per prudenza, è sempre meglio utilizzare le parti del produttore originale, se possibile.

I TTL menzionati in precedenza hanno codici generici nelle serie 7400 o 74LS00. I chip CMOS appartengono alla serie 4000. Nel C-64, ci sono altri numeri che non si trovano facilmente nelle liste generiche. Innanzitutto, c'è la MPU 6510: si tratta di un microprocessore speciale impiegato dal Commodore 64. Esso appartiene alla famiglia di MPU 6502: ciò lo rende compatibile col software in linguaggio macchina della MPU 6502, però la 6510 ha in più un registro di I/O che non si trova nella MPU 6502. I relativi dettagli saranno discussi nel cap. 12.

Inoltre, vi sono i CIA 6526: essi sono speciali chip di I/O che operano con la MPU 6510. Infine, ci sono il chip 6567 del VIC II, il chip 6581 del SID, e i DIP della RAM e della ROM. Tutti questi saranno discussi in dettaglio nei rispettivi capitoli.

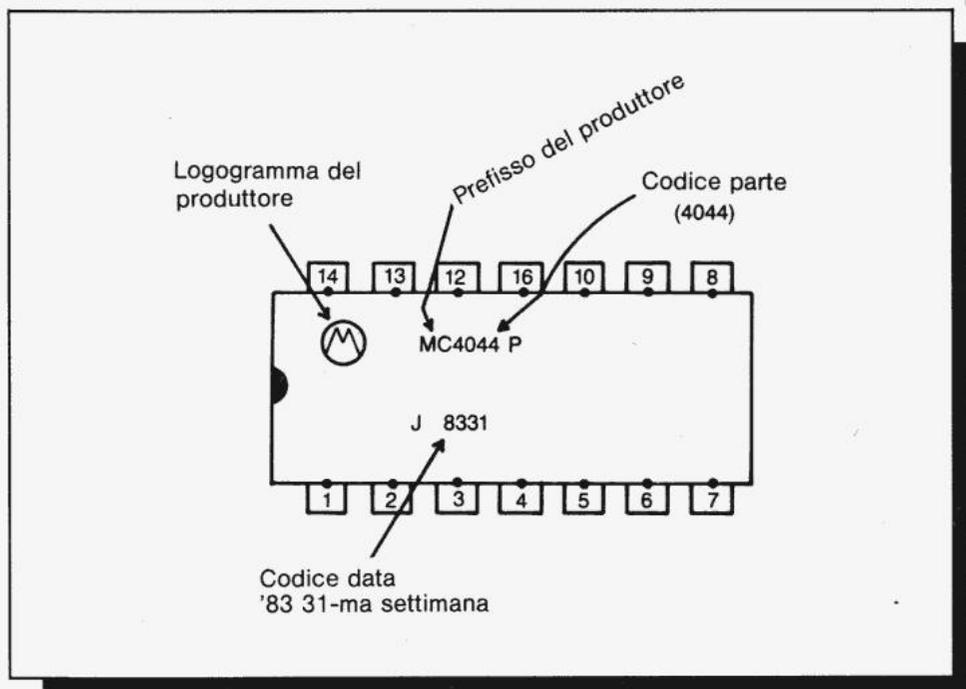



Figura 40. Mentre la maggior parte dei codici stampati sui vari chip restano un mistero, potrete decifrane alcuni in questo modo.

Chip montati su zoccoli

Il C-64 ha un certo numero di chip montati su zoccoli. Tutti i chip da 40 piedini sono provvisti di zoccolo. Questi comprendono la 6510, i due 6526 ed il chip del VIC sotto lo schermo metallico. Anche due chip di ROM sono montati su zoccoli. Il chip del SID ed i chip della PLA sono provvisti di zoccolo. In totale, ci sono otto zoccoli; tutti i restanti chip sono saldati direttamente sulla piastra del circuito stampato.

La rimozione e la sostituzione dei chip provvisti di zoccolo è relativamente semplice. Bisogna osservare solo alcune indicazioni, che renderanno il lavoro ancor più semplice e sicuro.

Rimozione dei chip

Probabilmente, non riuscirete nell'intento, ma una buona regola da adottare e rispettare sarebbe quella di non toccare mai un chip con le mani, il corpo o i vestiti. I chip TTL possono essere maneggiati tranquillamente. Essi non sono così delicati come i chip MOS,

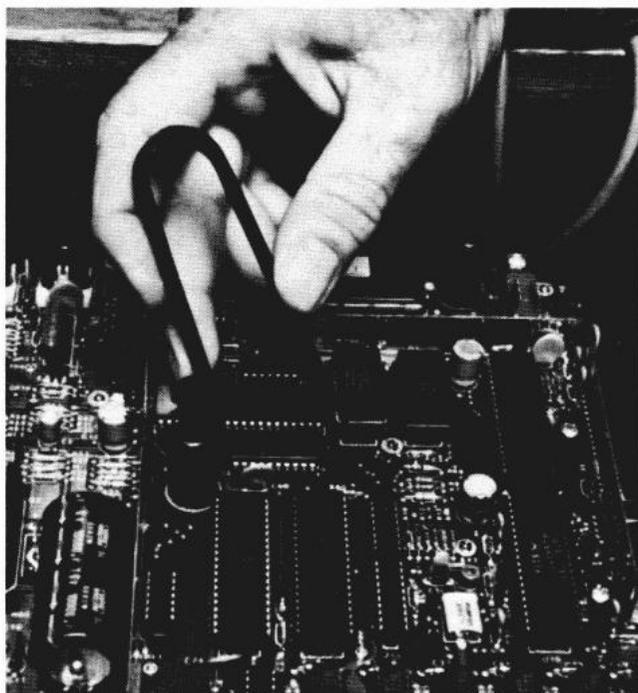



Figura 41. L'estrattore di chip è il metodo più sicuro per la rimozione di un chip.

tuttavia le regole andrebbero osservate per entrambi. Potrebbe capitarvi di estrarre ciò che ritenete un chip TTL, per poi scoprire che si trattava di un delicato chip MOS di RAM dinamica. Il motivo per cui vi consiglio l'approccio "asettico" è quello di evitare che il chip venga "fulminato" dall'elettricità statica. Un chip MOS è debole e vulnerabile soprattutto quando si trova allo scoperto. Qualsiasi scarica di elettricità statica nel chip in tale condizione potrebbe facilmente bruciare le porte isolate dei microscopici FET.

I piccoli chip, quelli con 24 piedini o meno, possono essere estratti e maneggiati con sicurezza tramite lo strumento per l'estrazione dei DIP mostrato in fig. 41. Tale strumento non è altro che un pezzo di acciaio sagomato come una pinza. Esso dispone di due linguette che possono essere poste sotto le due estremità del chip, in modo da consentirne una facile estrazione. Una volta estratto, il chip dovrebbe essere posto su una superficie conduttiva connessa a massa, con tutti i piedini a contatto con la superficie: in tal modo, non si può sviluppare alcun potenziale elettrostatico pericoloso per le porte del FET.

Lo strumento per l'estrazione dei chip è provvisto di un forellino nella parte superiore: esso serve a connettere un filo di messa a terra allo strumento, tramite un resistore da un megaohm. Un'altro importante avvertimento: non estraete né inserite alcun chip mentre il computer è connesso all'alimentazione in alternata, sia che esso sia acceso o spento.

La pinza di estrazione funziona bene con chip aventi 24 piedini o meno. Essa può essere usata anche con chip maggiori, fino a 64 piedini, purché prendiate qualche precauzione supplementare. I contenitori DIP più lunghi, specialmente quelli dei chip da 40 piedini, sarebbero sottoposti ad uno sforzo eccessivo se adottaste la medesima tecnica di estrazione impiegata per i chip di dimensioni minori. Il modo per aggirare il problema consiste nel non estrarre il chip tutto in una volta. Prendetene un'estremità alla volta. Fate vibrare delicatamente il chip, in modo da estrarlo dallo zoccolo, prima da una parte e poi dall'altra. In questo modo, lo zoccolo rilascerà gradualmente la presa ed il chip di dimensioni maggiori non verrà sottoposto ad uno sforzo eccessivo. Di nuovo, dopo aver estratto il chip, dovreste appoggiarlo ad una superficie conduttiva, con cui i piedini dovranno essere a contatto.

I componenti più delicati sono gli otto chip 4164 della RAM dinamica ed il chip 2114 della RAM dei colori. Essi sono tutti chip NMOS, il cui strato isolante di porta può venire facilmente perforato. Nelle istruzioni della RAM, vi viene suggerito di collegarvi ad una presa di terra e di tenere i chip in un tubo o in una spugnetta conduttivi. Se utilizzate lo strumento di estrazione collegato alla presa di terra, potrete operare con relativa sicurezza.

Sostituzione dei chip

Durante la ricerca e la riparazione dei guasti, generalmente i chip si trovano al loro posto all'inizio del lavoro. Il paragrafo precedente ha illustrato la rimozione dei chip dagli zoccoli. Giunge il momento, durante la riparazione, in cui i chip devono essere reinseriti nei rispettivi zoccoli. Un chip nuovo, sostitutivo del vecchio, oppure lo stesso vecchio chip, dimostratosi buono, dovrà essere reinserito nello zoccolo. L'inserimento del chip dovrebbe essere effettuato con la medesima cautela impiegata nella sua estrazione.

Il chip da inserire dovrebbe trovarsi su una superficie conduttiva collegata a massa. Potreste usare lo strumento per l'estrazione connesso alla presa di terra, a patto di essere particolarmente attenti e sicuri. Tuttavia, il procedimento è alquanto insidioso, poiché i minuscoli piedini sono fragili, ed inserirli contemporaneamente nello zoccolo, senza piegarne uno o due nel tentativo, non è banale. Pertanto, è consigliabile adoperare l'apposito strumento per l'inserimento dei chip, illustrato in fig. 42.

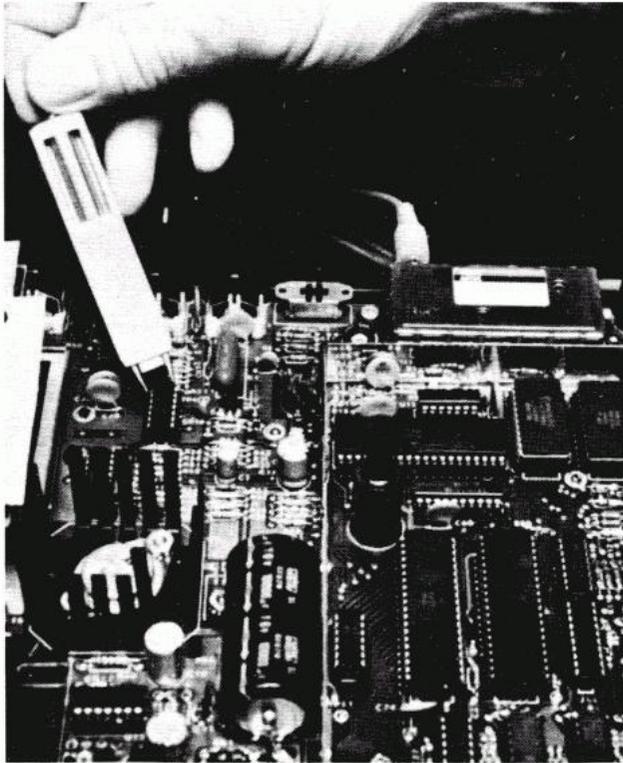



Figura 42. Per inserire un chip, è meglio usare uno strumento che colleghi a terra tutti i piedini nello stesso tempo.

L'attrezzo per l'inserimento, mostrato nella foto, è tipico del dispositivo. Notate la colonnina conduttiva che sporge dalla sommità dello strumento. Quello è il punto in cui dovrete collegare il filo di messa a terra. La colonnina attraversa tutto lo strumento, terminando in due linguette metalliche sul fondo. Le linguette sono in grado di afferrare un chip o di rilasciarlo, tirando la colonnina verso l'alto o il basso. Su un lato dello strumento, c'è un pulsante di bloccaggio, che serve per mantenere in una certa posizione la colonnina e le linguette. In tal modo, mentre le linguette stanno facendo presa su un chip, non possono essere accidentalmente rilasciate durante l'operazione.

Su un lato dell'inseritore c'è un raddrizzatore di piedini, anch'esso collegato alla colonnina e quindi a massa. Spesso i minuscoli piedini di un chip possono andare fuori posto; tramite il raddrizzatore, tale problema può essere risolto rapidamente. Esaminiamo la procedura una volta per tutte, per vedere come si deve inserire un chip delicato nell'apposito zoccolo.

Il chip dovrebbe essere appoggiato sui propri piedini, che dovrebbero essere a contatto con una superficie conduttiva. In tale condizione, l'intera serie di piedini dovrebbe essere allo stesso livello di tensione della superficie, che è zero volt (terra, o massa). Osservate attentamente i piedini: sono tutti disposti correttamente, o qualcuno di essi è piegato?

Se così fosse, prelevate il chip con l'estrattore collegato a massa. Spingete i piedini del chip entro il raddrizzatore di piedini collegato a massa. Fate ondeggiare delicatamente il chip, finché tutti i piedini non siano di nuovo a posto con la spaziatura corretta. Dopodiché, riponete il chip sulla superficie conduttiva. Non usate l'estrattore per inserire il chip; l'inseritore è più adatto a tale compito, come vedrete.

Prendete l'inseritore. La colonnina dovrebbe essere collegata ad una presa di terra. Estraete la colonnina: la coppia di linguette si ritirerà. Ponete lo strumento sopra il chip in questione e rilasciate lentamente la colonnina: le linguette si adatteranno ai piedini del chip, che pertanto saranno collegati a massa. Notate che l'estrattore afferrava il chip per le estremità isolate. L'inseritore, invece, prende il chip per i piedini e li collega tutti a massa. Il chip è nelle migliori condizioni di sicurezza possibili durante una sostituzione.

Dopodiché, ponete il chip sopra il proprio zoccolo e ponete tutti i piedini nei rispettivi fori. Osservate i contrassegni sul chip e sullo zoccolo, in modo che il chip sia inserito con i piedini nelle posizioni appropriate.

Una volta che i piedini si troveranno tutti nelle rispettive posizioni, solleverete lentamente verso l'alto la colonnina dell'inseritore. Le linguette rilasceranno il chip. Quindi, con la colonnina an-

cora alzata, dovrete spingere l'inseritore contro il chip, in modo che esso sia inserito stabilmente. Non dovrete pigiare troppo, ma appena quanto basta per un inserimento appropriato. Dopodiché, rimuoverete lo strumento inseritore. L'idea è quella di tenere i piedini del chip collegati a massa il più a lungo possibile. Notate che l'unico istante durante l'inserimento in cui i piedini si troveranno isolati dalla massa è durante il rilascio del chip nel proprio zoccolo.

L'estrattore non tiene i piedini del chip al potenziale di terra. Esso afferra il chip per le estremità, che sono costituite del materiale plastico del contenitore DIP. D'altra parte, l'inseritore tiene i piedini del chip collegati a massa per la maggior parte del tempo. Il collegamento a massa (alla presa di terra) è il "trucco" per salvaguardare l'integrità dei chip MOS durante il maneggiamento. Qualora doveste muovere o manipolare i chip al di fuori del circuito, assicuratevi di essere collegati a massa. Allo scopo, potreste mettervi al polso l'apposito cinturino. Se doveste trasportare i chip da un punto all'altro, anche nella stessa stanza, fate in modo che i chip siano tenuti in una condizione di potenziale nullo. Non è molto piacevole ordinare un chip, aspettarne l'arrivo per una settimana o più, e poi vederlo "morire" per una scintilla di elettricità statica mentre camminate sulla moquette in una giornata asciutta. Mantenendo il chip al potenziale di terra, lo porrete al riparo dal pericolo dell'elettricità statica.

Chip saldati sulla piastra

Dei 32 chip nel C-64, 24 sono saldati direttamente sulla piastra del circuito stampato. Ciò costituisce un problema quando uno o più di essi devono essere rimossi o reinstallati. La dissaldatura e la risaldatura dei chip è stato descritto come un lavoro da artigiano, non adatto ad una persona ordinaria.

Forse ciò sarebbe vero se voleste riprodurre lo stesso aspetto finito professionale ottenibile in una fabbrica. Comunque, mentre potreste essere orgogliosi del vostro lavoro, l'aspetto "professionale" di esso non significa molto per il computer: la sola cosa che conti è che la sostituzione del chip sia effettuata correttamente, in modo che il computer possa riprendere a funzionare correttamente.

Dissaldatura

Una volta che avrete preso la decisione di dissaldare un chip, sia

per aver accertato che è guasto, o soltanto perché è sospetto di essere difettoso, o anche solo per eseguire un test, i problemi potenziali che potrebbero essere indotti da una siffatta operazione non sono un fattore trascurabile. Già è abbastanza che ci sia un difetto nel computer; non è proprio il caso di aggiungerne un secondo ed un terzo: quindi, dovrete fare molta attenzione.

Il primo passo consiste nel procurarsi il saldatore appropriato. Solo quello "giusto" andrà bene; non ponete la punta di un saldatore da 100/400 watt a contatto con la piastra del circuito stampato: sarebbe troppo caldo. Usate il saldatore con la minima potenza di cui disponete: uno che si limiti appena a fondere lo stagno. La massima potenza da impiegare in assoluto è trenta watt; comunque, se ne usate uno di potenza minore, sarebbe meglio. Il saldatore dovrebbe essere del tipo appositamente progettato per chip e transistor delicati. Essi sono disponibili in commercio: alcuni funzionano a batteria, mentre altri utilizzano alimentatori in corrente continua. Questi sono i migliori da usare durante la sostituzione dei chip MOS, poiché l'impiego della corrente continua elimina le oscillazioni sinusoidali di tensione alla frequenza di rete di 50 Hz, presenti nella presa di corrente. Tuttavia, se utilizzaste un saldatore di bassa potenza collegato ad una presa di corrente alternata, basterebbe connettere a terra il saldatore, come fareste per il vostro polso.

L'abilità richiesta per usare la lega per saldare su un chip è il controllo del calore. Un elevato calore, applicato anche per un breve periodo, o un calore prolungato, applicato anche da un saldatore di bassa potenza, possono "uccidere" un chip. Se il calore non fosse sufficiente, la lega per saldare non si fonderebbe correttamente col terminale, ed il risultato sarebbe una cosiddetta "saldatura fredda". Qualsiasi superficie che riceva la lega per saldare dev'essere pulita, e la punta del saldatore dovrebbe restare ricoperta di lega per saldare durante tutta la durata dell'operazione. In tal modo, le connessioni saranno realizzate nel minimo tempo possibile.

Le tecniche di sfogo del calore sono una necessità. La tecnica migliore consisterebbe nell'afferrare il terminale tra la connessione ed il corpo del chip con una pinza a becco lungo, anche se ciò non sempre è possibile. Un pezzo di cordone elettrico, connesso a dei terminali conduttori tramite un gancetto, potrebbe servire come sfogo di calore. Una buona prassi è quella di connettere a massa anche la pinza: ciò serve ad impedire l'accumulo di qualsiasi indesiderabile elettricità statica sulle connessioni.

Le punte del saldatore possono essere mantenute facilmente pulite sfregandole su un tovagliolo di carta. Naturalmente, lo sfregamento dovrà essere piuttosto rapido, affinché il tovagliolo non bruci. La lega per saldare dovrebbe essere alla colofonia 60/40

(rapporto percentuale tra stagno e piombo). Essa fonde a 371 gradi Farenheit (188 gradi centigradi).

La dissaldatura di un chip non è troppo difficile, specialmente quando sapete che è guasto e non dovete preoccuparvi di danneggiarlo. Anche quando il chip non è sicuramente guasto, per cui dovrete prendere certe precauzioni, il procedimento non è complicato. Innanzitutto, dovrete accertarvi che la piastra del circuito stampato sia pulita da entrambi i lati. Una buona lampada da tavolo dotata di una lente di ingrandimento sarebbe estremamente utile. Dovrete mettervi in una posizione comoda, in modo da non affaticarvi durante il lavoro. A questo punto, il lavoro potrà iniziare.

Agganciate il gancetto del cordone elettrico, che servirà come sfogo di calore, tra la connessione da dissaldare ed il chip. Appoggiate alla connessione la punta del saldatore caldo. La maggior parte del calore di fusione della saldatura fluirà nel cordone elettrico. La tecnica consiste nell'applicare lentamente il calore alla connessione sul circuito stampato, nel far dondolare il piedino con un apposito attrezzo appuntito, e nell'eliminare la connessione. Dovrete procedere pazientemente finché il piedino non sarà stato liberato. Dopodiché, passerete alla connessione successiva. In questo modo, un piedino dopo l'altro sarà liberato. Proseguirete il lavoro fino a che tutti i piedini non saranno stati liberati. Infine, estrarrete il chip dalla piastra.

Sono disponibili in commercio appositi attrezzi "succhiastagno", che risucchiano la lega per saldare, che potrebbero accelerare il processo. Sono alquanto costosi, ma funzionano bene. Li potrete acquistare presso la maggior parte dei rivenditori di materiale elettronico.

Qualora foste sicuri che il chip è difettoso, e quindi voleste estrarlo rapidamente, potreste usare meno cautela. In questo caso, potrete applicare il calore ed asportare più rapidamente il chip. Comunque, dovrete sempre far attenzione a non "disturbare" la piastra ed i componenti vicini.

Risaldatura

Allorché il vecchio chip sarà strato estratto, dovrete ripulire i fori sul circuito stampato. Applicate un po' di calore, al fine di asportare i residui di lega per saldare. Il nuovo chip sostitutivo potrà dunque essere inserito correttamente nei forellini. Col nuovo chip in posizione, applicherete una goccia di lega per saldare, opportunamente riscaldata, su ciascuna connessione. Dopo aver controllato le connessioni, alla ricerca di un eventuale cortocircuito o circuito aperto, il lavoro sarà terminato.

Come potete vedere, la parte più "dura" del lavoro è la paziente rimozione di ciascuna connessione durante il processo di dissaldatura. Sarà bene non dover mai dissaldare due volte lo stesso chip. Spesso, un particolare chip è vittima di un errore di progetto da parte del costruttore. In tal caso, durante la vita del computer, il chip si guasterà varie volte: questo sarà il motivo per cui imprecherete sottovoce quando dovrete dissaldare e risaldare più volte il medesimo tipo di chip. Che rimedio potreste adottare? Esiste una semplice soluzione. Potrete evitare il fastidioso compito dopo la prima sostituzione. Dovrete aggiungere questa semplice regola al vostro repertorio di "tecnica della saldatura": installare sempre uno zoccolo dopo aver rimosso un chip sprovvisto di zoccolo. In tal modo, non dovrete mai risaldare di nuovo lo stesso tipo di chip.

Per installare uno zoccolo, dovrete seguire le medesime istruzioni viste per la risaldatura. Naturalmente, non dovrete preoccuparvi di danneggiare lo zoccolo come fareste per un chip. Comunque, dovrete sempre usare il minimo calore possibile, poiché il materiale plastico dello zoccolo potrebbe fondere se i suoi piedini conducessero un calore eccessivo.

5

CHIP LSI

Osservando la piastra del circuito stampato del vostro Commodore 64 smontato, potrete vedere tre DIP più grandi da 40 piedini ed un DIP da 28 piedini. Qualora rimuoveste lo schermo metallico provvisto di righe di fori per la ventilazione, vedreste un altro DIP da 40 piedini. Questi cinque chip appartengono alla classe dei circuiti integrati su larga scala. L'integrazione su larga scala (LSI) consiste di quei chip che comprendono almeno un migliaio di microscopici circuiti individuali. Una volta che tali circuiti siano stati installati in un chip, non c'è alcun modo semplice per raggiungerli tramite una sonda di test. Anche se, mediante una lettura di tensione con un oscilloscopio, riusciste in qualche modo ad identificare il microscopico circuito difettoso tra le migliaia di altri, non ci sarebbe alcuna possibilità di rimuoverlo dal chip e sostituirlo con un altro.

L'unica maniera pratica per accedere ai microscopici circuiti è tramite i 40 piedini che fuoriescono dal piccolo contenitore. I piedini sono connessi internamente con i circuiti. Ci sono solo 40 piedini collegati ad oltre un migliaio di circuiti. Ne consegue che, in media, un piedino è connesso ad almeno 25 circuiti; inoltre, poiché un circuito potrebbe avere almeno 10 terminali di ingresso/uscita, ciascun piedino del DIP è connesso ad almeno 250 nodi interni. Anche se questa affermazione presenta molte varianti e complicazioni, il punto essenziale è che i circuiti interni al chip appartengono ad un mondo diverso. Durante la ricerca e la riparazione dei guasti, dovrete dimenticare i circuiti interni del chip LSI, che dovrà essere considerato come una "scatola nera", da cui sporgono 40 punti di test, esaminabili tramite un voltmetro, una sonda logica, un oscilloscopio ed un tester di continuità. Solo il progettista originale ed il produttore conoscono ciò che si trova all'interno della "scatola nera" nei più minuti dettagli.

Fortunatamente, ai fini della riparazione del Commodore 64, non è necessario apprendere tutto ciò che c'è da sapere sui chip LSI. Non avrete bisogno di conoscere i dettagliati segreti di costruzione dei chip 6510, 6526, 6527 e 6581. Le capacità di riparazione sono in genere quelle richieste per riparare qualsiasi circuito elettronico. In termini specifici, le tecniche di assistenza sono quelle applicabili ai particolari chip del C-64, come mostrato in tutto il libro. Cominciamo l'esplorazione con una panoramica dei cinque chip LSI del C-64.

Il microprocessore (MPU) 6510

Il "cuore" del C-64 è la MPU 6510. Essa è un membro della famiglia 6502, che è il microprocessore impiegato nel computer VIC 20. La Commodore ha scelto la 6510 per il C-64, per cui la maggior parte del software sviluppato per i due computer sarà "compatibile" e potrà essere eseguito su entrambe le macchine.

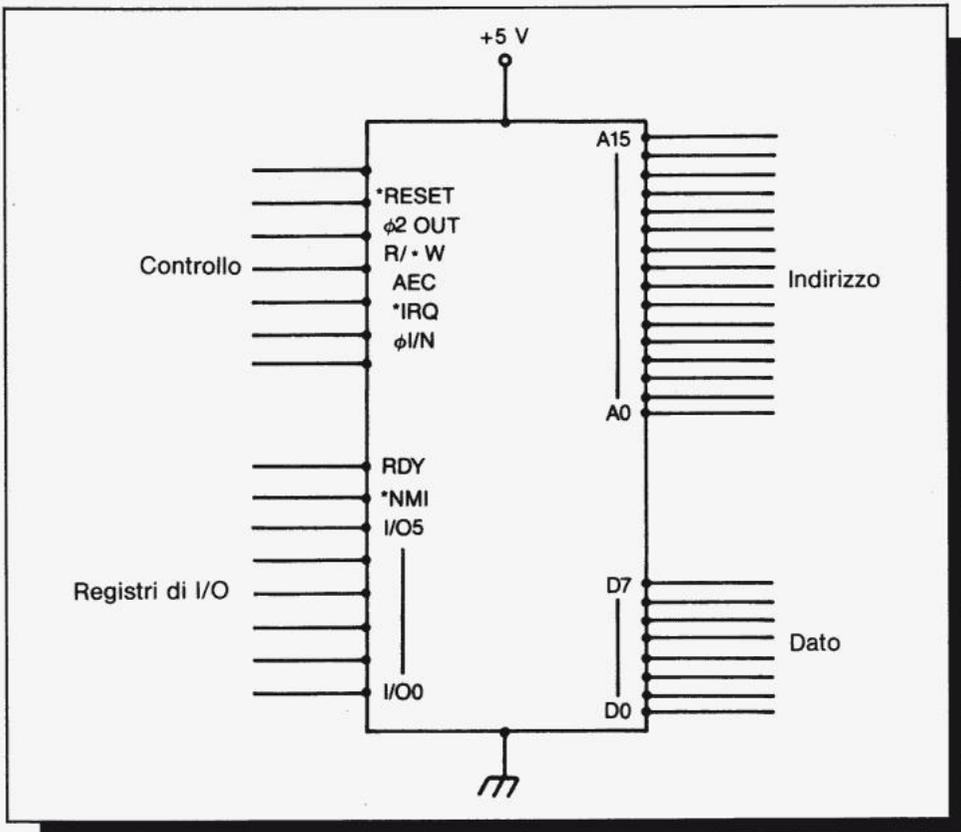



Figura 43. La 6510 ha quattro tipi di linee che la collegano agli altri chip del computer. Sono le linee di indirizzo, di dati, di I/O e di controllo.

La MPU è stata definita il "cuore" del computer per il fatto di essere connessa a tutti gli altri chip. Essa rappresenta la "stazione centrale" di tutti i chip nell'area digitale del computer. La MPU ha quattro tipi di linee per lo scambio di informazioni con gli altri chip. La 6510 ha linee di indirizzo, linee di dati, linee di controllo e linee speciali di I/O. Queste linee sono raggruppate in fig. 43. La 6502 è pressoché identica alla 6510, per quanto concerne le linee di indirizzo, di dati e di controllo; ma la 6502 non ha le linee speciali di I/O. Queste sono usate per il controllo della memoria e saranno discusse in dettaglio nel cap. 12.

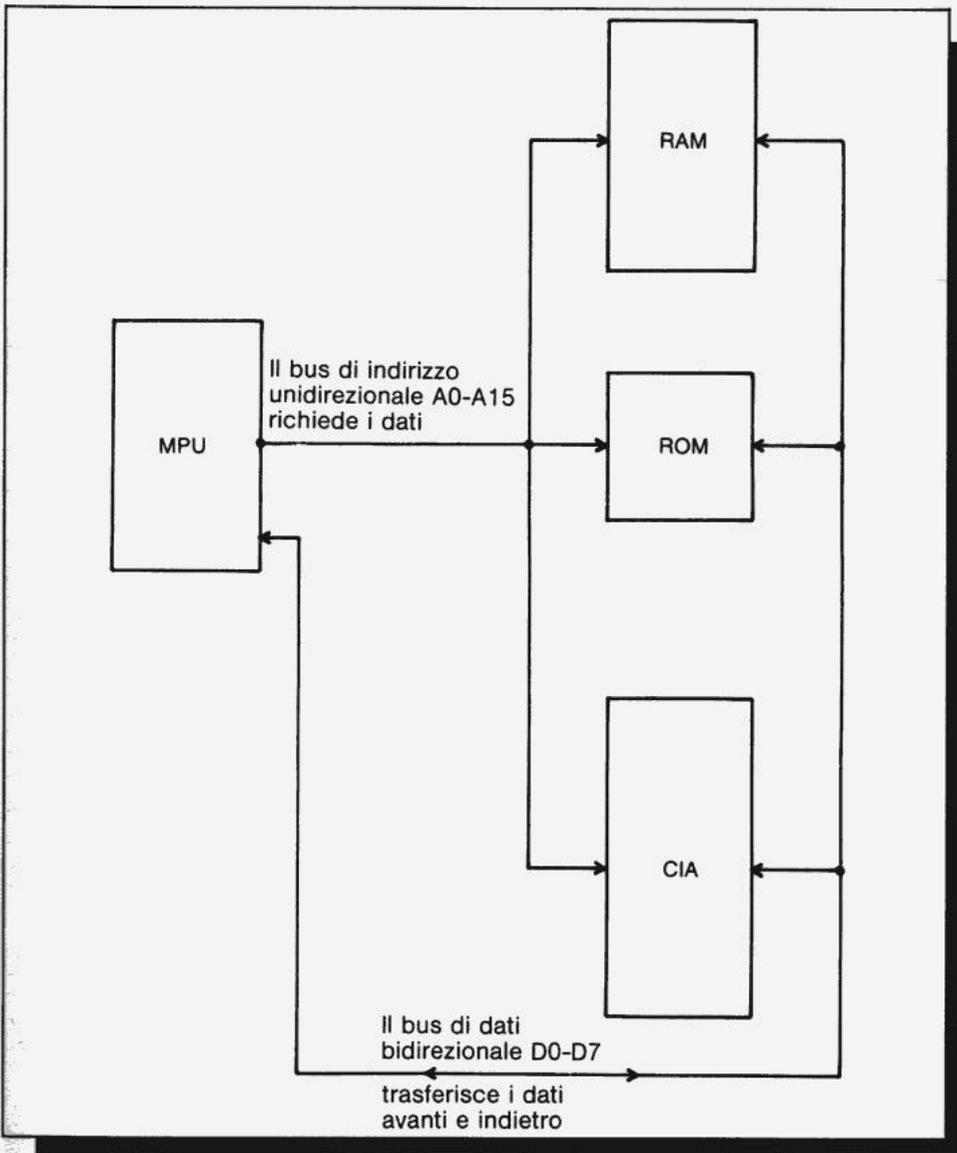



Figura 44. Le linee d'indirizzo hanno il compito di contattare una locazione per richiedere il dato in essa contenuto. Le linee di dati sono le piste attraverso cui avviene l'effettivo trasferimento dei dati.

In qualsiasi computer, la MPU gestisce i compiti vitali per l'elaborazione dei dati. Senza una MPU, un computer non è un computer; probabilmente, si potrebbe progettare un computer tralasciando qualsiasi altro chip; ma non si può tralasciare la MPU ed avere ancora un computer. A questo punto, lasciate che vi spieghi le funzioni generali della MPU: potreste non comprenderne appieno il significato in questa fase, ma diverranno più chiare in seguito.

Innanzitutto, la MPU ha i compiti di fornire e richiedere i dati. La fig. 44 illustra entrambi i compiti. Il motivo per cui la MPU richiede i dati dal resto del computer è perché dovrà elaborarli. I dati sono ottenuti da componenti quali la RAM, la ROM ed i CIA. La MPU invierà un messaggio ad uno di essi per richiederne i dati; questi saranno inviati alla MPU sulle linee di dati. Quindi, la MPU potrà eleaborare i dati ricevuti e rispedirli lungo le medesime linee ad uno dei componenti di memoria o di ingresso/uscita menzionati. In che modo la MPU segnala ad un'area di memorizzazione la sua richiesta di dati?

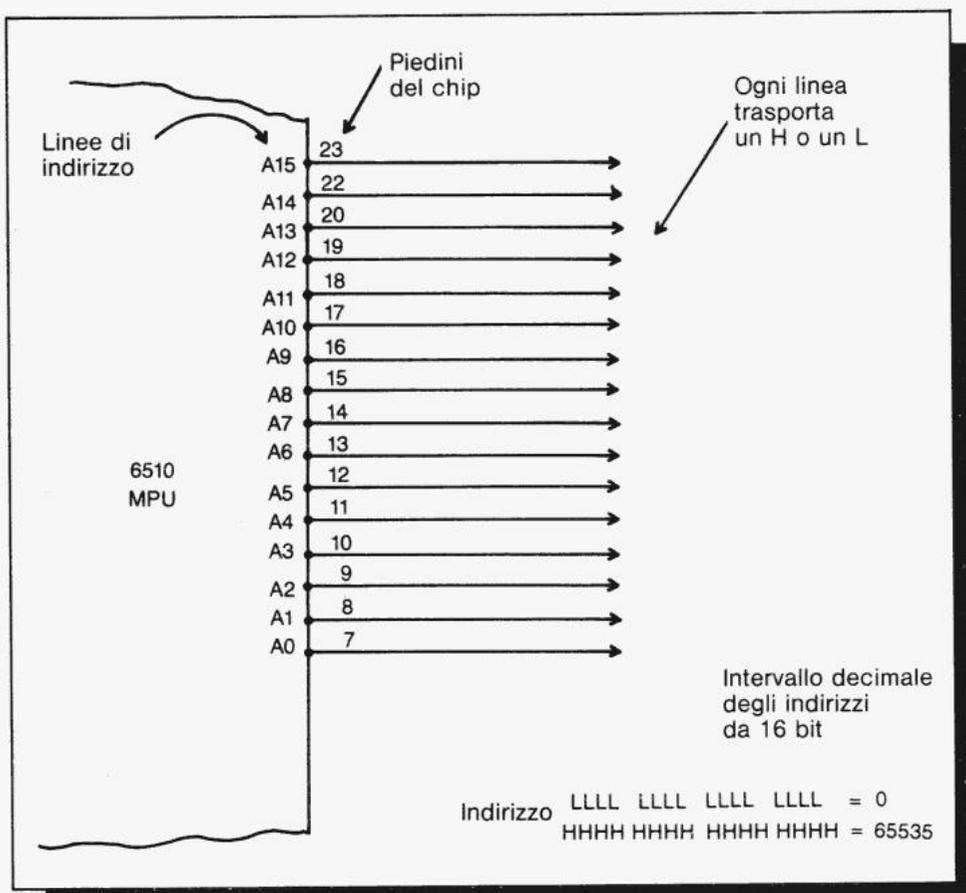



Figura 45. La 6510 ha 16 linee d'indirizzo che sono in grado di formare 65536 combinazioni distinte di bit.

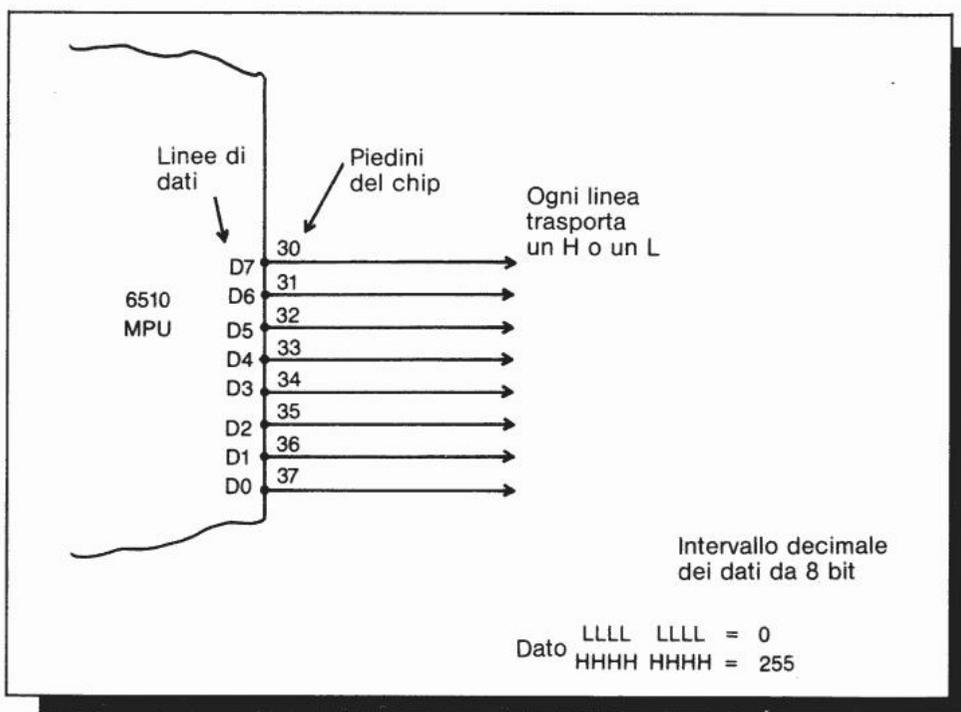



Figura 46. La 6510 ha otto linee di dati che sono in grado di trasportare 256 combinazioni distinte di bit.

Il messaggio inviato dalla 6510 è un indirizzo. Tale indirizzo viene trasmesso lungo le 16 linee relative, che formano il bus di indirizzo, illustrato in fig. 45. Le 16 linee trasportano l'indirizzo, che è composto da 16 bit di informazione. Ciascun bit dell'indirizzo può essere trasmesso su ciascuna linea di indirizzo. In tal modo, differenti combinazioni di bit possono formare differenti indirizzi.

Il procedimento è molto simile a quello della comunicazione telefonica. Quando volete telefonare a qualcuno, dovrete formare il suo numero di telefono. Ciascun nominativo registrato sulla guida telefonica ha un diverso numero telefonico. Per comunicare con la persona desiderata, dovrete formare il numero telefonico assegnato. Le linee telefoniche sono come le linee di indirizzo che connettono la MPU al resto del computer. La MPU è connessa a tutte le principali sezioni digitali del computer. Tramite le 16 linee di indirizzo, la MPU è in grado di accedere ai singoli indirizzi, da 0 a 65535, nel Commodore 64.

Pertanto, allorché la 6510 richiede qualche dato, essa invia un indirizzo sulla linea del bus di indirizzo. Analogamente ad un numero telefonico, l'indirizzo raggiunge la locazione corretta del computer ed accede ai dati in essa contenuti. Immediatamente, i dati contenuti nella locazione all'indirizzo prescelto saranno posti sulle linee di dati, su cui viaggeranno fino alla MPU. La MPU acquisirà tali dati attraverso le otto linee di dati mostrate in fig. 46.

La MPU è in grado di eseguire alcune limitate operazioni logiche e matematiche sui dati. La natura di tale funzione sarà trattata in maggior dettaglio nei capp. 10, 11 e 12.

Una volta che la MPU avrà elaborato i dati, essa sarà pronta ad inviare i dati risultanti ad un componente di memoria o ad una periferica di uscita. La MPU indirizzerà la locazione cui dovranno essere inviati i dati. La locazione indirizzata sarà attivata ed aperta (cioè, resa accessibile), dopodiché la MPU invierà i dati a tale locazione lungo il bus di dati. I dati saranno accettati dalla locazione e memorizzati in essa, nel caso in cui tale locazione appartenga alla RAM. Se la locazione fosse in un CIA, i dati sarebbero predisposti per essere inviati in uscita ad una periferica.

Questa spiegazione descrive in breve le azioni della MPU quando opera su un programma. Nel gergo del computer, ciò è noto come ciclo di esecuzione e prelievo. Quando il ciclo si interrompe, il computer necessiterà di assistenza. Dovrete conoscere la configurazione dell'hardware ed il funzionamento generale, al fine di poter eseguire la maggior parte delle riparazioni. La vostra abilità nello scrivere programmi non sarebbe di molto aiuto in questo caso.

Oltre alle 16 linee di indirizzo ed alle 8 linee di dati, ci sono altre 16 connessioni nel totale di 40 presenti sul contenitore DIP. Due delle restanti 16 sono le connessioni a +5 volt e a 0 volt (terra), illustrate in fig. 43. Questi piedini forniscono l'alimentazione al chip. I restanti 14 piedini svolgono i vari compiti di controllo che saranno descritti nel cap. 12.

L'adattatore di interfaccia complessa (CIA) 6526

I due CIA sono situati vicini tra loro, nella parte superiore sinistra della piastra del circuito stampato. Essi hanno il compito di connettere, o interfacciare, la MPU con i dispositivi esterni. I CIA sono porte sia di ingresso che di uscita. Essi costituiscono l'interfaccia per dispositivi di ingresso quali la tastiera ed i joystick, per unità di ingresso/uscita come il registratore a cassette, e per unità di uscita come la stampante.

I CIA sono collegati alla MPU tramite le medesime linee di dati che conducono a tutte le altre locazioni per i dati nel computer. I CIA hanno i propri indirizzi. Quando la MPU 6510 desidera accedere ad un CIA, essa invia l'indirizzo del CIA, a cui viene quindi connessa.

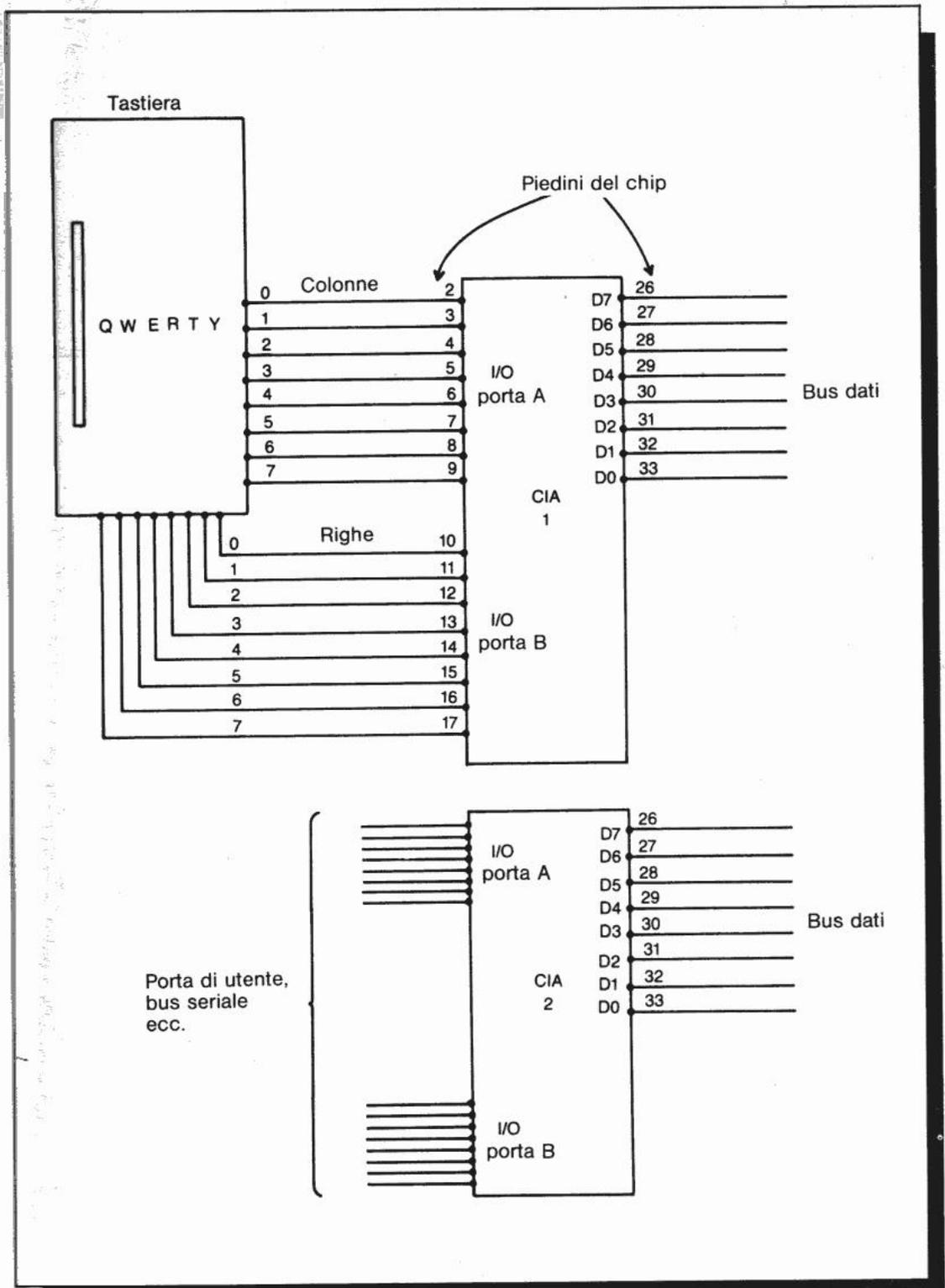



Figura 47. Il CIA1 è dedicato quasi esclusivamente ad interfacciare le righe e le colonne della tastiera con la MPU. Il CIA2 impiega le proprie porte A e B per interfacciare i dispositivi esterni con la MPU.

Il CIA più vicino al bordo della piastra è quasi esclusivamente dedicato alla tastiera. Pigiando un tasto sulla tastiera, viene prodotto un cortocircuito tra una riga ed una colonna. Internamente, i tasti sono assemblati in un blocco composto di righe verticali e colonne orizzontali. Ci sono otto righe ed otto colonne: ne risultano 64 intersezioni riga-colonna. C'è un'intersezione per ciascun carattere della tastiera. Quando pigiate un tasto, una delle intersezioni viene cortocircuitata, il che produce la generazione del carattere entro il computer. Il CIA per la tastiera, illustrato in fig. 47, è il dispositivo che comunica alla MPU l'identità dell'intersezione

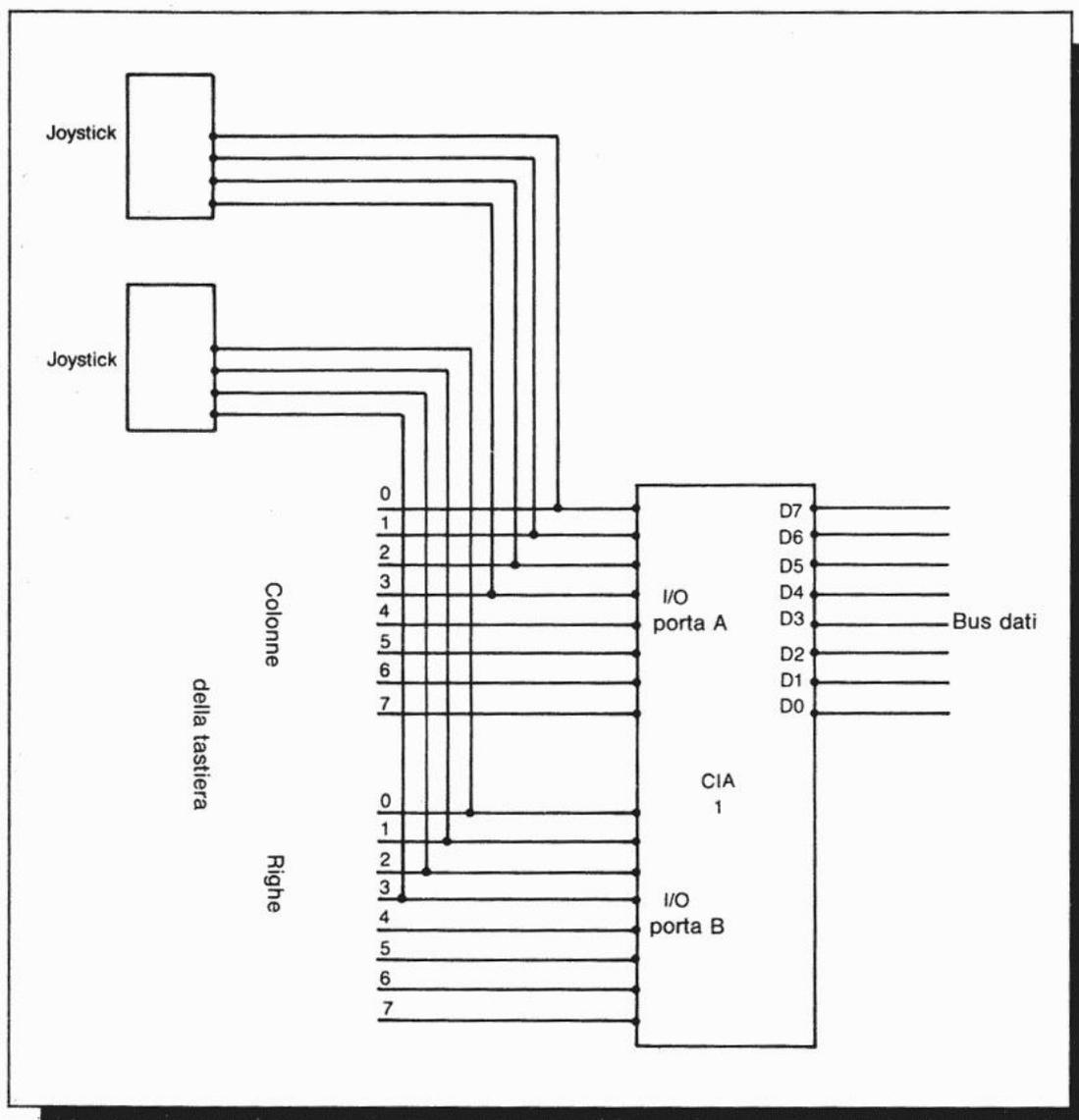



Figura 48. Il CIA1 è in grado d'interfacciare le posizioni dei joystick tramite i medesimi piedini usati dalla tastiera.

cortocircuitata, affinché il carattere corrispondente possa essere generato.

Il secondo CIA svolge un compito analogo per altri dispositivi esterni. Per esempio, il secondo CIA è collegato al connettore terminale noto come porta di utente. Tramite la porta di utente, ci si può collegare ad una stampante, ad un Votrax Type-N-Talk, ad un modem telefonico, o perfino ad un secondo computer. Con del software addizionale, il CIA è in grado di scambiare dati con un gran numero di altri dispositivi.

Inoltre, il CIA può essere connesso a più di un dispositivo contemporaneamente, purché uno solo di tali dispositivi sia attivo in

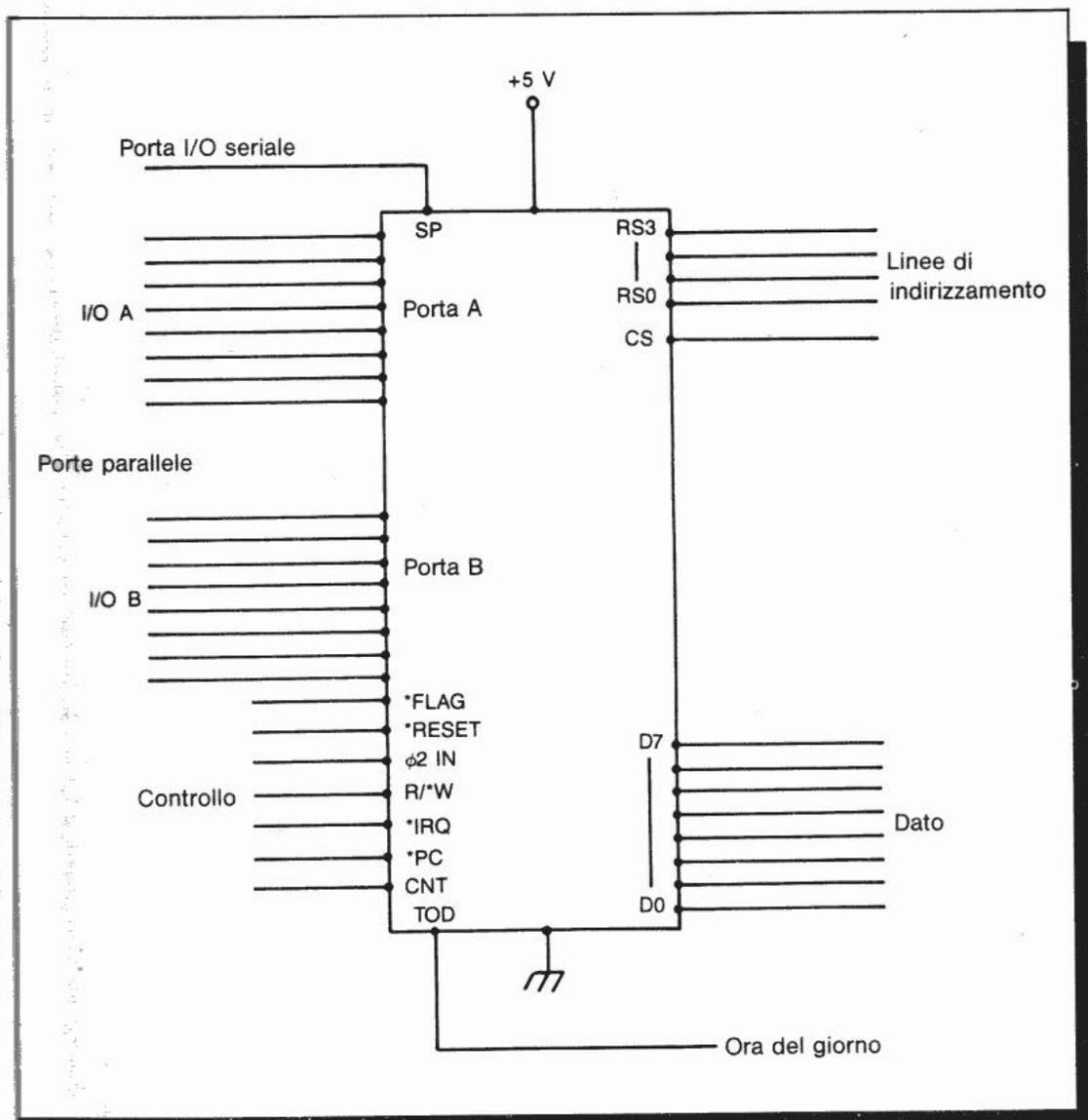



Figura 49. I CIA sono collegati ai bus d'indirizzo e di dati, alle linee di controllo, ed alle porte A e B di I/O.

un dato istante. Per esempio, il CIA che gestisce la tastiera può essere connesso simultaneamente anche ai joystick. Questa configurazione è illustrata in fig. 48. Sia la tastiera che i joystick sono dispositivi di solo ingresso. Comunque, quando non si stanno utilizzando, si comportano come circuiti aperti. Purché non vengano utilizzati contemporaneamente, le connessioni possono restare valide.

I 40 piedini del CIA sono mostrati in fig. 49. Ci sono 24 piedini per gestire i dati. Ci sono otto piedini di dati che si collegano internamente dalla parte del computer. Ci sono 16 piedini di dati che si connettono alla porta di utente. I 16 piedini esterni provengono in effetti da due diverse porte di I/O del CIA. Ci sono due sezioni in un CIA che operano in maniera quasi identica. Esse saranno discusse nel cap. 16.

I restanti piedini del CIA sono usati per indirizzare il chip e per controllarlo. Ci sono solo cinque linee nel CIA per funzioni di indirizzamento. Un CIA contiene solo 15 locazioni, diversamente dalla RAM e dalla ROM, che possono avere migliaia di locazioni in un chip.

In aggiunta alle normali funzioni di I/O svolte da un CIA, il chip può essere programmato per svolgere altri compiti. Innanzitutto, vi è un orologio ("clock") di 24 ore per l'ora del giorno (Time Of Day: TOD). L'orologio può fornire l'ora del giorno sia sulle 24 ore, che sulle 12 ore (AM e PM). Esso è dotato anche di un allarme. Potrete predisporre l'allarme tramite alcune righe di programma.

Per alcune operazioni più sofisticate del computer, sono richiesti speciali meccanismi di temporizzazione. Nel CIA ci sono due circuiti siffatti, noti come timer di intervallo a 16 bit. Essi sono indipendenti e collegabili: queste caratteristiche sono richieste per l'uso dei timer. Qualora desideraste ulteriori dettagli su questi timer e sull'orologio TOD menzionato nel precedente capoverso, potreste consultare il cap. 16.

Un'altra caratteristica del CIA è uno speciale registro a scorrimento di I/O a 8 bit. Naturalmente, il termine "I/O" significa "input/output", cioè ingresso/uscita. Si è detto che il CIA possiede due porte di I/O tra il chip ed il connettore di interfaccia chiamato connettore di tastiera. La tastiera impiega le due porte di I/O per comunicare al computer l'ubicazione del cortocircuito riga-colonna. La due porte di I/O dispongono di otto connessioni ciascuna per gestire l'informazione della tastiera.

Ogni porta di I/O da 8 piedini invia 8 bit di informazione contemporaneamente. Poiché gli otto bit si muovono contemporaneamente, si dice che il loro trasferimento avviene *in parallelo*. Invece, se i bit si muovessero in fila lungo una sola delle otto linee, il trasferimento dei bit sarebbe definito *seriale*. Senza dubbio, avre-

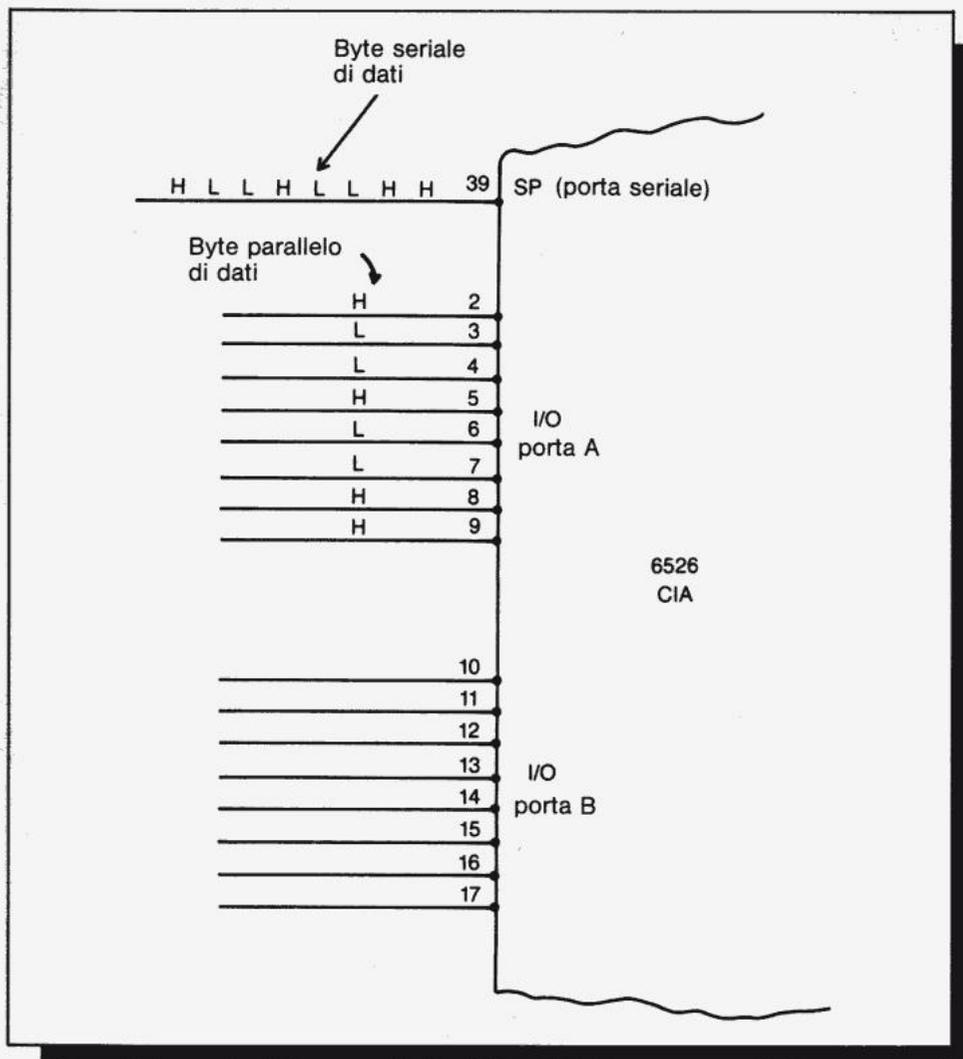



Figura 50. I CIA hanno le porte da 8 piedini A e B di tipo parallelo ed un singolo piedino per la porta di I/O seriale.

te udito i termini "parallelo" e "seriale" a proposito del trasferimento delle informazioni digitali. La fig. 50 pone a confronto i due tipi di trasferimento di dati.

Comunque, il CIA dispone anche di una porta di I/O seriale, oltre alle due porte di I/O parallelo menzionate. La porta seriale usa un solo piedino. All'interno del chip, tale piedino è collegato ad un registro seriale a 8 bit. Gli otto bit nel registro entrano o escono attraverso un'estremità, ed escono o entrano nel chip a un bit alla volta, in fila, attraverso l'unico piedino. Ulteriori dettagli sulle porte seriali e parallele saranno forniti nel cap. 16.

Il CIA ha la capacità di gestire un protocollo di "handshaking" a 8 o a 16 bit, per le operazioni sia di lettura che di scrittura. Il protocollo di *handshaking* (letteralmente: "stretta di mano") è una com-

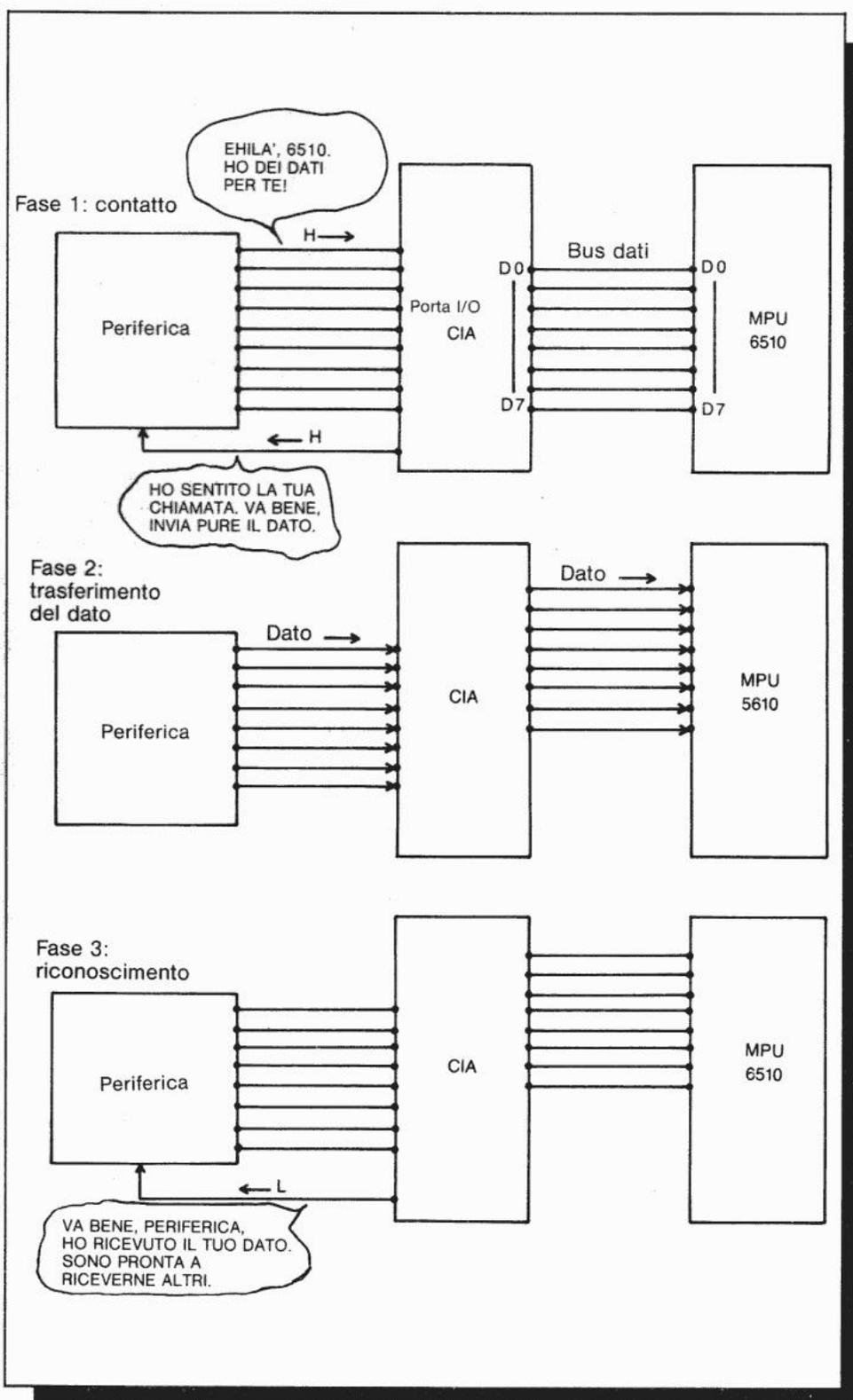



Figura 51. I CIA sono in grado di gestire un'operazione di handshaking tra la MPU ed un dispositivo periferico.

plicata procedura, tramite cui il computer può ricevere informazioni da una periferica (lettura), o può inviare informazioni ad una periferica (scrittura). L'handshaking è molto importante e viene eseguito in linguaggio macchina. Comunque, l'handshaking può essere gestito automaticamente dal BASIC.

In parole povere, l'handshaking è semplicemente un controllo con richiesta di verifica tra il computer e la periferica, al fine di garantire il corretto trasferimento delle informazioni. Se attribuissimo caratteristiche umane al computer ed alla periferica, l'handshaking si svolgerebbe come mostrato in fig. 51. Supponete di avere una periferica collegata al CIA con delle informazioni da inviare. Tale periferica dice, in linguaggio digitale: "Ehilà, 6510. Ho dei dati per te!".

La 6510 ascolta il messaggio e risponde: "Ho sentito la tua chiamata. Va bene, invia pure il dato". La periferica invia prontamente un dato sulle linee in parallelo e resta in attesa. Il dato entra nel CIA, lo attraversa, ed esce sul bus dati. Questo viene percorso in un lampo ed il dato arriva alla MPU. La MPU annota nei propri registri l'arrivo del dato e comunica alla periferica: "Va bene, periferica, ho ricevuto il tuo dato. Sono pronta a riceverne altri".

La periferica invia quindi altre informazioni alla MPU, ed il ciclo si ripeterà fino a che tutti i dati non saranno stati trasferiti correttamente. Benché la caratterizzazione dei due dispositivi sia stata esagerata, il procedimento non lo è. Il capitolo sui CIA presenterà una descrizione dell'elettronica della procedura di handshaking.

Il chip di interfaccia video (VIC) 6567

Il chip del VIC è il componente del C-64 in cui viene originata l'immagine TV. Esso riceve parecchie informazioni digitali. Il VIC utilizza i bit di informazione per costruire il segnale TV composito a colori che comparirà sullo schermo del televisore o del monitor. La fig. 52 illustra le funzioni dei piedini del VIC.

All'interno del VIC, i vari segnali digitali sono assemblati e convertiti in segnali video analogici. Dopodiché, il VIC emette un segnale di sincronismo, un segnale di luminanza ed il segnale di colore compatibile. Queste tre componenti vengono quindi combinate nei tradizionali amplificatori video del TV a colori ed applicate al meccanismo di visualizzazione del televisore. I dettagli elettronici saranno coperti nei capp. 17 e 18.

Il segnale analogico emesso dal VIC viene visualizzato sullo schermo TV. Esso è la "finestra" del computer. Ciò che vedete

quando accendete il vostro C-64 è un insieme ordinato di blocchettini luminosi. Ci sono 40 blocchi orizzontali e 25 blocchi verticali. Come illustrato in fig. 53, ciò risulta in 1000 blocchi sullo schermo. I blocchi sono locazioni grafiche. Ciascun blocco ha un indirizzo corrispondente nei 1000 byte della RAM video. La fig. 54 illustra tale corrispondenza.

Ciascun blocco sullo schermo è costituito da 64 punti, disposti in una matrice di 8 x 8 punti. Il computer è in grado di accendere o spegnere ciascun punto singolarmente. Inoltre, il computer può colorare ciascun punto con uno dei 16 colori disponibili.

Il Commodore 64 è in grado di formare lettere, numeri simboli e caratteri grafici colorati in ciascuno dei 1000 blocchi. Ciò viene realizzato inviando al VIC una rappresentazione digitale del carat-

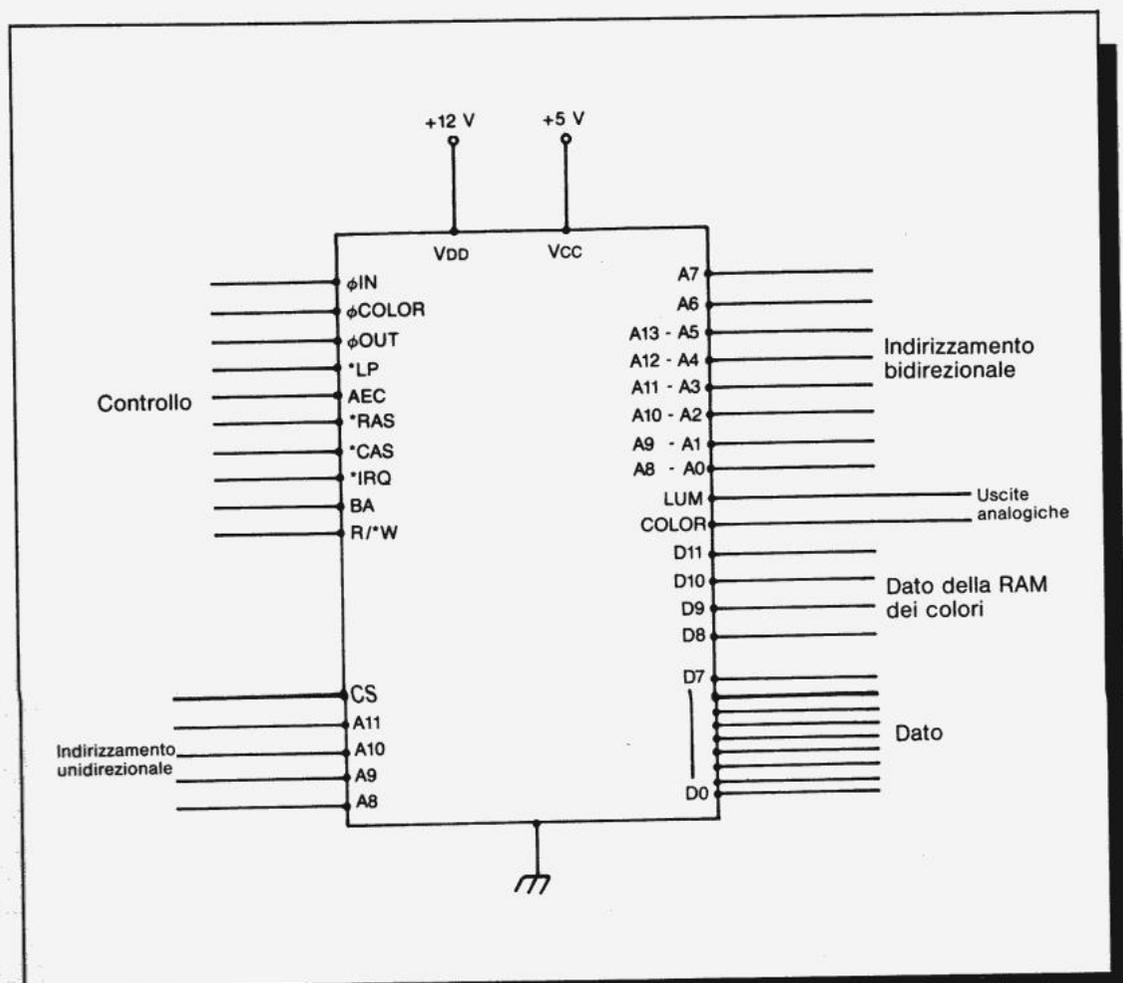



Figura 52. IL VIC ha due modalità d'indirizzamento. Una è il normale indirizzamento dalla MPU tramite la linea di selezione del chip (CS) e le linee d'indirizzo. La seconda modalità consente al VIC di gestire l'indirizzamento tramite le linee di indirizzo bidirezionali.

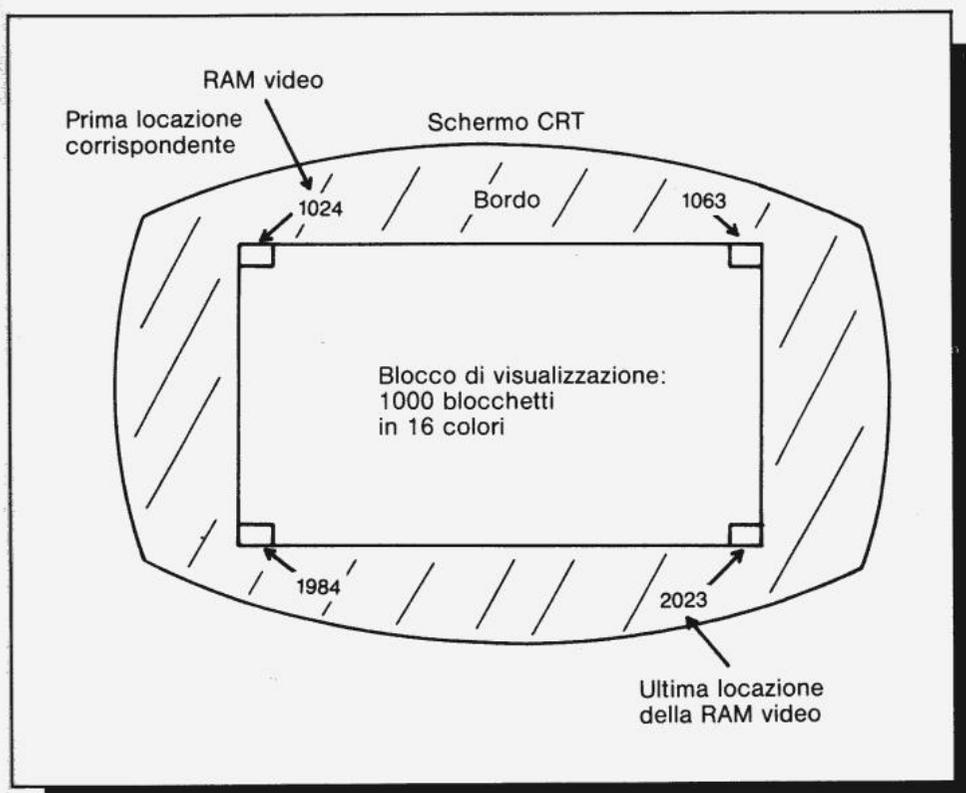



Figura 53. Il VIC configura la visualizzazione in 1000 blocchetti. Alla gestione di tali blocchi sono dedicate 1000 locazioni da 8 bit nella RAM dinamica. Inoltre, 1000 locazioni da 4 bit nella RAM statica sono riservate ai colori dei blocchi. Ciascun blocco, pertanto, necessita di 12 bit per rappresentare un carattere a colori.

tere che dovrà comparire in ciascun blocco. Ci sono 256 rappresentazioni, memorizzate in un'apposita base di caratteri, nel chip della ROM dei caratteri. Il computer richiama i caratteri specifici e ne invia le rappresentazioni al VIC. La fig. 55 illustra una porzione di ROM ed il blocco risultante da essa prodotto sullo schermo.

Al fine di colorare i caratteri, è richiesto l'impiego della RAM dei colori. Essa invia una certa configurazione al VIC, che produce la scelta del colore per il carattere. Tutte queste informazioni di ingresso sono espresse in forma digitale. A sua volta, il VIC converte in forma analogica tali informazioni, producendo i segnali di uscita di sincronismo, luminanza, e colore, che saranno quindi inviati ai circuiti del televisore.

Durante la ricerca del guasto, gli ingressi del VIC saranno esaminati tramite tecniche digitali, mentre il test sull'uscita non richiede niente di più delle vecchie tecniche per la riparazione di un televisore. Troverete la descrizione dei metodi nei capp. 17 e 18. Tali capitoli sono molto importanti, poiché una grande percentuale dei

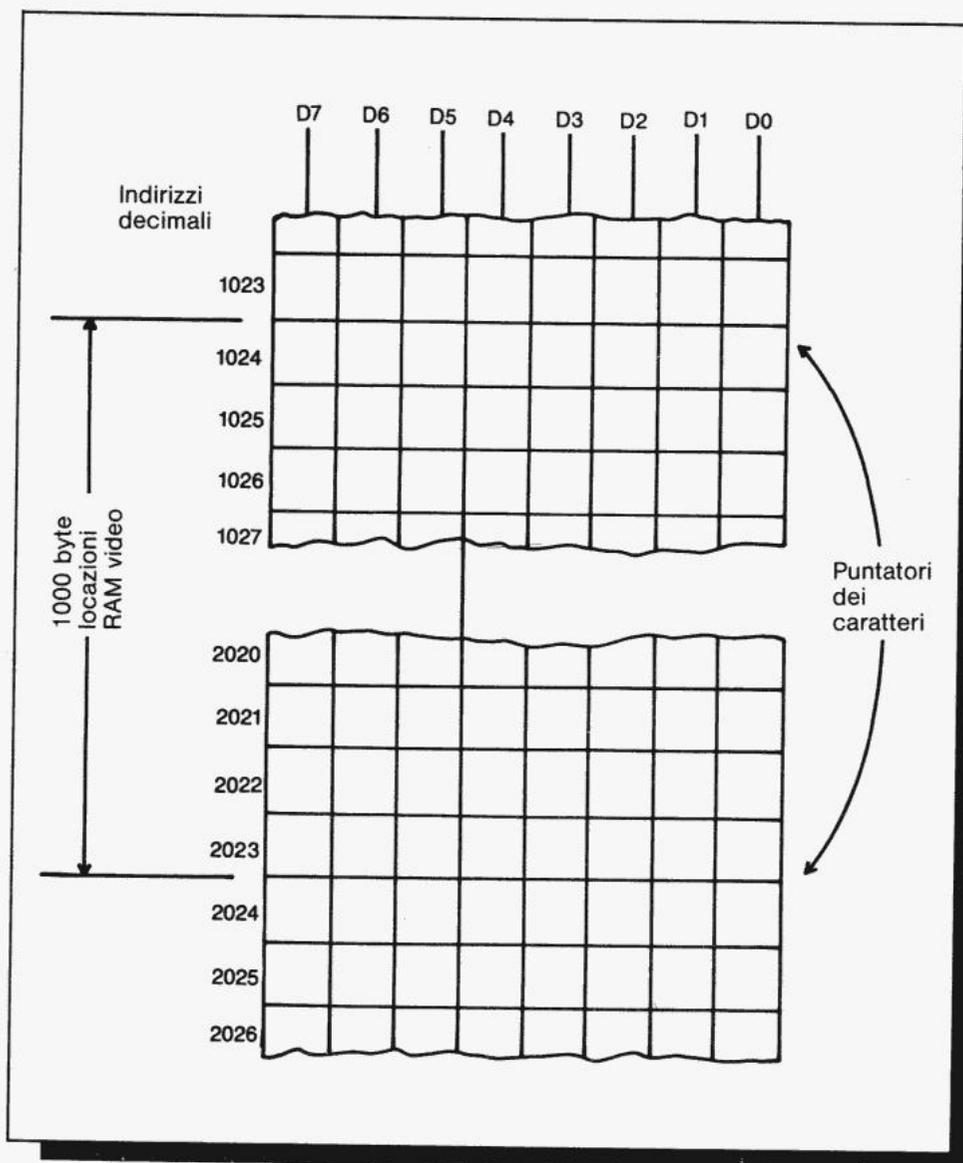



Figura 54. Le locazioni agli indirizzi 1024-2023 costituiscono la RAM video. Ogni locazione contiene un indirizzo denominato puntatore. Il puntatore comunica al VIC l'indirizzo di un carattere memorizzato nella ROM.

guasti del Commodore 64 hanno luogo nei circuiti di ingresso e uscita del segnale video.

Il VIC II è un chip molto potente. per certi versi, esso può operare senza bisogno di aiuto da parte della MPU. Questo funzionamento indipendente è dovuto al fatto che il VIC era già impiegato come controllore del video nelle applicazioni di videogiochi, prima ancora di essere applicato al Commodore 64.

Il VIC dispone di 47 registri di controllo che si collegano al bus dati del computer. Esso è anche in grado di accedere a 16K della

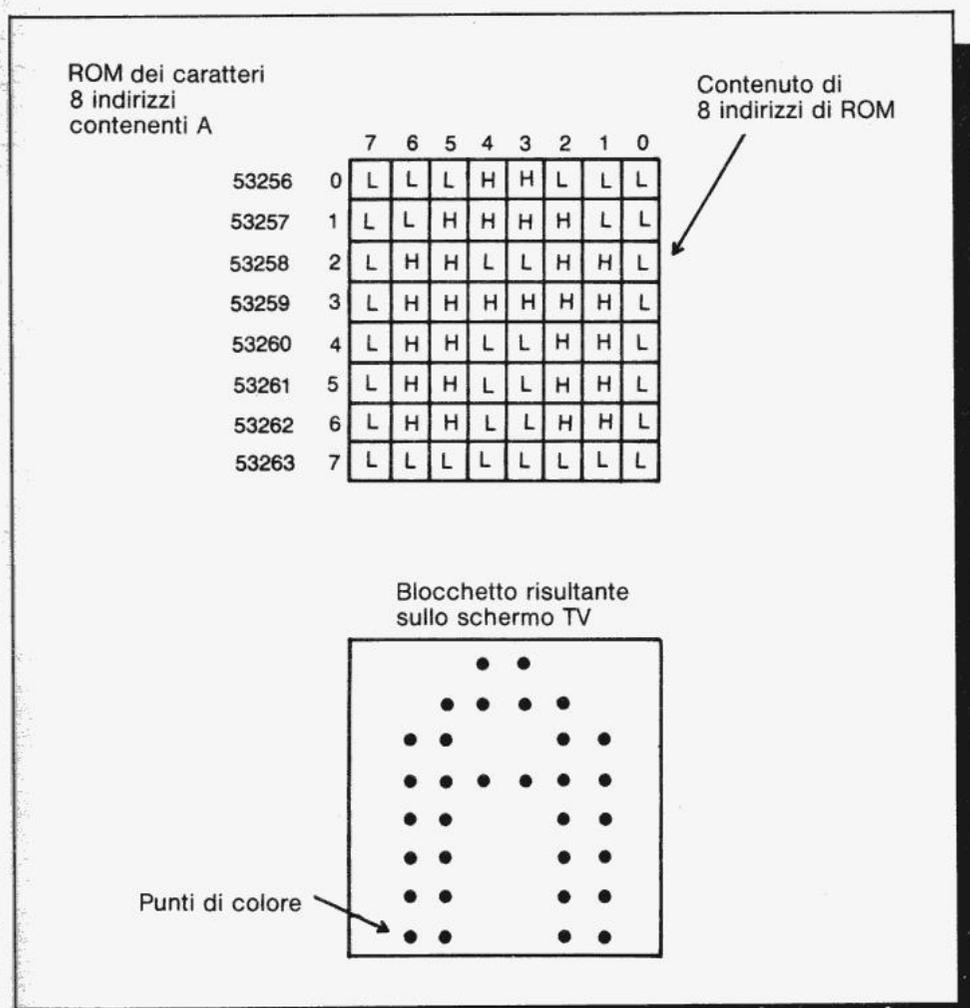



Figura 55. I blocchetti sullo schermo TV consistono di una matrice 8 x 8 di 64 punti di fosforo. Ciascun punto può essere acceso da un H o spento da un L che passa attraverso il VIC. Le locazioni della ROM dei caratteri contengono le opportune sequenze di H e L. Qui è rappresentata la lettera A, memorizzata agli indirizzi 53256-53263. Il VIC è in grado di prelevare gli otto byte e di collocarli in un blocchetto dello schermo TV.

memoria RAM da 64K del computer. I registri e la memoria che il VIC può utilizzare sono tutti richiesti per porre l'informazione video nel quadro TV.

Il dispositivo di interfaccia per il suono (SID) 6581

Il dispositivo di interfaccia per il suono (SID) 6581 è il DIP da 28

piedini situato al centro della piastra del circuito stampato. Le funzioni dei suoi piedini sono illustrate in fig. 56. Il SID ed il VIC sono componenti relativamente nuovi sulla scena del computer. Nei tempi passati, prima della comparsa del microprocessore, i computer erano grandi e molto costosi. Solo le istituzioni governative e le grandi società potevano permetterseli. Come risultato, le applicazioni dei computer erano esigue. A parte l'impiego militare per calcoli balistici, e l'utilizzazione per complessi calcoli finanziari da parte delle maggiori società, i computer erano scarsamente usati. Allorché i microprocessori comparvero sulla scena ed il prezzo dei piccoli computer scese da 25000 dollari al di sotto dei 1000 dollari, le applicazioni dei computer proliferarono.

Una delle applicazioni più popolari fu nell'ambito dei videogiochi, dapprima per le apposite sale-giochi, e poi anche per casa. Il VIC ed il SID sono stati entrambi progettati per tale ambito. Ciò è

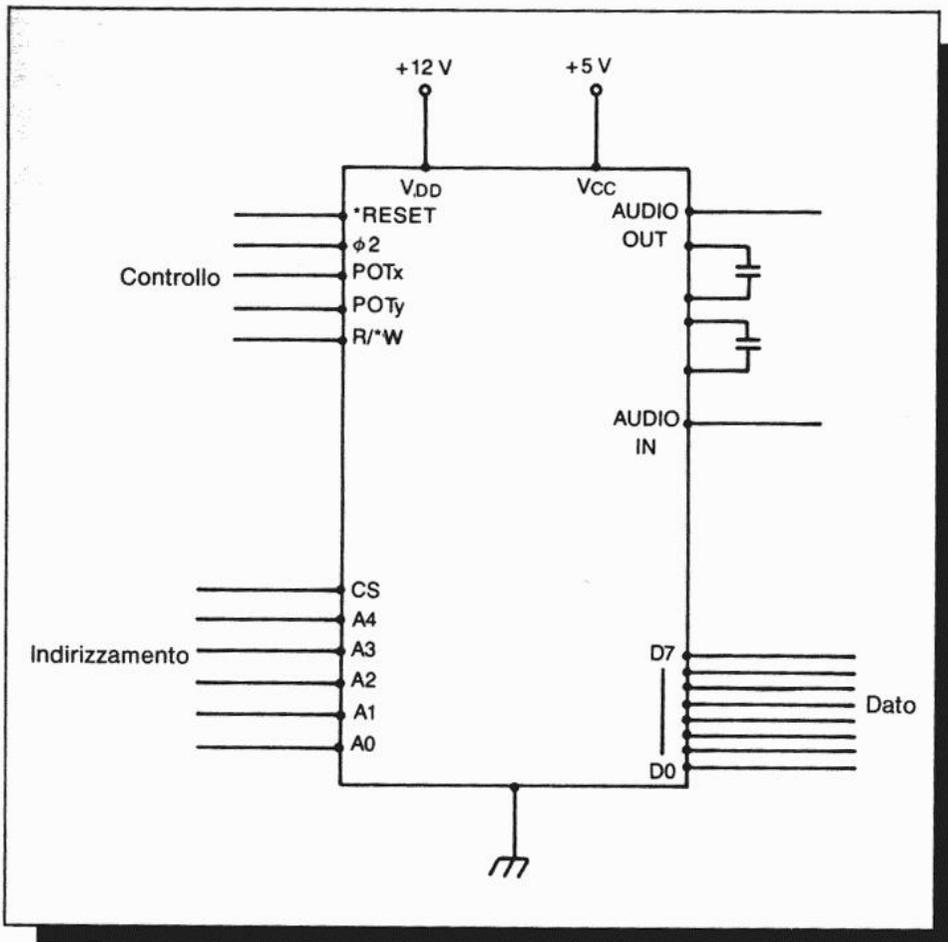



Figura 56. Il SID ha le consuete linee d'indirizzo e di dati. Inoltre, esso dispone di alcune linee di controllo speciali, come pure di un ingresso e di un'uscita audio.

tutt'altra cosa che seguire la traiettoria di un missile balistico intercontinentale. Mentre il VIC è necessario per controllare l'immagine video, il SID è impiegato per controllare i suoni emessi dal TV. Se utilizzaste un monitor sprovvisto di uscita audio, il SID sarebbe inutile, a meno che non colleghiate l'uscita del SID ad un'apparecchiatura audio compatibile.

Il SID è un generatore di effetti sonori. Esso è progettato per essere pilotato dai circuiti nella famiglia della MPU 6502. Notate che il suo codice è 6581. La MPU 6510 del computer fa parte della medesima famiglia. Attualmente, il SID è uno dei chip più avanzati nell'ambito della sintesi di musica ed effetti sonori col computer.

Se siete conoscitori di musica, riconoscerete le seguenti qualità. Innanzitutto, il SID è in grado di fornire un elevato controllo del tono, su una vasta gamma di frequenze. Il tono viene prodotto controllando la frequenza di un'uscita audio. Esistono tre oscillatori audio nel SID: essi sono chiamati *voci*. Ogni voce può essere usata da sola o in combinazione con le altre. Controllando la frequenza degli oscillatori audio, potete controllare il tono di ciascuna voce.

Oltre al controllo del tono, il SID consente il controllo del timbro della tonalità. Ciò è possibile perché gli oscillatori producono quattro forme d'onda alla frequenza di accordo. Ogni forma d'onda ha il proprio contenuto di armoniche particolari. Tramite una scelta oculata delle singole forme d'onda, potrete controllare il timbro della tonalità del suono.

Oltre a controllare la tonalità ed il timbro, potrete servirvi del SID per regolare il livello di volume dell'audio, Ogni voce dispone di un circuito modulatore di ampiezza sul chip. Inoltre, ogni voce dispone di un circuito noto come generatore di inviluppo. Quando il programma invia l'istruzione appropriata, il generatore di inviluppo genera una forma d'onda di inviluppo che controlla il modulatore di ampiezza. Tutto ciò crea la quantità desiderata di volume. Infine, ci sono i circuiti dei filtri programmabili, che servono a generare ulteriori timbri di tonalità complessi ed interessanti.

L'elettronica del SID sarà discussa in maggior dettaglio nel cap. 18. In tale capitolo, vi sarà spiegato il modo in cui il SID impiega i 29 registri di controllo a 8 bit per produrre effetti sonori di alta qualità.

6

LA MEMORIA AD ACCESSO CASUALE (RAM)

Quando dev'essere progettata la memoria per un'applicazione col computer, il progettista può scegliere tra memoria statica e dinamica. La memoria dinamica è molto più economica di quella statica. Essa occupa meno spazio sul chip e costa di meno. Tuttavia, bisogna tener conto del problema della rigenerazione, o ristoro, delle cariche. La memoria statica è più costosa, ma è molto stabile e richiede meno circuiti di supporto. Di conseguenza, troverete impiegata la memoria statica laddove sia richiesta una piccola capacità di memorizzazione, mentre la memoria dinamica viene utilizzata per grandi esigenze di memorizzazione. Questo è il motivo per cui il chip 2114 di RAM statica è impiegato per la RAM dei colori con bassa capacità di memorizzazione, mentre i chip 4164 della RAM dinamica sono utilizzati per la RAM principale, la cui capacità di memorizzazione è molto più elevata. In questo capitolo, saranno descritte la memoria statica e dinamica, nonché l'organizzazione della memoria nel C-64.

Il "64" nel nome Commodore 64 si riferisce alla quantità di memoria ad accesso casuale posseduta dal sistema. Specificamente, ci sono otto chip 4164 di RAM dinamica nella macchina. C'è anche un chip 2114 di RAM statica.

Ciascun chip dinamico contiene 65536 bit. Con otto chip, la macchina è in grado di memorizzare 65536 byte di dati, poiché ci sono otto bit in un byte. Si dice che i 65536 byte sono equivalenti a 64K byte. Ovviamente, il "K" sta per 1024.

Se moltiplicate 1024 per 64, otterrete il prodotto 65536. Il motivo per la scelta del numero 1024 è che il computer esegue tutti i suoi calcoli in potenze di 2. La potenza binaria più vicina a 1000 è 2. Le prime potenze di 2 sono: 1, 2, 4, 8, 16, 32, 64, 128, 256, 512, e 1024; quest'ultimo è uguale a 2^{10} ed è definito come 1K. Se conti-

Tabella III. Numeri utili da ricordare.

Potenze di due	Conto decimale	Bit richiesti
2	0-1	1
4	0-3	2
8	0-7	3
16	0-15	4 (nybble)
32	0-31	5
64	0-63	6
128	0-127	7
256	0-255	8 (byte)
512	0-511	9
1024(1K)	0-1023	10
2048(2K)	0-2047	11
4096(4K)	0-4095	12
8192(8K)	0-8191	13
16384(16K)	0-16383	14
32768(32K)	0-32767	15
65536(64K)	0-64535	16 (2 bytes)

nuate la progressione, incontrerete altri numeri importanti nell'ambito del computer: 2048 (2K), 4096 (4K), 8192 (8K), 16384 (16K), 32768 (32K), e 65536 (64K). Nella tab. III c'è un riepilogo dei suddetti numeri. Sarebbe bene imparare a memoria tali numeri, fino a 64K, perché potebbero esservi utili durante il lavoro di ricerca e riparazione dei guasti.

Il termine *RAM* è l'acronimo di Random Access Memory (cioè, memoria ad accesso casuale) e risale a tempi antecedenti alla comparsa del microcomputer. Non è una descrizione del tutto precisa. Una definizione più esatta è memoria di lettura/scrittura, per distinguerla dalla ROM, che invece viene definita precisamente come memoria di sola lettura. La ROM sarà trattata nel prossimo capitolo.

Per descrivere il funzionamento della RAM, essa sarà paragonata alla lavagnetta impiegata talvolta dalla casalinga come promemoria. Questo tipo di lavagnetta, che probabilmente vi sarà capitato di vedere, è provvista di un foglio di plastica trasparente. Sollevando il foglio di plastica, la scritta sulla lavagnetta scompare, ed essa potrà essere riutilizzata per altri promemoria. La lavagnetta di promemoria può essere riutilizzata moltissime volte, fino a che non sarà consumata, cosa che generalmente accade dopo un lungo intervallo di tempo.

All'inizio, la lavagnetta è come una pagina bianca. Quando volete, potete scrivere qualcosa su di essa. Di nuovo a vostro piacimento, potrete leggere le informazioni in essa contenute. Dopo aver letto completamente le informazioni, potrete sollevare il foglio di plastica e le informazioni scompariranno, come se non ci fossero mai state. La lavagnetta sarà quindi pronta a ricevere nuove informazioni.

La RAM, in linea di principio, si comporta in maniera analoga alla lavagnetta. I chip della RAM, tuttavia, sfruttano l'elettronica per svolgere la propria funzione. Gli otto chip di RAM dinamica nel C-64 sono DIP da 16 piedini. Gli otto DIP costituiscono un insieme di 64K byte: ad essi è dovuto il nome del computer.

RAM statica

In aggiunta agli otto chip di RAM dinamica, c'è un altro chip di RAM, però definita statica. Si tratta del chip 2114 della RAM dei colori. La RAM statica, sebbene memorizzi i dati come quella dinamica, opera in base a principi differenti. Esaminiamo le differenze tra la RAM statica e quella dinamica. Possiamo iniziare col chip 2114 di RAM statica.

Il 2114 è un DIP da 18 piedini. La sua tecnologia è NMOS. La sua organizzazione viene definita come avente un formato 1024 x 4: ciò significa che ci sono 1024 locazioni indipendenti nel chip, ciascuna delle quali può contenere 4 bit. Quattro bit costituiscono un semibyte, o nybble. La fig. 57 illustra tale disposizione con una struttura esageratamente scarna, ampia 4 bit. Ogni locazione di

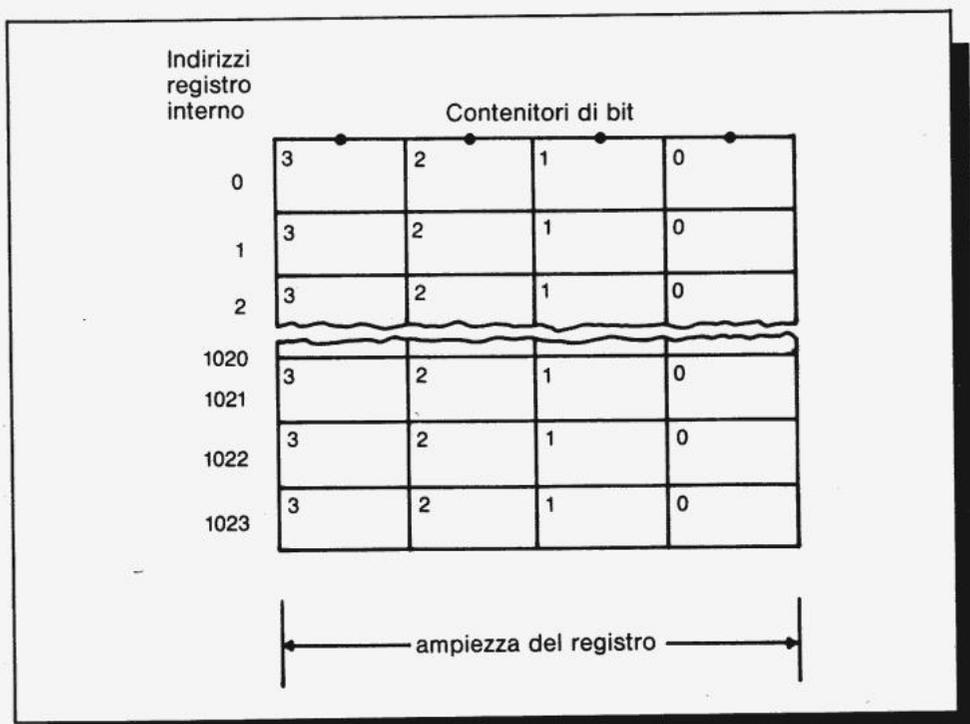



Figura 57. Il chip 2114 della RAM dei colori è organizzato in nybble. L'indirizzo interno di ciascun registro da 4 bit è compreso tra 0 e 1023.

nybble ha un indirizzo interno. I 1024 indirizzi sono numerati da 0 a 1023, in cui 0 è il primo indirizzo e 1023 l'ultimo.

Ogni "contenitore" di bit (quattro per ciascun indirizzo) è in grado di memorizzare un valore di tensione alto o basso, che sono rappresentati in codice come 1 e 0. I valori alti e bassi sono memorizzati in circuiti bistabili (flip-flop). Ciascun contenitore di bit è un circuito flip-flop in una RAM statica. Il circuito flip-flop sarà trattato nel cap. 11. In effetti, questa è la differenza tra RAM statica e dinamica: la RAM statica impiega i flip-flop per memorizzare il bit, mentre la RAM dinamica usa un metodo diverso.

Questa configurazione di memoria esageratamente scarna viene definita *matrice di memoria.* Ogni locazione è nota come *registro.* Il bus di indirizzo è connesso alle righe di indirizzi da 0 a 1023. Il bus di dati è connesso alle colonne per i quattro contenitori di bit. Tali contenitori potrebbero essere denominati D3, D2, D1 e D0. Tutte le 1024 locazioni hanno il rispettivo flip-flop D3 connesso alla linea D3 del bus di dati; i flip-flop D2 sono tutti connessi alla

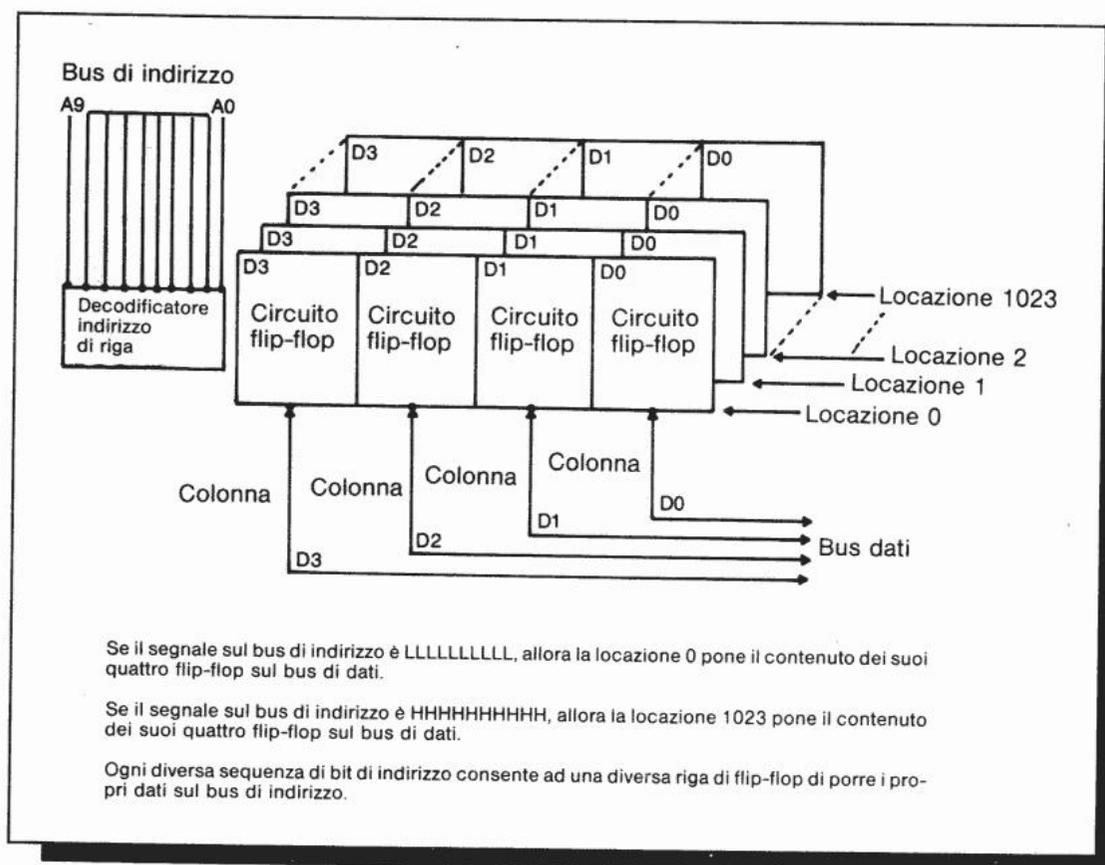



Figura 58. Ciascun registro nel chip 2114 è in grado di memorizzare uno stato alto (H) o basso (L) di tensione. Lo stato "alto" è la rappresentazione elettronica di un "1", mentre il "basso" indica uno "0". Gli indirizzi dei registri sono disposti in righe. I bit dei dati sono ordinati in colonne.

linea D2 del bus di dati; e così via. Il segnale sul bus di indirizzo individuerà la riga di quattro flip-flop che potrà porre i propri dati sul bus di dati. La fig. 58 illustra il concetto.

Allorché viene indirizzato uno dei registri, esso attiva la connessioni tra i contenitori di bit e le linee del bus di dati. Una copia dei valori alti e bassi nei contenitori di bit sarà trasferita lungo le linee di dati.

Osservando la disposizione funzionale delle connessioni dei piedini del chip 2114 nella fig. 59, la prima cosa che noterete saranno le dieci linee di indirizzo da A9 ad A0. Ogni linea di indirizzo è in grado di trasportare un valore alto o un valore basso fino al chip. Pertanto, con 10 linee di indirizzo si possono ottenere 1024 possibili combinazioni di "alto" e "basso". Poiché ci sono esattamente 1024 registri nel 2114, le 10 linee sono in grado di attivare un indirizzo per ciascuna locazione nel chip. Questo è il modo in cui avviene l'indirizzamento nella matrice di memoria del chip.

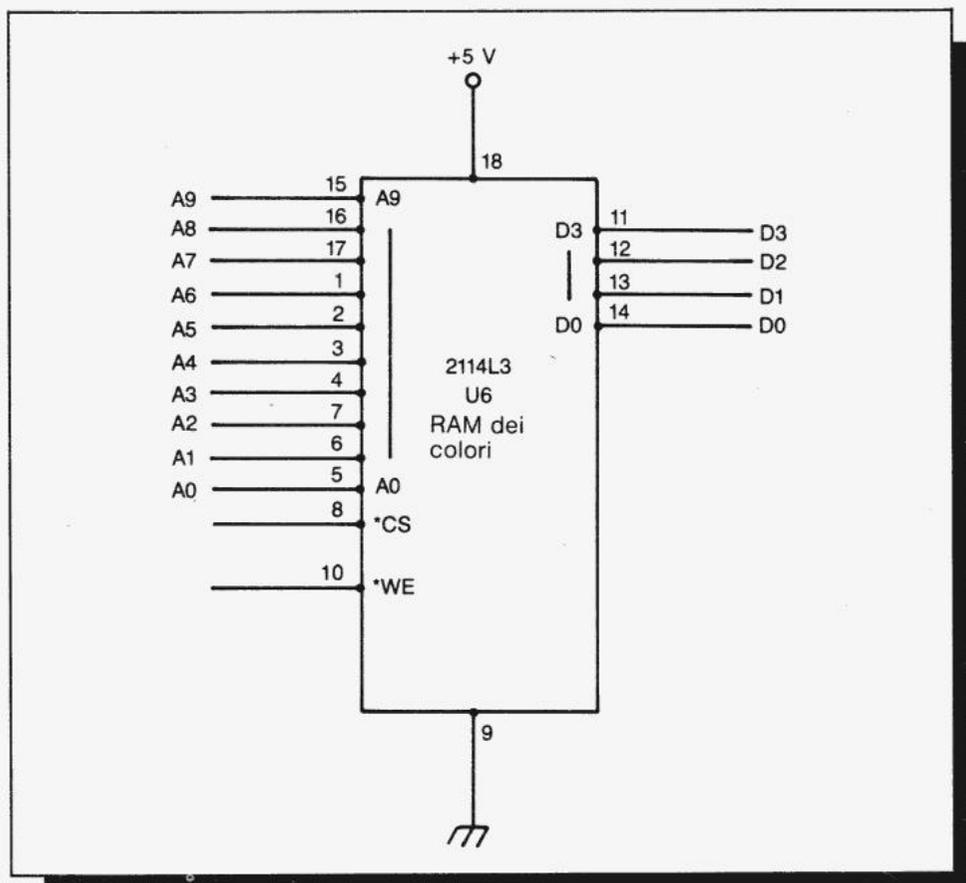



*Figura 59. Le dieci linee d'indirizzo (A9-A0) sono in grado di condurre al chip 2114 uno tra 1024 indirizzi distinti. Il piedino *CS serve all'attivazione del chip, mentre *WE distingue tra lettura e scrittura. Il contenuto del registro indirizzato viene trasferito sulle quattro linee di dati.*

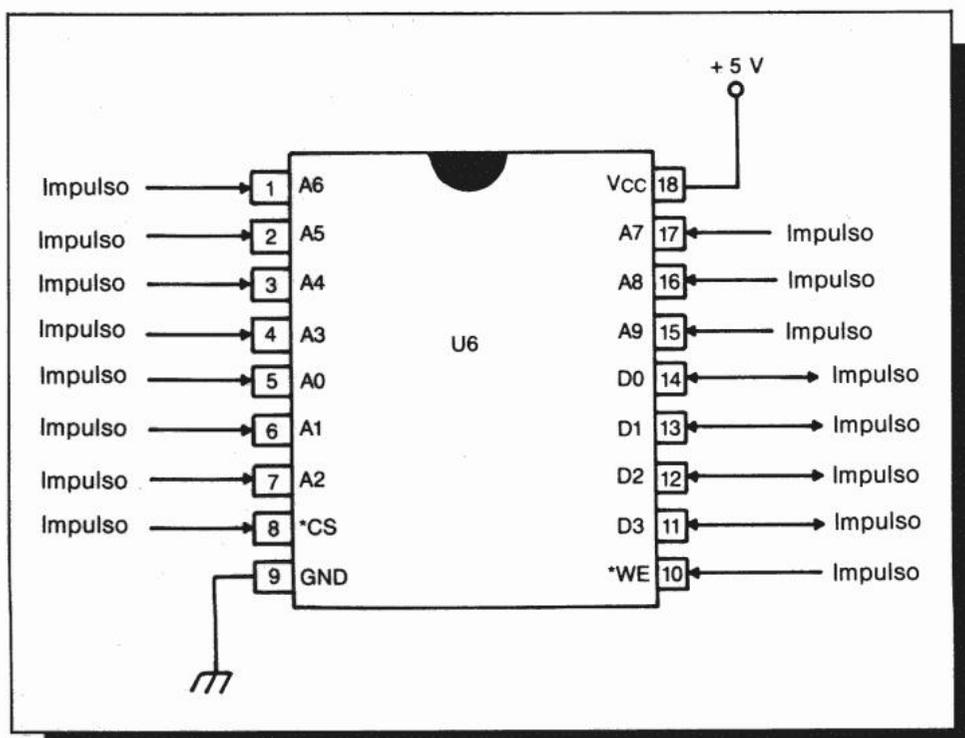



Figura 60. I 18 piedini del chip 2114 sono ingressi e uscite. Questi sono i punti di test che esaminerete con una sonda logica per verificare il funzionamento del chip.

La fig. 60 illustra la disposizione effettiva dei piedini sul chip. In corrispondenza del piedino 8 del chip c'è la notazione *CS. La sigla CS significa "Chip Select" (selezione del chip); l'asterisco che precede CS indica che il piedino 8 viene mantenuto al valore logico alto della tensione per la maggior del tempo, tranne quando volete attivarlo. Se desiderate attivarlo, allora dovrete inviare un valore basso di tensione al piedino 8 del chip. La variazione del valore di tensione, da alto a basso, selezionerà il chip, che potrà entrare in azione. Allorché il chip viene selezionato, esso risponderà alle dieci linee di indirizzo.

Se l'asterisco non ci fosse stato, allora il piedino CS sarebbe stato mantenuto al valore di tensione basso durante la disattivazione, mentre un valore alto avrebbe causato l'attivazione (selezione) del chip.

I dati di 4 bit scambiati col chip 2114 viaggiano attraverso i piedini 11-14, che sono connessi al bus di dati, D3-D0. Allorché il chip viene selezionato, applicando un valore basso all'ingresso *CS, e la locazione interna viene indirizzata tramite i dieci piedini di indirizzo A9-A0, i contenitori da 4 bit D3-D0 possono essere letti e fornire una copia del loro contenuto; oppure essere scritti, cioè ricevere un nuovo insieme di valori alti e bassi da memorizzare.

In che modo il chip riesce a distinguere se deve inviare in uscita il contenuto di un registro o se deve acquisire un nuovo insieme di valori alti e bassi? Il piedino 10, denominato *WE, serve a tale decisione. La sigla WE significa "Write Enable" (abilitazione alla scrittura): il suo valore determina se il chip debba essere oggetto di un'operazione di scrittura o di lettura. Esso è l'ingresso di lettura/scrittura del chip. L'asterisco significa che il piedino viene mantenuto al valore alto di tensione. In tale condizione stazionaria, i registri del chip potranno essere letti. Quando è necessario scrivere nel chip, un valore basso sarà inviato al piedino, cosicché la modalità cambierà da lettura a scrittura.

RAM dinamica

Una delle differenze più notevoli tra RAM statica e dinamica è l'organizzazione dei contenitori di bit. Come già discusso, il chip 2114 di RAM statica è organizzato in una configurazione 1024 x 4. Altri esempi di RAM o ROM statica sono organizzati nei formati 1024 x 8 e 2048 x 8: si tratta di comuni chip da 1K byte e da 2K byte. La disposizione di un chip da 2K byte è illustrata in fig. 61. In ogni chip di questo tipo, tutti i registri, aventi la dimensione di un byte o di un nybble, sono contenuti in un unico chip. Il chip 2114 ha registri con dimensione di un nybble, mentre gli altri due esempi hanno registri con dimensione di un byte. La configurazione della RAM dinamica è del tutto diversa.

Un chip 4164 di RAM dinamica ha una configurazione di 65536 x 1. Ciò significa che ci sono 65536 contenitori di bit nel chip, ciascuno dei quali ha il proprio indirizzo. Osservate la fig. 62: si potrebbe parlare di registri ad un solo bit, in contrasto coi registri da 4 bit del chip 2114, o con gli altri esempi di registri a 8 bit.

Il Commodore 64 è un computer a 8 bit, nel senso che ogni locazione di dati indirizzata nella RAM contiene 8 bit. Tutti i chip nell'insieme della RAM dinamica sono identici, e sono connessi in parallelo, come mostrato in fig. 63. Ogni chip ha il medesimo numero di contenitori di bit: in tal modo, si ha un totale di 65536 indirizzi. Coi chip in parallelo, tutti i primi dieci contenitori di bit di ciascun chip si combinano per formare un registro da 8 bit, anche se ciascun bit di tale registro si trova su un chip distinto. La fig. 64 illustra questo tipo di organizzazione di memoria. Tutti i secondi contenitori di bit costituiscono un registro; tutti i terzi contenitori di bit formano il registro successivo; e così via. La fig. 64 illustra il registro da 8 bit alla locazione 1024.

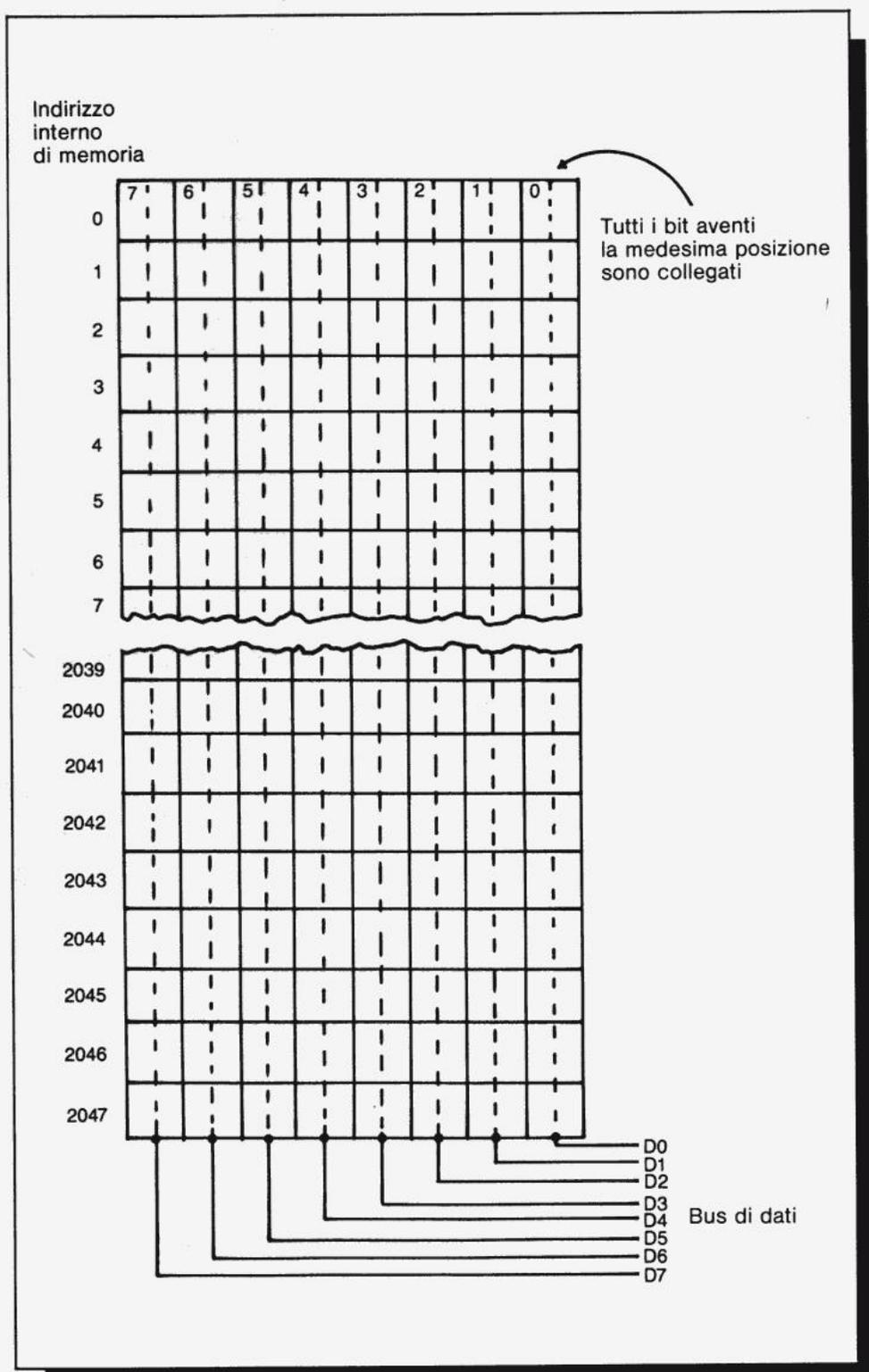



Figura 61. Altri chip di RAM statica sono organizzati come il 2114, ma con contenitori di 8 bit (7-0), anziché di soli quattro bit (3-0). Le locazioni in quest'esempio hanno una riga di 2048 indirizzi ed otto colonne per i dati.

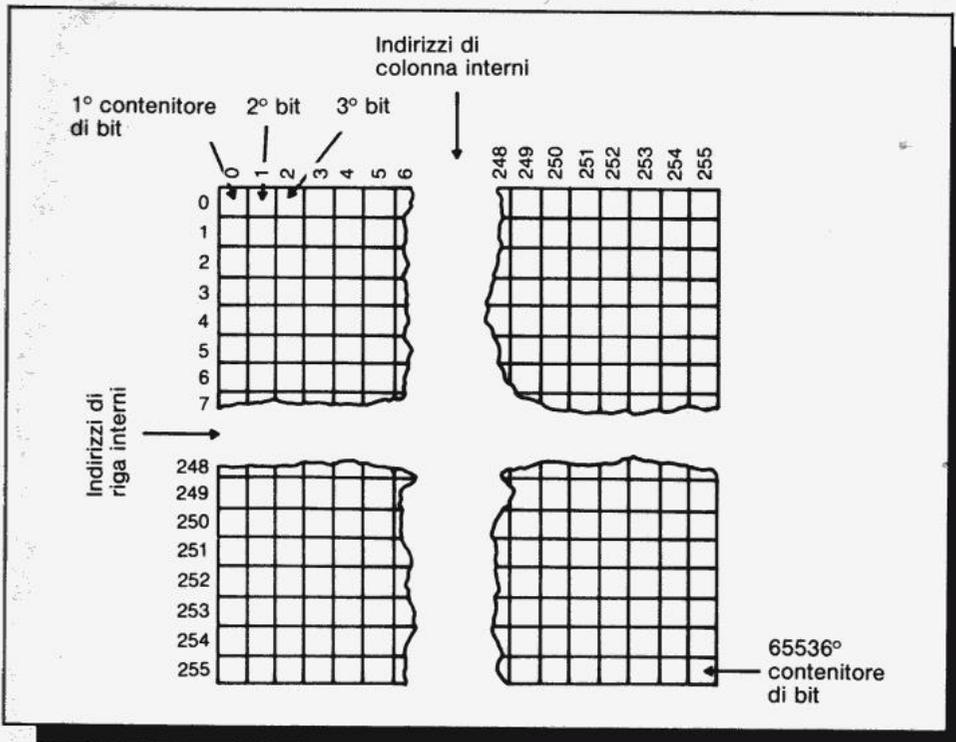



Figura 62. I chip della RAM dinamica sono organizzati in una maniera del tutto diversa da quelli della RAM statica. C'è un solo bit in ciascun registro, anziché quattro o otto.

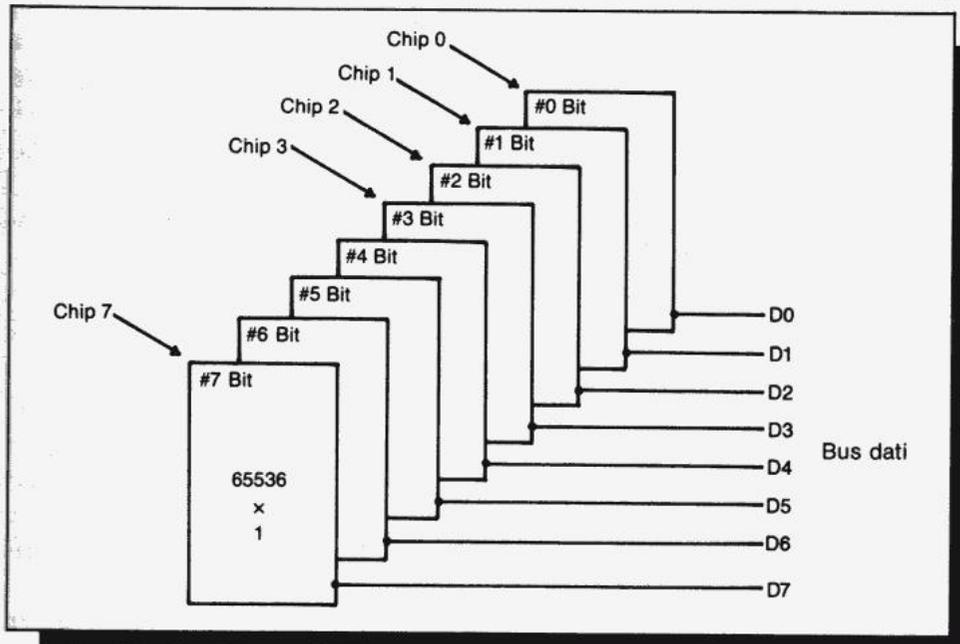



Figura 63. Ciascun chip della RAM è connesso ad una linea del bus di dati. Tutti i bit numero 7 sono contenuti sul medesimo chip; tutti i bit numero 6 sono su un altro chip; e così via. Complessivamente, gli otto chip possono formare 64K byte.

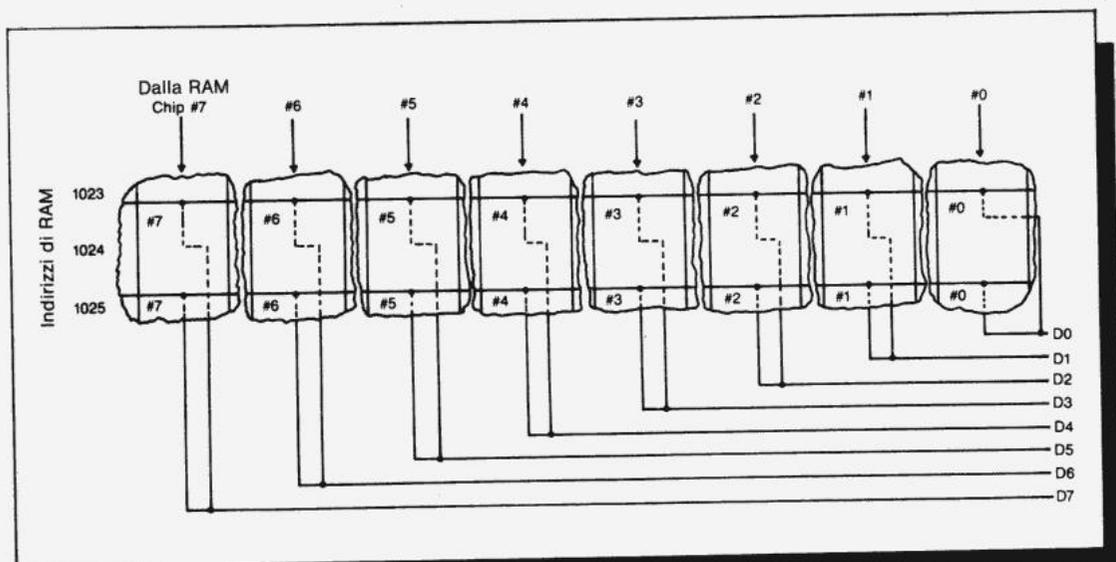



Figura 64. Viene mostrato l'indirizzo 1024 della RAM, con ciascun bit prelevato da un chip diverso.

Se esaminate le connessioni dei piedini in fig. 65, vedrete che i piedini d'indirizzo sono tutti connessi insieme. Se formate un indirizzo, per esempio 1024, otterrete il collegamento simultaneo con tutti gli otto chip, e potrete inviare o ricevere dati in byte. Ci sono due linee di bus di dati che conducono a ciascun chip. Esse possono ricevere o inviare il singolo bit all'indirizzo desiderato. Un piedino serve per leggere il dato dai chip, mentre l'altro serve per scrivere il dato nei chip. Quando scrivete nella RAM, un byte di dati viaggia lungo il bus fino alla RAM, in cui viene memorizzato (un bit per ciascun chip). Quando leggete dalla RAM, un bit sarà prelevato da ciascun chip per costituire il dato di un byte desiderato.

I contenitori di bit non sono circuiti flip-flop come nella RAM statica; ma bensì, sono i condensatori formati nelle porte dei MOS. Esaminate la fig. 66. La porta è separata dal resto del MOSFET dal delicato strato isolante di biossido di silicio. La porta diviene il terminale di un condensatore, di cui il resto del FET costituisce il terminale opposto. Lo strato isolante assume la funzione del dielettrico. In tal modo, viene formato un minuscolo condensatore. Questo, al pari di qualsiasi condensatore, può contenere una carica.

Affinché la carica possa rappresentare un codice per i dati binari, si è adottata la convenzione seguente: se il condensatore è carico, esso rappresenta un valore "alto" o 1 binario; quando non è presente alcuna carica, il valore memorizzato è "basso" o 0 binario. I condensatori hanno una capacità minuscola, ma adeguata. La ma-

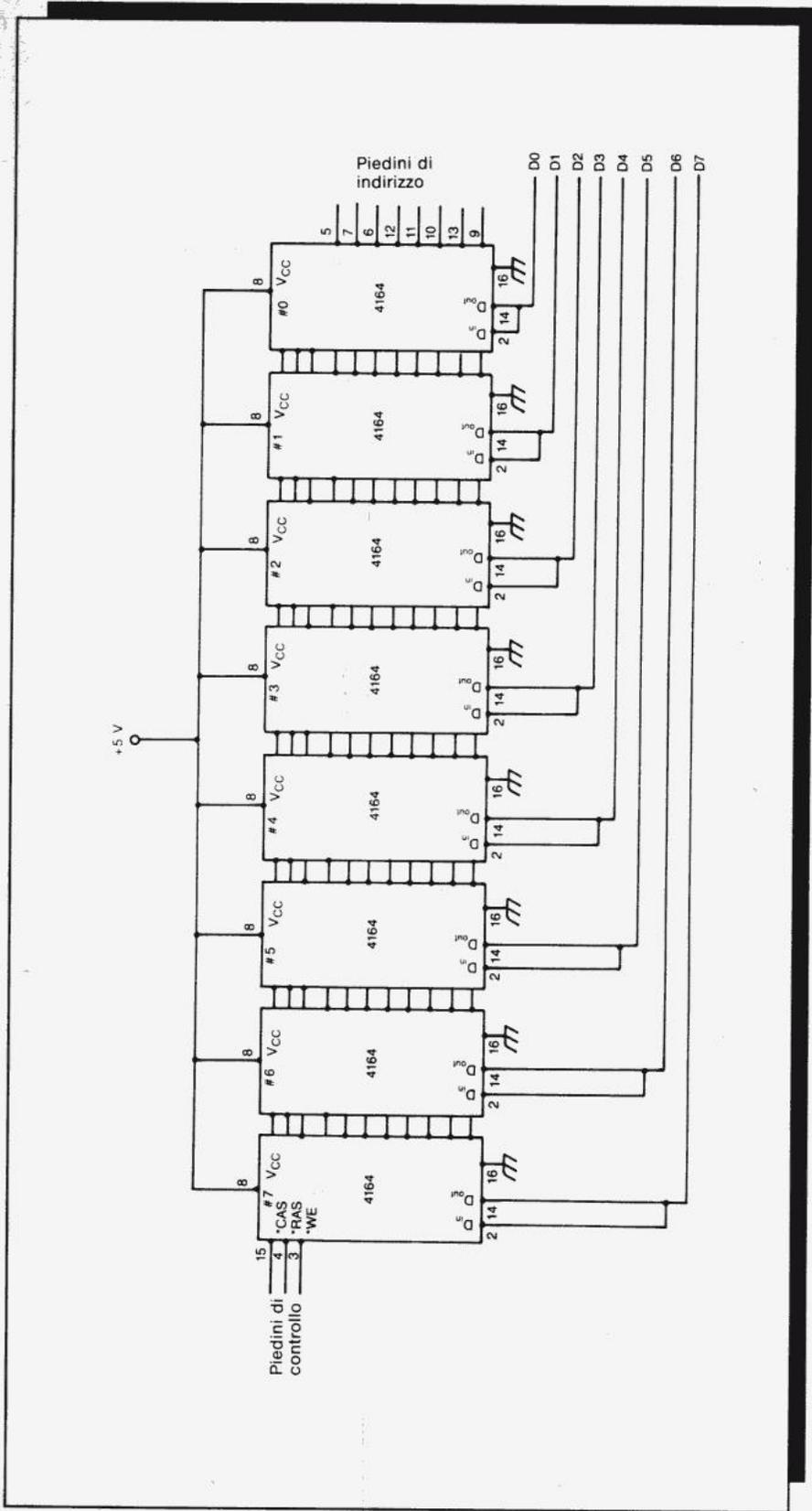



Figura 65. Mentre c'è una sola linea del bus di dati per ciascun chip, tutte le linee del bus d'indirizzo sono collegate a tutti i chip simultaneamente.

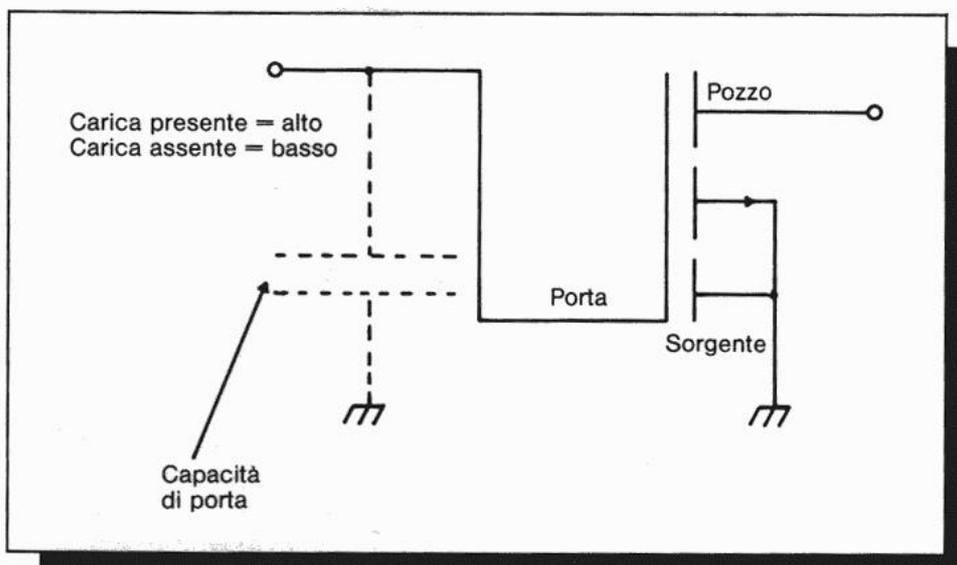



Figura 66. La RAM dinamica non impiega circuiti di flip-flop come contenitori di bit. La carica immagazzinata nella capacità di porta di ciascun FET nel chip può rappresentare lo stato alto o basso.

trice di memoria del chip dinamico 4164 non è realmente niente più che un buon circuito attorno ad una griglia di microscopici condensatori.

Ristoro della memoria

Il chip 2114 di memoria statica, coi suoi registri di dimensione pari ad un nybble, dispone di quattro circuiti flip-flop in ciascun registro. Tali circuiti sono stabili in continua: questo è il motivo per cui il chip viene definito come memoria statica. Se ponete il circuito in uno stato logico alto o basso (corrispondente a 1 e 0, rispettivamente), il flip-flop manterrà quello stato fintantoché l'alimentazione sarà presente. Non è necessario nient'altro. Se volete leggere lo stato di un registro di memoria, dovrete indirizzarlo. Potrete fare tutte le copie desiderate di un registro statico senza perdere i dati in esso memorizzati.

Questo non è il caso della RAM dinamica. I chip 4164 memorizzano i propri stati come cariche in condensatori, non come conduzione di corrente in transistor di flip-flop stabili. I minuscoli condensatori contengono piccole quantità di carica, però tale carica può essere mantenuta solo per brevi periodi di tempo. Per essere esatti, la tensione sul condensatore scenderebbe ad un valore inu-

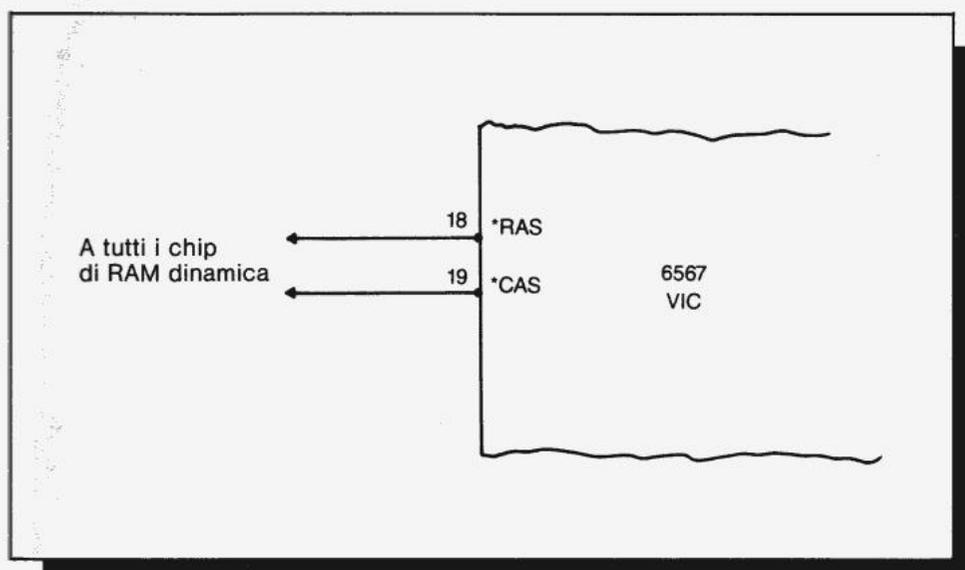



*Figura 67. I piedini 18 e 19 (*RAS e *CAS) sono i segnali che ricaricano continuamente i microscopici condensatori che contengono i bit nella RAM dinamica.*

tilizzabile in poco più di 3,66 ms (millisecondi). Pertanto, le cariche sui condensatori nei chip 4164 dovranno essere rigenerate, o restaurate, almeno una volta ogni 3,66 ms.

Come mostrato in fig. 67, tale funzione viene svolta dal VIC. I piedini 18 e 19 del VIC emettono in uscita segnali denotati come *RAS e *CAS. Questi segnali sono applicati ai piedini 4 e 15 di tutti gli otto chip 4164 contemporaneamente. Tali segnali provenienti dal VIC sono stati progettati per ricaricare le reti dei contenitori di bit dei condensatori nella matrice di memoria.

In qualsiasi computer che impieghi una memoria dinamica, si dovrà usare un qualche tipo di sistema di rigenerazione per mantenere i dati nella memoria. Esistono vari sistemi. Il C-64 impiega il VIC col suo circuito speciale di ripristino della carica. Il VIC è in grado di restaurare cinque indirizzi di riga di 8 bit ad ogni linea di trama.

Configurazione della memoria

Come illustrato in fig. 63, i contenitori di bit sono disposti in una griglia di 256 righe e 256 colonne. In realtà, come mostra la fig. 68, tale configurazione è divisa a metà in due griglie 128 x 256, separate da una schiera di amplificatori di lettura. Comunque, per i fini pratici, potrete considerare il tutto come un singolo componente, costituito da un'unica griglia 256 x 256.

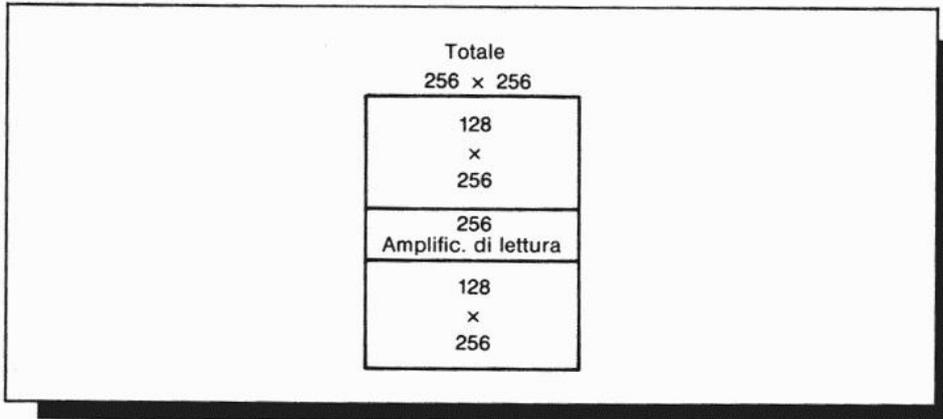



Figura 68. Se poteste vedere i dettagli microscopici interni di un chip 4164, scoprireste due "griglie" tra le quali è interposto un insieme di amplificatori di lettura.

La fig. 69 illustra un diagramma a blocchi funzionali dell'interno di un chip 4164 di RAM. Connesso al fondo della griglia, vi è un circuito decodificatore di colonna. Esso è in grado di contattare una qualsiasi delle 256 colonne. Connesso ad un lato della griglia, si trova il circuito decodificatore di riga, che è in grado di contattare una qualsiasi delle 256 righe.

Il decodificatore di colonna è il circuito per l'ingresso/uscita dei dati. Allorché un bit nella griglia viene indirizzato ed attivato, il decodificatore di colonna dà il proprio contributo. Se il bit dev'essere letto, il decodificatore di colonna riceve il contenuto alto o basso del bit in una delle sue connessioni; invece, se il bit dev'essere scritto, il decodificatore di colonna sarà il circuito contenente il dato, che trasmetterà quindi al bit indirizzato.

Il circuito decodificatore di riga fa parte del meccanismo di indirizzamento del contenitore di bit. Il circuito decodificatore di colonna è anche una parte del sistema di indirizzamento. Il decodificatore di colonna contribuisce anche all'indirizzamento, oltre a gestire l'ingresso/uscita dei dati.

Un chip di RAM dinamica viene indirizzato diversamente da un chip di RAM statica. Potete raffiguravi mentalmente una RAM statica come una lunga pila di locazioni di byte individuali, mentre un chip di RAM dinamica può essere immaginato come una griglia di locazioni contenenti un bit. Ciascuna locazione ha il proprio indirizzo. Il chip 4164 ha 65536 locazioni, ma esse sono disposte in una griglia 256 x 256: tale prodotto è pari al numero totale di 65536 locazioni.

Un singolo bit viene indirizzato tramite due indirizzi: un indirizzo di colonna ed un indirizzo di riga. Il contenitore di bit desidera-

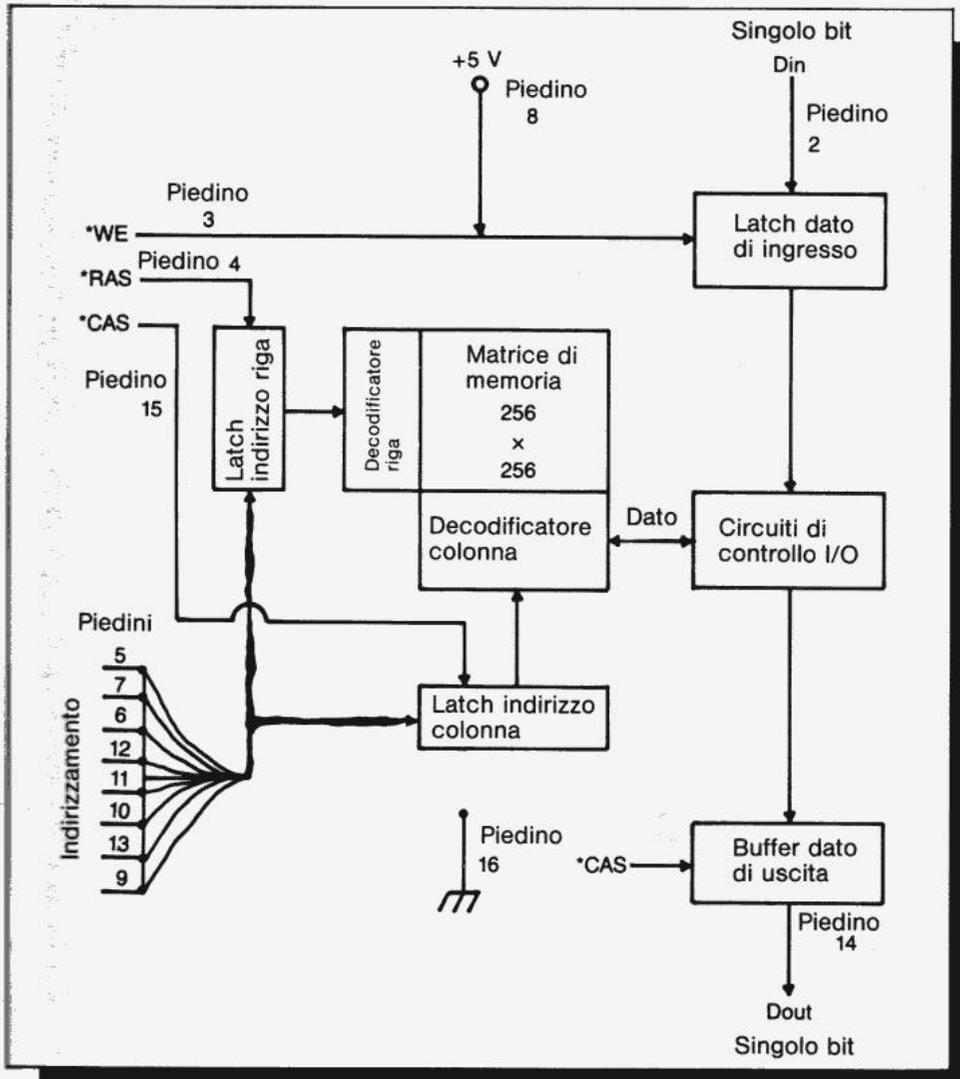



Figura 69. Un bit nel chip viene individuato tramite le otto linee che permettono d'indirizzare una delle 256 righe. I restanti otto bit permettono quindi d'indirizzare una delle 256 colonne. Il bit desiderato si trova all'intersezione della colonna e della riga indirizzate. Tale bit può essere letto o scritto.

to è la locazione in cui i due indirizzi si intersecano. Pertanto, l'indirizzo inviato dalla MPU lungo il bus di indirizzo è composto da due parti: otto dei sedici bit di indirizzo servono ad identificare la riga, mentre i restanti otto bit individueranno la colonna. I bit di indirizzo giungono contemporaneamente a tutti i chip della RAM. Su ciascun chip, viene indirizzato il bit della medesima locazione. Il contenuto di ciascuna locazione indirizzata potrà quindi essere letto o scritto in ciascun chip di RAM.

I chip della RAM nel C-64 vengono indirizzati tramite due chip multiplexer 74LS257. Il multiplexer serve per il fatto che l'indiriz-

zamento è complicato. Ulteriori dettagli su questa tecnica di indirizzamento saranno presentati nei capp. 12 e 17. Le caratteristiche interne del chip 74LS257 saranno discusse nel cap. 8.

Funzionamento

La fig. 70 illustra le definizioni dei piedini per i chip 4164 della RAM dinamica. I DIP da 16 piedini sono alimentati con +5 volt al piedino 8, mentre il piedino 16 è connesso a terra. Ci sono otto linee di ingresso per l'indirizzo, MA0-MA7. Queste otto linee sono ricavate dalle 16 linee di indirizzo connesse ai multiplexer, i chip 74LS257. Le otto linee di indirizzo entrano in parallelo in tutti i chip della matrice di 64K byte. In tal modo, tutti gli otto chip hanno i propri bit indirizzati simultaneamente.

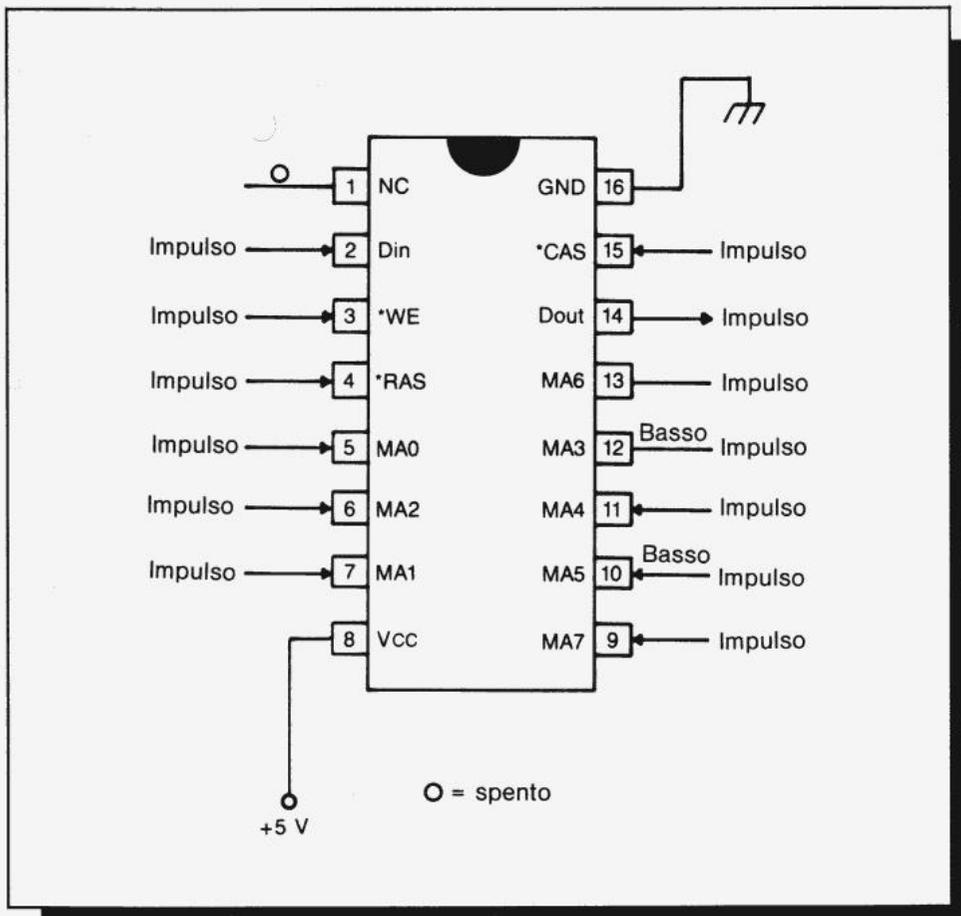



Figura 70. Questo diagramma dei punti di test vale per tutti gli otto chip; infatti, essi dovrebbero presentare i medesimi valori, quando funzionano correttamente.

Sono necessari 16 bit per indirizzare i 64K byte nella matrice. Otto bit indirizzano le 256 righe, mentre gli altri otto bit indirizzano le 256 colonne. I multiplexer gestiscono la configurazione insieme con i due ingressi *RAS e *CAS.

Il segnale *RAS entra nel piedino 4, mentre il *CAS entra nel piedino 15. RAS sta per "Row Address Strobe" (abilitazione all'indirizzo di riga); mentre CAS sta per "Column Address Strobe" (abilitazione all'indirizzo di colonna). I bit dell'indirizzo di riga giungono alla configurazione multiplexer-memoria su otto linee del bus di indirizzi. I bit dell'indirizzo di colonna arrivano alla configurazione tramite le restanti otto linee del bus di indirizzi.

I due chip del multiplexer ricevono i due insiemi di bit, come mostrato in fig. 71. Dopodiché, il multiplexer invia i due insiemi di bit alternativamente alla memoria. Il multiplexer svolge tale funzione in sincronia coi segnali *RAS e *CAS: durante il *RAS, il multiplexer fornisce i bit dell'indirizzo di riga; durante il *CAS, esso fornisce i bit dell'indirizzo di colonna. In tal modo, tutti i 16 bit sono

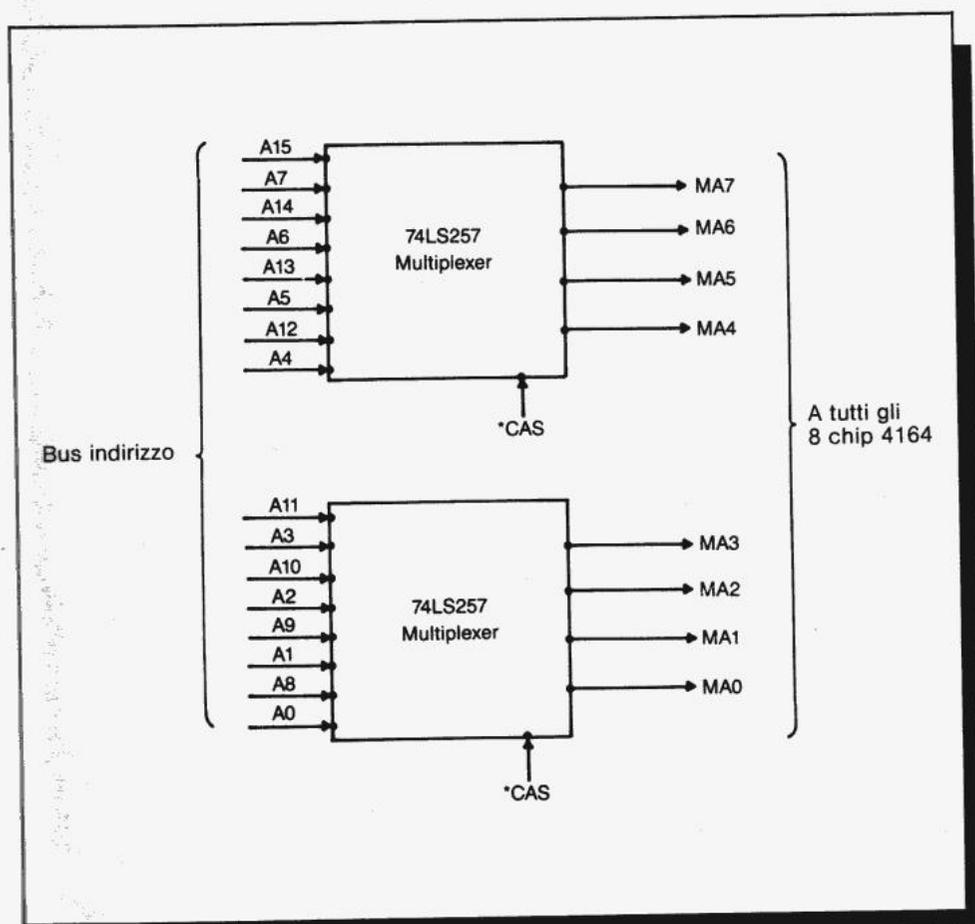



Figura 71. I bit d'indirizzo sono sottoposti a multiplexing tramite una coppia di chip 74LS257, prima di essere applicati ai chip 4164.

iniettati nelle otto linee di indirizzo dei chip 4164, otto bit alla volta.

La matrice di memoria accetta l'indirizzo di riga durante il *RAS; dopodiché, durante il *CAS, accetta l'indirizzo di colonna sulle medesime linee. Questo metodo di multiplexing richiede solo otto piedini. Il risparmio di otto linee di indirizzo consente ai chip 4164 di essere posti in un contenitore da 16 piedini.

Ricordate dalla fig. 65 che ogni chip 4164 dispone di due piedini di dati, 14 e 2. Osservate che i due piedini sono connessi tra loro e ad una delle linee del bus di dati. Il chip numero 7 è connesso alla linea D7 del bus dati; il chip 6 è connesso alla linea D6; e così via. I due piedini servono per l'ingresso e l'uscita: il piedino 2 è per l'ingresso dei dati, mentre il piedino 14 è per l'uscita. Internamente, i due piedini cooperano con i decodificatori di colonna. Esaminate la fig. 69: la connessione di ingresso dei dati è collegata ad un registro-tampone ("latch"), che serve per l'immagazzinamento temporaneo dei dati in arrivo. Il registro-tampone è connesso anche al piedino 3, quello di abilitazione alla scrittura (*WE). Durante un'operazione di scrittura, *WE diventa basso: tale cambiamento di stato attiva il latch e fa sì che questo trasferisca il proprio dato al decodificatore di colonna. Dopodiché, il decodificatore installerà il dato nel contenitore di bit indirizzato.

Allorché un dato esce dal chip, esso passa dal contenitore di bit ad uno stadio di registri-tampone ("buffer") di uscita. I buffer sono connessi agli ingressi *CAS. Allorché il segnale *CAS abilita l'uscita del dato, il buffer consente al dato di lasciare il chip per avviarsi lungo il bus di dati.

Temporizzazione

Il diagramma di temporizzazione in fig. 72 rappresenta il modo in cui la matrice di memoria viene controllata dai tre segnali *RAS, *CAS e *WE. Durante l'indirizzamento, il *RAS abilita la lettura delle otto linee di indirizzo di riga. Otto linee possono dar luogo a 256 differenti combinazioni di bit. Ogni combinazione di bit seleziona una delle 256 righe di bit. Un latch per l'indirizzo di riga in ciascun chip acquisisce tale indirizzo e lo invia al proprio decodificatore di indirizzo. In ciascuno degli otto chip, sarà quindi attivata la riga corrispondente.

Dopodichè, il *CAS abilita la lettura delle otto linee di indirizzo di colonna. Un latch per l'indirizzo di colonna in ciascun chip acquisisce tale indirizzo e lo invia al decodificatore di indirizzo di co-

lonna, che selezionerà l'indirizzo della colonna. Le colonne corrispondenti in ciascun chip saranno quindi attivate contemporaneamente.

Intanto, il segnale *WE stabilisce una condizione di lettura o scrittura per gli otto bit selezionati, uno per ciascun chip. Un valore basso di *WE causa la scrittura nei bit di memoria del dato presente nel latch di ingresso; un valore alto di *WE disabilita il latch di ingresso e causa l'avviamento sul bus dati del dato di memoria indirizzato per la lettura.

Come potete immaginare, la temporizzazione dei tre segnali è di importanza critica. Comunque, durante la ricerca dei guasti, normalmente non sarà necessario eseguire un test sulla temporizzazione. Questa è un fattore importante da considerare durante la fase di progettazione. Dal punto di vista della riparazione, la temporizzazione ha un ruolo importante durante la sostituzione di un chip. Nelle specifiche di un nuovo componente, potrete vedere la

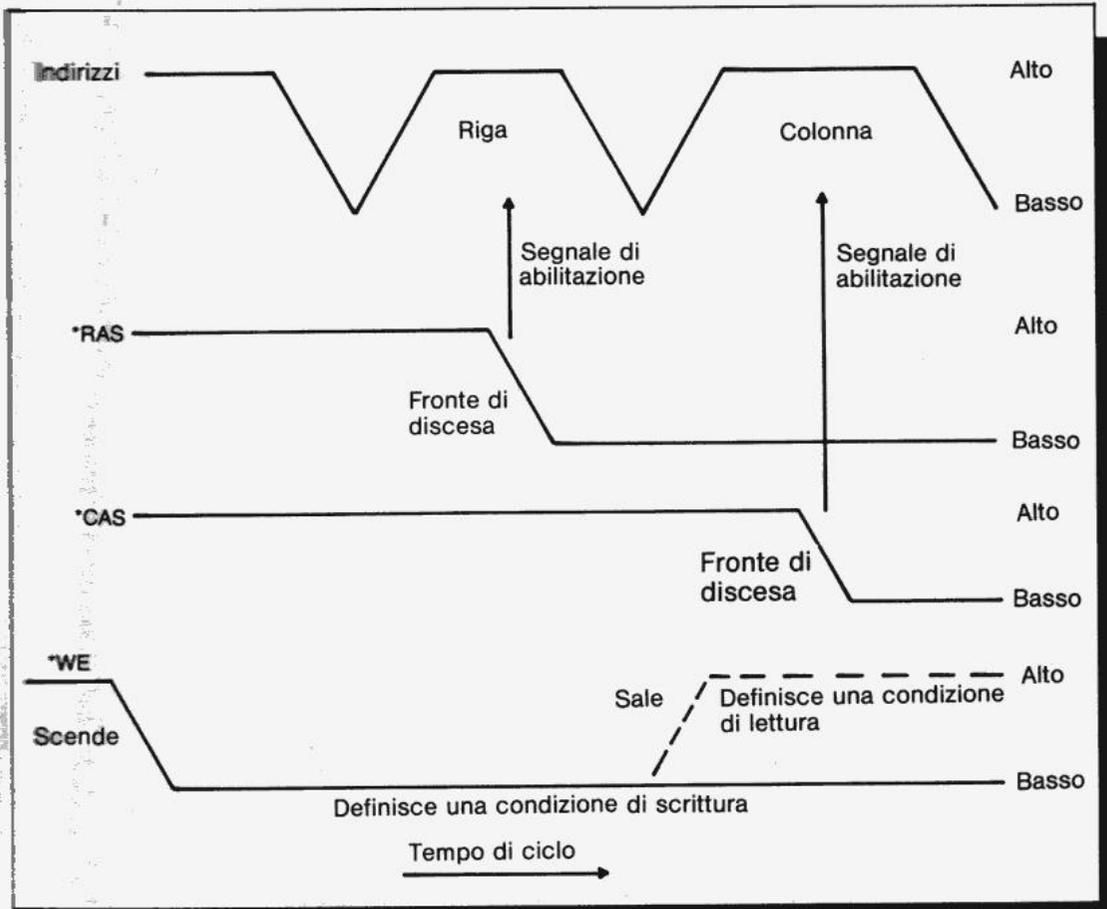



*Figura 72. I chip 4164 sono controllati dai tre segnali *RAS, *CAS e *WE. Durante un ciclo, sono abilitati gli indirizzi di riga e poi gli indirizzi di colonna. In tale periodo, *WE definisce una condizione di lettura o di scrittura.*

temporizzazione rappresentata come tempo di accesso ("access time"). Per esempio, un chip 4164 potrebbe essere disponibile in tre differenti versioni, per quanto concerne la temporizzazione. Il tempo di accesso sui differenti chip 4164 potrebbe essere di 150 nanosecondi, di 200 nanosecondi, o di 300 nanosecondi. Che significa ciò?

I computer di tipo diverso possono avere velocità operative diverse. Il Commodore 64 opera ad una frequenza di clock di 1 MHz: ciò significa che il C-64 completa un milione di cicli di clock in un secondo. Un ciclo richiede dunque un milionesimo di secondo, cioè un microsecondo. In un microsecondo, ci sono 1000 nanosecondi. Quindi, un nanosecondo è un miliardesimo di secondo. Quando si dice che un chip 4164 ha un tempo di accesso di 200 nanosecondi (ns), ciò significa che esso impiega 200 ns dei 1000 ns disponibili in un ciclo di clock. Il ciclo di clock corrisponde ad un'esecuzione completa della MPU.

Durante il ciclo di esecuzione di 1000 ns, la MPU deve indirizzare la matrice di memoria 4164, inviare i segnali per controllarla, rendere accessibili i bit indirizzati, scrivere o leggere tali bit, e quindi prepararsi per il ciclo successivo.

Una matrice di 200 ns è piuttosto veloce e può facilmente ricevere i segnali di controllo, rendere accessibili i bit indirizzati, e completare una lettura o una scrittura. In effetti, anche i più lenti chip da 300 ns consentono un facile accesso. D'altro canto, se aveste un qualche chip con tempo di accesso di 1000 ns, trovereste notevoli difficoltà di accesso con un clock da 1 MHz. Dovreste utilizzare un clock più lento o una circuiteria addizionale per poter garantire un accesso appropriato.

Temporizzazione di ristoro della RAM dinamica

Ora che abbiamo introdotto la temporizzazione, una domanda potrebbe sorgere a proposito del tempo di rigenerazione della carica. Specificamente, ci sono 64K byte nella matrice di memoria del Commodore 64. Si è detto che ciascun bit dev'essere ricaricato almeno ogni 3,66 millisecondi, altrimenti perderebbe le informazioni, qualora la tensione scendesse al di sotto di un certo valore. Incidentalmente, notate che il valore del tempo di ricarica è espresso in millisecondi, cioè in millesimi di secondo, molto più lunghi dei microsecondi o nanosecondi già menzionati.

Al fine di ricaricare i minuscoli condensatori, basta semplice-

mente indirizzarli, in quanto l'azione elettrica dell'indirizzamento ripristina la carica. Ciò significa che ciascun indirizzo dev'essere contattato entro il periodo di 3,66 millisecondi. Ci sono 65536 indirizzi. Poiché il C-64 ha una frequenza di clock di 1 MHz, è chiaramente impossibile contattare ciascun indirizzo per 200 ns, ed essere ancora in grado di compiere il resto delle operazioni richieste: in tal caso, infatti, il ciclo dovrebbe durare più di 13 ms. Fortunatamente, non c'è bisogno di contattare ogni singolo indirizzo, ma bensì basta contattare ciascuna riga, e ci sono solo 256 righe.

Un controllore di ristoro della RAM dinamica nel VIC è in grado di ripristinare tutte le 256 righe in meno di 3,66 millisecondi. Il circuito di ripristino utilizza il segnale *RAS per l'indirizzamento delle righe. Esso svolge il proprio compito mentre il computer è impegnato in altre funzioni, e non durante il periodo di accesso alla RAM.

La MPU 6510 è controllata da due segnali di clock, illustrati in fig. 73. Essi sono denominati clock di fase 1 (Ø1) e fase 2 (Ø2), e saranno discussi in dettaglio nel cap. 14. Il clock Ø1 è un segnale che pilota i circuiti interni della MPU. Esso è attivo per circa 500 nanosecondi del periodo di 1000 ns del ciclo completo. Il clock Ø2 è un segnale simile, attivo per i restanti 500 ns del ciclo di 1000 ns. Esso pilota il resto del computer, all'esterno della MPU. L'accesso alla matrice di chip 4164 avviene durante Ø2.

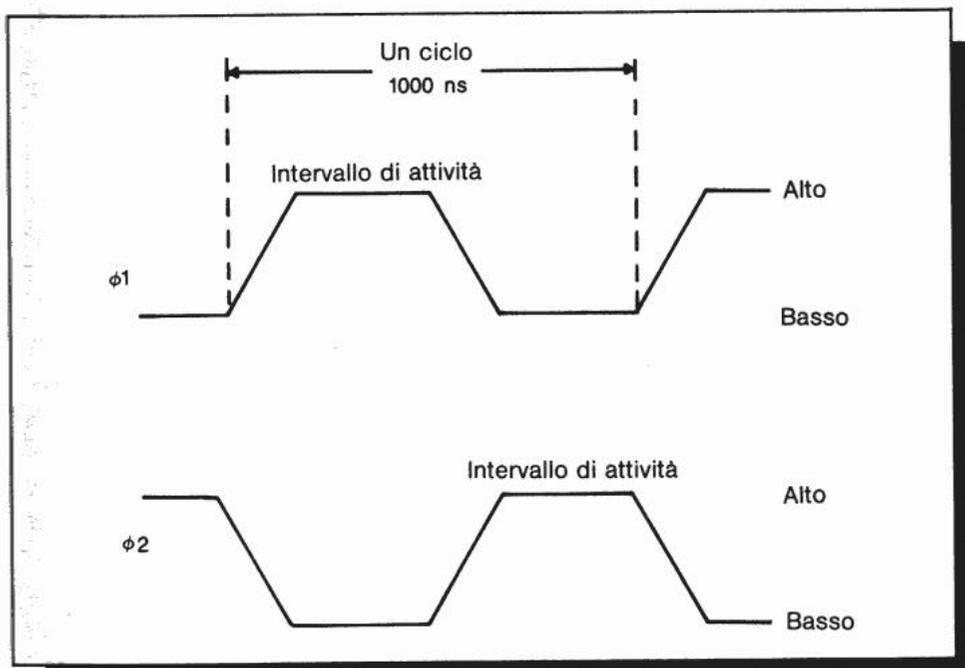



Figura 73. Il C-64 ha un ciclo della durata di 1000 ns. Per circa metà del tempo, è attivo il segnale Ø1, mentre nell'altro semiciclo è Ø2 che pilota le operazioni.

Durante Ø1, mentre la MPU è occupata internamente e la matrice dei chip 4164 è in attesa di essere acceduta, il VIC procede al ripristino delle cariche nelle 256 righe di condensatori presenti nella matrice di memoria.

7

LA MEMORIA DI SOLA LETTURA (ROM)

La configurazione del Commodore 64 prevede la gestione di quattro chip di ROM. Ci sono tre zoccoli per i chip di ROM ed una porta di espansione per la cartuccia. Tutte le quattro entrate sono connesse direttamente nella mappa di memoria: ciò significa che le connessioni degli zoccoli e della porta sono cablate al bus d'indirizzo, al bus di dati ed alle linee di controllo provenienti dalla MPU. Non c'è alcuna necessità di usare un'interfaccia di I/O come i CIA. Le ROM sono inserite direttamente nel nucleo del mondo digitale.

I tre zoccoli sulla piastra del circuito stampato ospitano le tre ROM presenti nel computer: la ROM dei caratteri 2332A da 4K; la ROM del Kernal 2364A da 8K; e la ROM del BASIC 2364A da 8K. I due chip di ROM 2364A, anche se hanno il medesimo codice, presentano migliaia di differenze.

Nel capitolo precedente, si è mostrato che la RAM è un magazzino per i bit binari: ciascun bit può essere installato, rimosso e reinstallato in continuazione. Al contrario, la ROM ha una struttura "rigida": i bit nella ROM sono "incorporati" nei rispettivi contenitori in modo permanente. Una volta che un bit sia stato "incorporato" in un chip, non c'è alcun modo di rimuoverlo. Per modificare l'informazione contenuta in una certa locazione, la ROM dovrà essere fisicamente sostituita.

I due chip 2364A di ROM ospitano il BASIC ed il sistema operativo Kernal. Essi iniziarono la loro vita come due chip identici; furono costruiti per contenere bit in locazioni ampie un byte, come nella RAM. Tuttavia, un chip di RAM dispone di circuiti flip-flop o di microcondensatori per contenere i bit durante il funzionamento del computer. Un chip di ROM non ha né gli uni né gli altri: in cia-

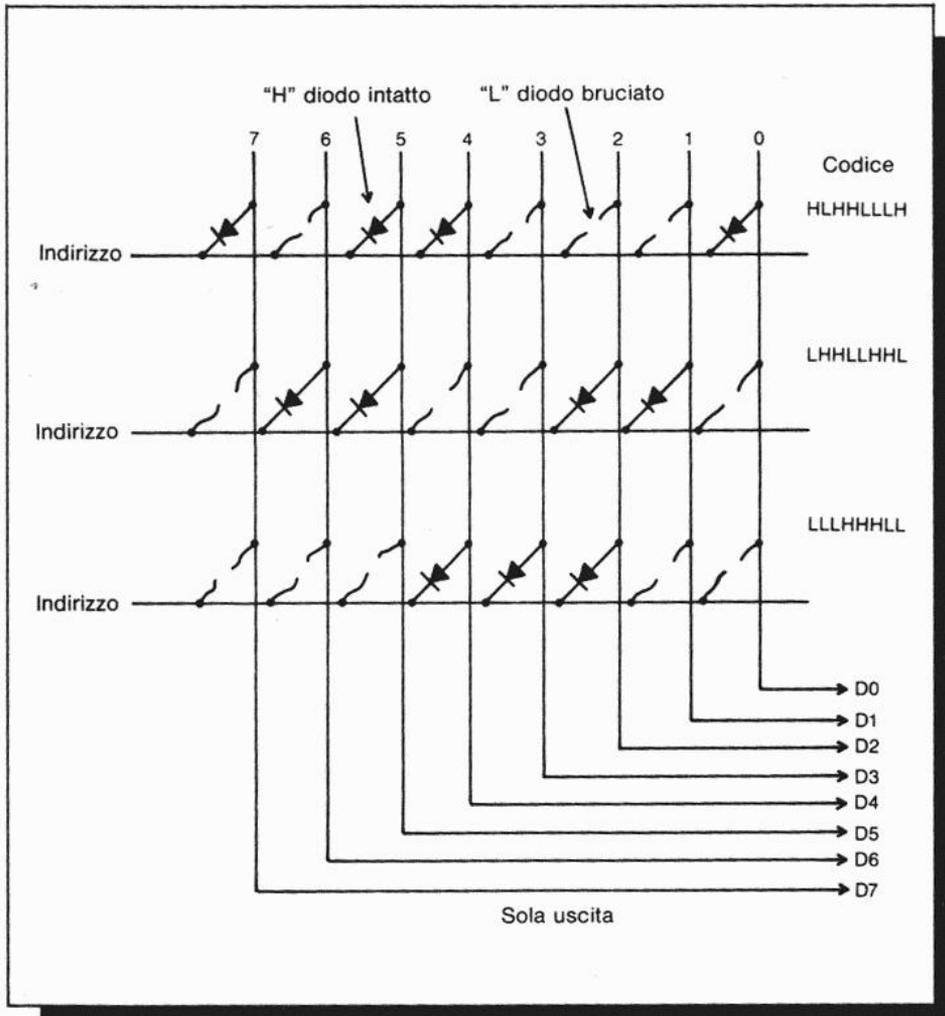



Figura 74. Un byte di bit può essere inserito stabilmente in un indirizzo tramite diodi. Un diodo intatto avrà un'uscita H, mentre un diodo bruciato non presenterà alcuna tensione in uscita, che quindi avrà un valore L.

scun contenitore di bit è installato un componente. Per esempio, tale componente potrebbe essere un diodo, come mostrato in fig. 74.

La ROM, come ogni matrice di memoria, è organizzata in righe e colonne. Le righe sono collegate al bus di indirizzi, mentre le otto colonne sono connesse al bus di dati. Ciascun riga ha il proprio indirizzo. Ciascuna colonna è connessa ad ogni indirizzo. Tra le righe e le colonne potrebbe essere inserito un diodo. C'è un diodo microscopico all'intersezione di ciascuna riga con ciascuna colonna. In fig. 75, l'indirizzo di riga 0010 è connesso a otto diodi. I catodi dei diodi sono connessi alla riga, mentre gli anodi dei diodi sono connessi alle otto colonne. Mentre tutti gli otto catodi sono con-

nessi in comune con la riga 0010, gli anodi sono connessi separatamente alle otto colonne.

A loro volta, le colonne sono collegate al bus di dati. Allorché viene composto l'indirizzo 0010, gli otto diodi entrano tutti in conduzione, con la tensione che va dal catodo all'anodo. Alle colonne D7-D0 sarà applicato un valore "alto" di tensione, corrispondente al valore binario "1". Quindi, le colonne invieranno la sequenza 11111111 sul bus di dati, attraverso cui saranno trasmessi alla MPU.

Supponete di essere il produttore di questa ROM. Se desideraste che l'indirizzo 0010 non invii in uscita la sequenza binaria 11111111, ma bensì la sequenza 10011100, dovreste fare qualche modifica. Allo scopo, dovreste modificare alcuni diodi, per produrre in uscita la sequenza desiderata. Un'analisi della modifica dimostrerebbe la necessità di modificare i bit D6, D5, D1 e D0. I bit D7, D4, D3 e D2 dovrebbero restare invariati, poiché ciascuno di

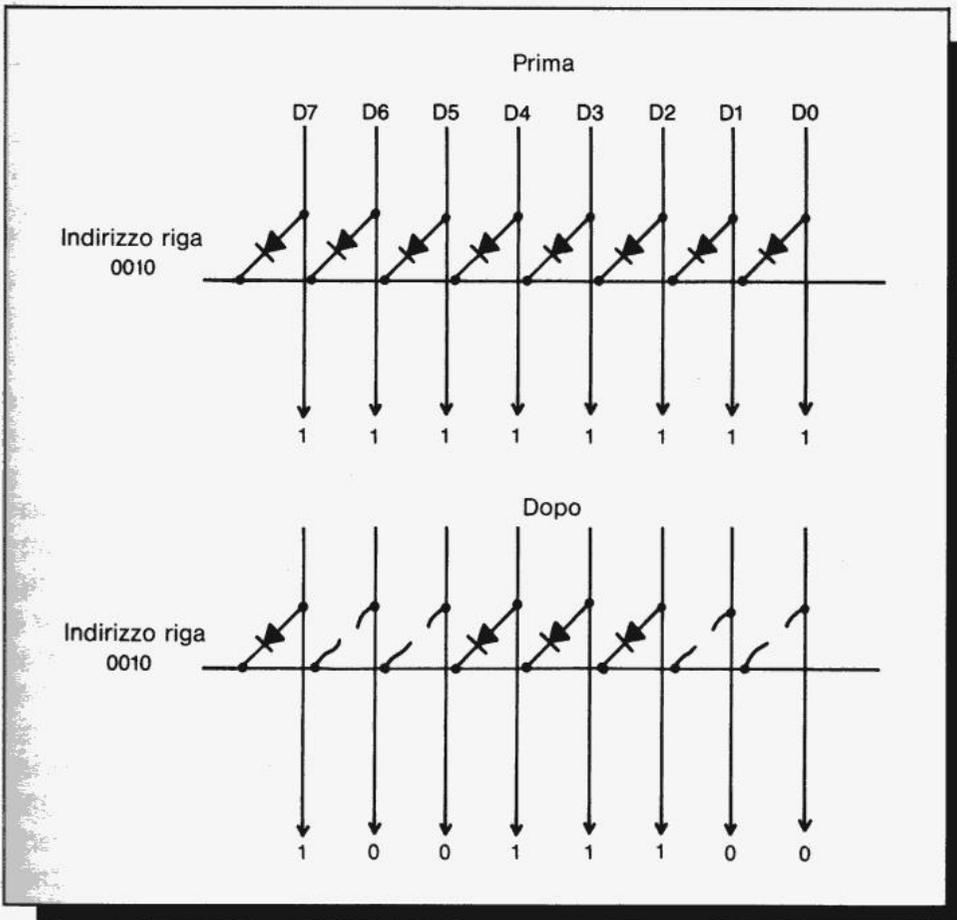



Figura 75. Un indirizzo di riga su una ROM inizia la propria "vita" con tutti i diodi intatti: tutti i bit in uscita saranno H, cioè 1. In seguito, ogni posizione di bit il cui diodo sarà stato bruciato presenterà in uscita il valore L, cioè 0.

essi produce già un "1", come richiesto, mentre i bit D6, D5, D1 e D0 dovrebbero fornire un valore "0" in uscita.

La tecnica consiste nell'applicare una tensione alta sui diodi in cui dovrà essere installato il valore "0". In tal modo, si otterrà la "bruciatura" dei diodi che congiungono le colonne D6, D5, D1 e D0 con la riga all'indirizzo specificato. Tali diodi diverranno circuiti aperti, e pertanto non potranno più presentare un valore "alto" in uscita. Quindi, se un diodo in conduzione rappresenta un "1", mentre un diodo bruciato rappresenta uno "0", il dato all'indirizzo 0010 diverrebbe 10011100, che è la sequenza desiderata.

Anche se questo procedimento funzionasse, esso sarebbe troppo lento in fase di produzione effettiva della ROM. Quando una ROM viene progettata, sono realizzati modelli estesi di circuito stampato. Le giunzioni che dovranno contenere un diodo o un transistor saranno chiaramente definite nel modello: esse diverranno le locazioni riga-colonna che emetterebbero "1" in uscita. Le locazioni riga-colonna che dovranno fornire "0" in uscita saranno lasciate aperte. Una volta che i modelli saranno stati realizzati, essi saranno ridotti fotograficamente ed utilizzati per la produzione della ROM.

Pertanto, anche se i chip 2364 erano identici all'inizio, essi diverranno entità diverse dopo essere stati configurati internamente secondo i rispettivi modelli. Nel C-64, i due chip 2364 diventano le ROM del Kernal e del BASIC.

Diagramma a blocchi

Ci sono quattro parti principali in una ROM tipica, oltre agli ingressi di alimentazione e di terra, o massa. Per esempio, esaminiamo il chip 2332A, la ROM dei caratteri. La piedinatura di tale chip in fig. 76 mostra 24 connessioni. Le connessioni conducono tutte a microscopici circuiti, inaccessibili per voi. Sebbene tali circuiti siano troppo piccoli per poter operare direttamente su di essi, potrete eseguire accurati test tramite i piedini del chip.

Nel diagramma a blocchi di fig. 77, notate la matrice di memoria. Essa è organizzata nel formato 4096 x 8: ciò significa che la ROM contiene 4096 locazioni di un byte. Le locazioni possono essere immaginate come costituenti una pila, con la locazione 0 all'estremità superiore e la locazione 4095 sul fondo della pila. In realtà, la configurazione della matrice è simile ad una griglia, però le connessioni costituiscono una pila, come la RAM statica, per cui essa sarà considerata in questo modo.

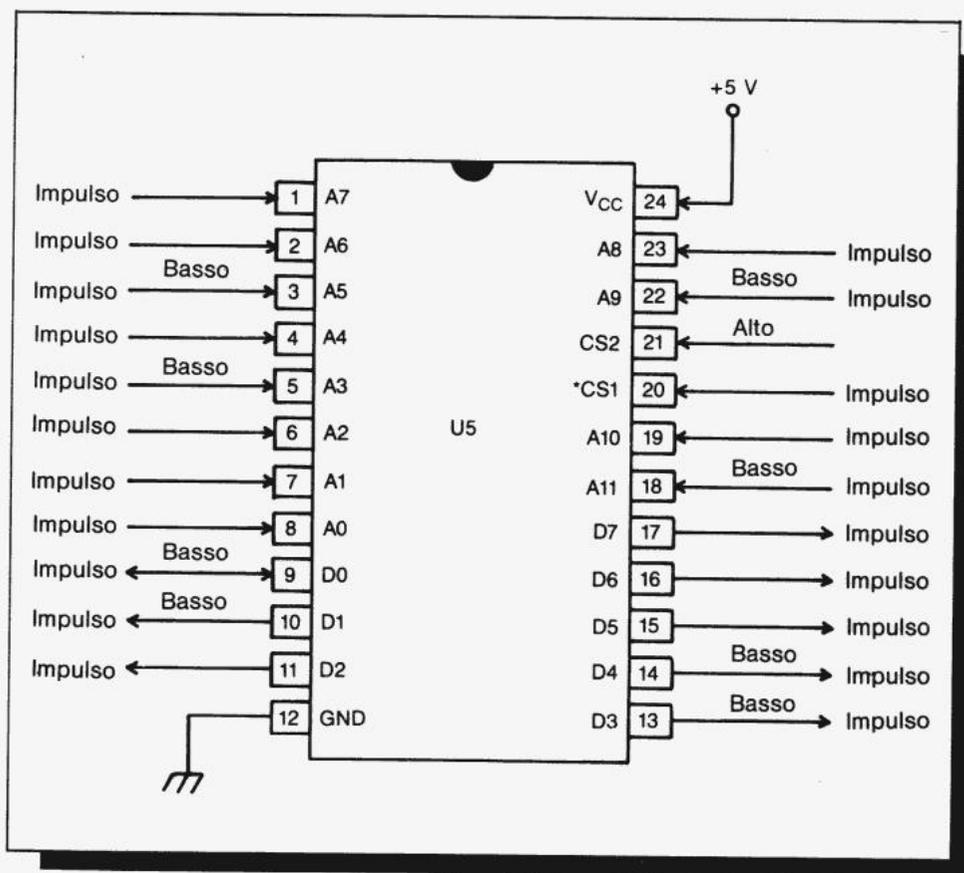



Figura 76. La ROM dei caratteri 2332 indicherà questi valori di tensione su una sonda logica.

Al fine di poter indirizzare 4096 locazioni distinte, è necessario un bus di indirizzo con 12 linee, poiché ci sono 4096 combinazioni distinte di 12 bit. Per poter indirizzare una delle locazioni interne, le 12 linee sono in grado di selezionare una qualsiasi del gruppo. Per esempio, se voleste indirizzare la locazione 185, dovreste inviare la sequenza di bit 000010111001 sulle 12 linee di indirizzo. Tale sequenza attiverebbe la locazione 185, lasciando inattive tutte le altre.

Le 12 linee di indirizzo A11-A0 sono le connessioni effettuate coi piedini 18, 19, 22, 23, 1, 2, 3, 4, 5, 6, 7 e 8. Le linee entrano nel contenitore e sono connesse ad un circuito interno noto come decodificatore d'indirizzo. Nel decodificatore, la sequenza di valori "alto" e "basso" viene valutata e sono prodotte le corrispondenti tensioni di controllo. Queste tensioni vengono quindi elaborate nella matrice di memoria ed attivano la singola locazione desiderata.

Una volta che tale locazione sarà stata acceduta, la tensione applicata all'indirizzo di riga seguirà i percorsi obbligati di fig. 75. Tali

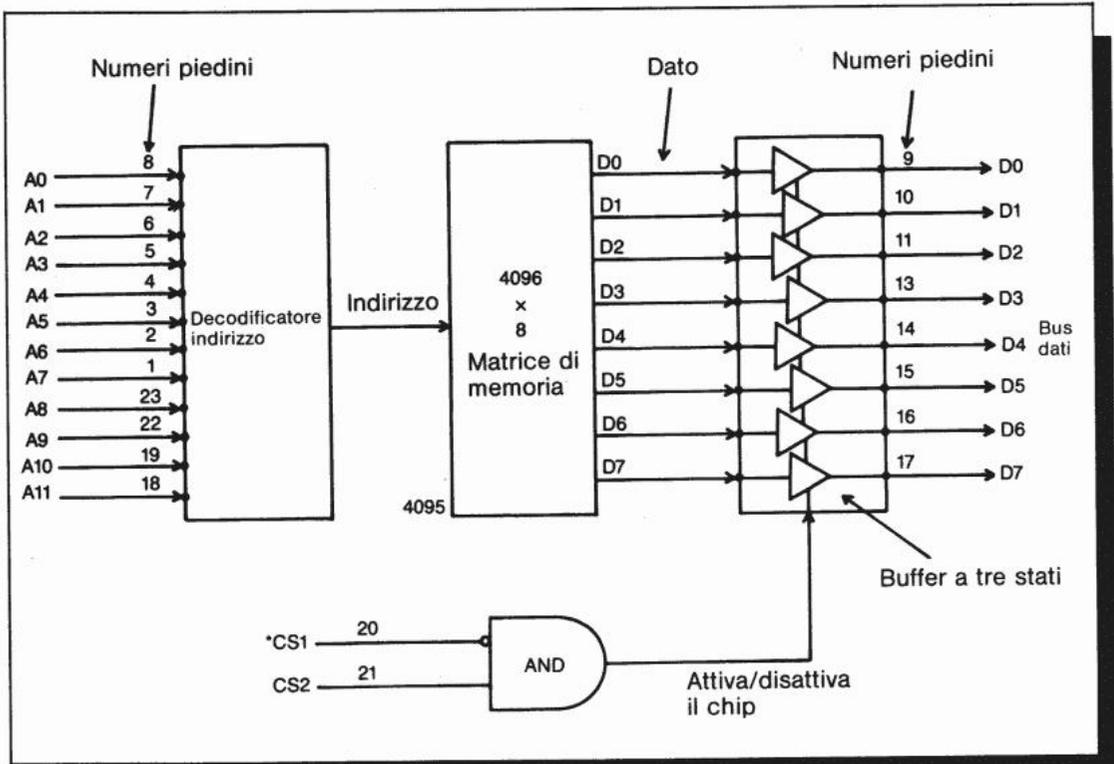



Figura 77. La ROM viene attivata tramite i due piedini CS. Gli indirizzi interni sono abilitati tramite le linee d'indirizzo. Dopodiché, il dato nella locazione indirizzata potrà uscire attraverso i buffer ed essere avviato sul bus di dati.

percorsi attraversano componenti, quali i diodi, che sono connessi dalla linea di riga alle linee di colonna. I percorsi con componenti intatti trasmettono il valore "alto" della tensione; invece, i percorsi bruciati durante la produzione non trasmettono tale valore e mantengono lo stato "basso". Il byte di alti e bassi attraversa le colonne fino allo stadio successivo. Questi contenitori di bit possono solo trasmettere valori logici, cioè essere letti; non possono ricevere valori logici, cioè essere scritti. Le configurazioni di bit sono "fuse" in modo permanente nella matrice di memoria.

Il successivo stadio nella ROM è un insieme di buffer a tre stati. I buffer possono essere attivati e disattivati da un altro circuito nella ROM, che discuteremo in seguito. Quindi, i buffer trasmettono i valori logici dalle otto colonne di uscita della matrice alle otto connessioni collegate al bus di dati, D7-D0. Tali connessioni sono i piedini 17, 16, 15, 14, 13, 11, 10 e 9.

Tra le dodici linee di indirizzo entranti e le otto linee di dati, si ottengono 20 piedini. I piedini 24 e 12 sono +5 volt e massa, rispettivamente. Restano due piedini: il 21 ed il 20, denominati CS2 e *CS1.

L'asterisco indica che la funzione del piedino viene attivata quando è applicato un valore basso di tensione. Nel gergo del computer, un altro termine per indicare l'attivazione è abilitazione. Pertanto, si dice che l'asterisco indica una condizione in cui il piedino corrispondente viene abilitato quando è applicata una tensione bassa. *CS1 è abilitato da una bassa tensione. Un nome di piedino senza asterisco indica solitamente che tale piedino viene abilitato dall'applicazione di un valore alto di tensione. Il "basso" indica tipicamente un valore di tensione prossimo a zero volt, mentre un valore "alto" è tipicamente prossimo a +5 volt.

I due piedini *CS1 e CS2 servono per la selezione del chip ("chip select"). Il chip sarà abilitato solo se *CS1 riceve un valore basso e CS2 un valore alto. Altrimenti, il chip resterà in attesa. Per riassumere, il chip sarà abilitato da una di quattro possibili condizioni. Tali condizioni sono illustrate nella tab. IV.

I due piedini per la selezione del chip sono connessi ad una porta AND interna. Le porte AND saranno discusse in dettaglio nel cap. 10. Questo particolare circuito di porta AND sarà abilitato soltanto dall'applicazione di un valore basso su *CS1 e di un valore alto su CS2. Quando questa combinazione di valori di tensione è applicata correttamente, la porta AND conduce. A sua volta, la porta è connessa ai buffer a tre stati all'uscita della ROM. La porta AND conduce allorché la corretta combinazione di "alto" e "basso" viene applicata ai piedini 20 e 21, ablitando così il buffer a tre stati. Tale buffer consente alla locazione indirizzata di inviare in uscita sul bus di dati il proprio contenuto. In questa ROM, il contenuto del dato fa parte di un carattere che sarà visualizzato sullo schermo TV.

Il segnale CS2 al piedino 21 richiede un valore alto per l'abilitazione. Sul circuito in fig. 78, potete vedere che CS2 è connesso direttamente alla linea di alimentazione a +5 volt. Tale linea svolge in questo caso due funzioni distinte. Essa alimenta l'intero chip tramite il piedino 24. Ivi è anche connesso un condensatore di filtrag-

Tabella IV. Selezione del chip 2332 di ROM.

		Ingresso piedino 20 *CS1	Ingresso piedino 21 CS2	Reazione del chip
Quattro possibili condizioni	1	L	L	OFF
	2	L	H	ON
	3	H	L	OFF
	4	H	H	OFF

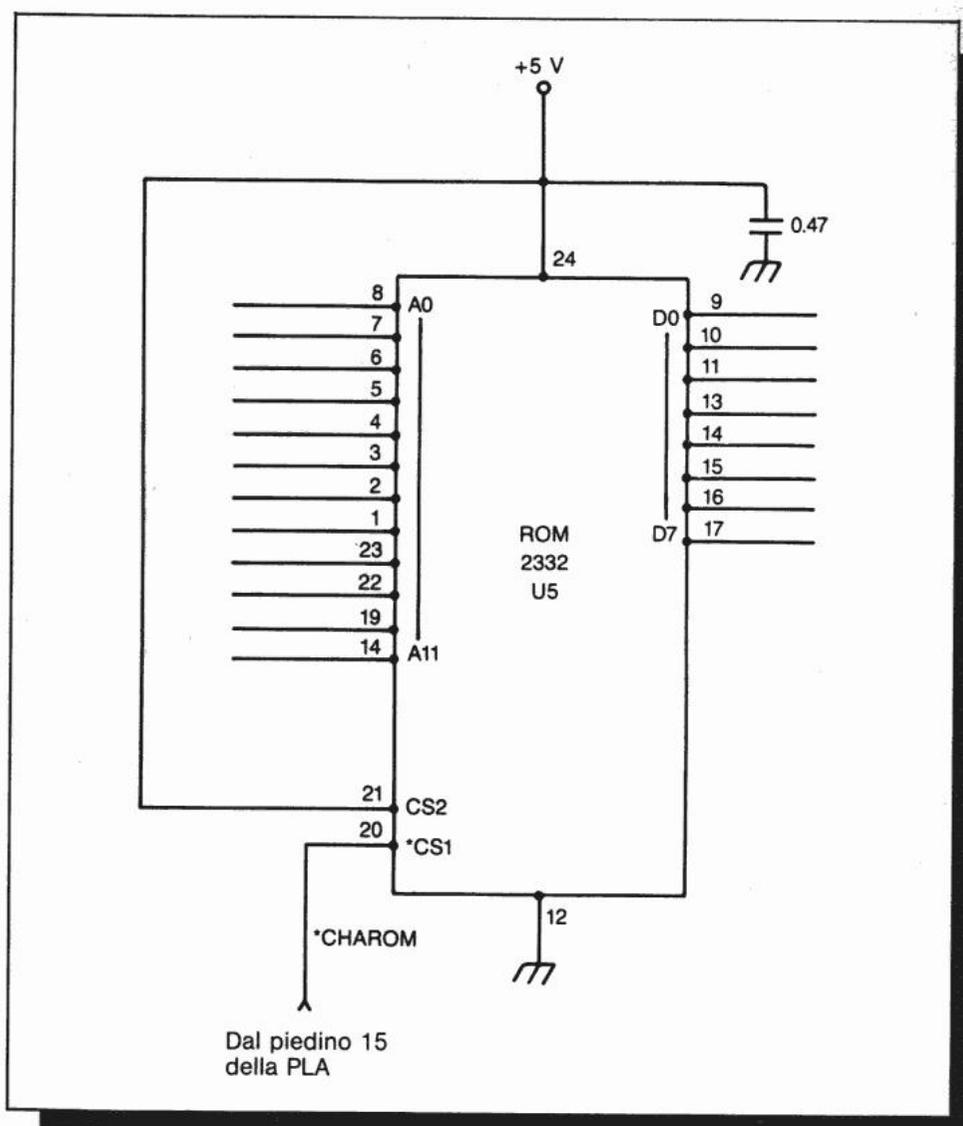



Figura 78. Il piedino 21 è sempre tenuto alto, poiché è collegato permanentemente a +5 volt.

gio ("bypass") da 0,47 μF, che serve a filtrare i disturbi di alimentazione a +5 volt. Oltre che per l'alimentazione del chip, la tensione a +5 volt serve anche per abilitare CS2, applicando il valore alto al piedino CS2 in modo permanente. La tensione a +5 volt mantiene costantemente abilitato il piedino CS2. In questo computer, CS2 è superfluo: esso non è necessario per l'operazione di selezione del chip. Pertanto, esso viene tenuto costantemente abilitato tramite la connessione al valore "alto" di tensione. La funzione di selezione del chip viene svolta interamente da *CS1. In un computer diverso, potrebbero essere necessari sia CS2 che *CS1, ma nel C-64 solo *CS1 è necessario per la selezione del chip.

*CS1, il piedino 20, è connesso al piedino 16 del chip della PLA, che sarà trattato più avanti nel capitolo. Il piedino 16 della PLA invia in uscita un segnale chiamato *CHAROM. Il nome è una contrazione di "Character ROM" (ROM dei caratteri): infatti, esso è il segnale che abilita la ROM dei caratteri. Allorché il segnale *CHAROM diviene basso, la ROM dei caratteri sarà abilitata ed invierà in uscita il contenuto della locazione all'indirizzo presente sul relativo bus. Il bus di dati riceverà in uscita la configurazione binaria del carattere emesso dalla ROM.

Per la maggior parte del tempo, *CHAROM è tenuto alto ed il chip resta in attesa. Il segnale *CHAROM è originato dalla MPU. Esso viene inviato al chip 2332A attraverso la PLA. Il nome completo del chip 2332A è ROM per la generazione dei caratteri. Le 4096 locazioni in tale chip contengono tutte le forme dei caratteri visualizzabili sullo schermo TV. Sono compresi le lettere, i numeri, i segni di punteggiatura e tutti gli altri simboli che vedete sulla tastiera. Quando programmate il C-64 per visualizzare tali forme, il chip 2332A è abilitato con un valore basso sulla linea *CHAROM, e le configurazioni del carattere nella ROM sono inviate in uscita dai bit presenti nella matrice.

Ogni carattere visualizzato è composto da una griglia di punti luminosi in una matrice 8 x 8. Per poter vedere un carattere completo, dovrete indirizzare otto locazioni di ROM. Ciascun carattere è costituito da un insieme di otto byte, in cui ogni byte rappresenta una riga della configurazione del carattere. Ogni bit in un byte controlla un punto. Un valore alto in un contenitore di bit causa l'accensione del puntino corrispondente sullo schermo, mentre un valore basso causa lo spegnimento del puntino.

L'uscita della ROM dei caratteri lascia il chip attraverso le linee D7-D0 del bus dati. Tale uscita va agli ingressi D7-D0 del VIC, che riceve le informazioni sulla forma del carattere e le elabora, per poi inviarle al TV per la visualizzazione.

La ROM dei caratteri

La ROM dei caratteri ha una memoria di 4096 byte. Internamente, i loro indirizzi vanno da 0 a 4095. Nello schema di memoria del computer da 64K, le locazioni della ROM hanno indirizzi compresi tra 53248 e 57343. Ogni gruppo di otto byte contiene le informazioni per la generazione di un singolo carattere completo. Il primo carattere nella ROM, situato nelle locazioni da 53248 fino a 53255, è il simbolo "(@)". Questo è il primo carattere, cui corrisponde il codice numero 0. Il codice numero 1 individua il secondo caratte-

re dell'insieme. Esso è situato a partire dalla locazione 53256 fino alla 53263 e rappresenta la lettera maiuscola "A". Riesaminando la fig. 55, dovreste ricordare il modo in cui il contenuto binario delle locazioni e la "A" risultante costituivano un blocco sullo schermo TV.

Nella ROM da 4K, possono essere memorizzati 512 caratteri. Poiché ogni carattere richiede otto byte, e 512 x 8 equivale a 4096, è facile vedere come è organizzata la memoria. I 512 caratteri sono il totale di due insiemi, ciascuno dei quali contiene 256 caratteri. Il primo insieme contiene tutte le lettere maiuscole ed i simboli grafici; il secondo insieme ha un repertorio completo di lettere maiuscole e minuscole. Quando accendete il C-64, la modalità iniziale è prefissata sulle lettere maiuscole. Questa è la modalità impiegata per la programmazione. I codici per la visualizzazione su schermo sono illustrati nella guida per l'utente fornita insieme col Commodore 64.

Le ROM del Kernal e del BASIC

Un computer non sarebbe di alcuna utilità senza un sistema operativo. Questo è un programma che il produttore installa nel computer per renderlo utilizzabile dall'utente. Il sistema operativo può essere posto nella RAM o nella ROM. Esso non fa granché fintanto che è presente il sistema di controllo del computer. Nel Commodore 64, il sistema operativo si trova nelle ROM del Kernal e del BASIC. Entrambe le ROM sono costituite da chip 2364A, con 8K di memoria ciascuno, che gestiscono le operazioni del computer.

Nella fig. 79, le due ROM sembrano piuttosto simili, ed entrambe somigliano alla ROM dei caratteri. Ognuna di esse è in un contenitore DIP da 24 piedini. L'alimentazione a +5 volt è applicata al piedino 24, mentre il ritorno di massa è al piedino 12. Entrambi i chip sono collegati alle linee D7-D0 del bus dati tramite i piedini 17, 16, 15, 14, 13, 11, 10 e 9. Giunti a questo punto nella descrizione, dobbiamo esaminare le differenze tra le ROM; anch'esse, come vedrete, interagiscono.

Innanzitutto, ci sono tredici connessioni di linee di indirizzo, A12-A0. Invece, la ROM dei caratteri disponeva solo di 12 linee, A11-A0. Ciò perché la ROM dei caratteri doveva indirizzare solo 8K. Le ROM del Kernal e del BASIC hanno ciascuna 8K locazioni interne. Sono richiesti 13 bit per indirizzare 8K; ci sono 8K combinazioni possibili di 13 bit. Un'altra differenza è la disposizione per la

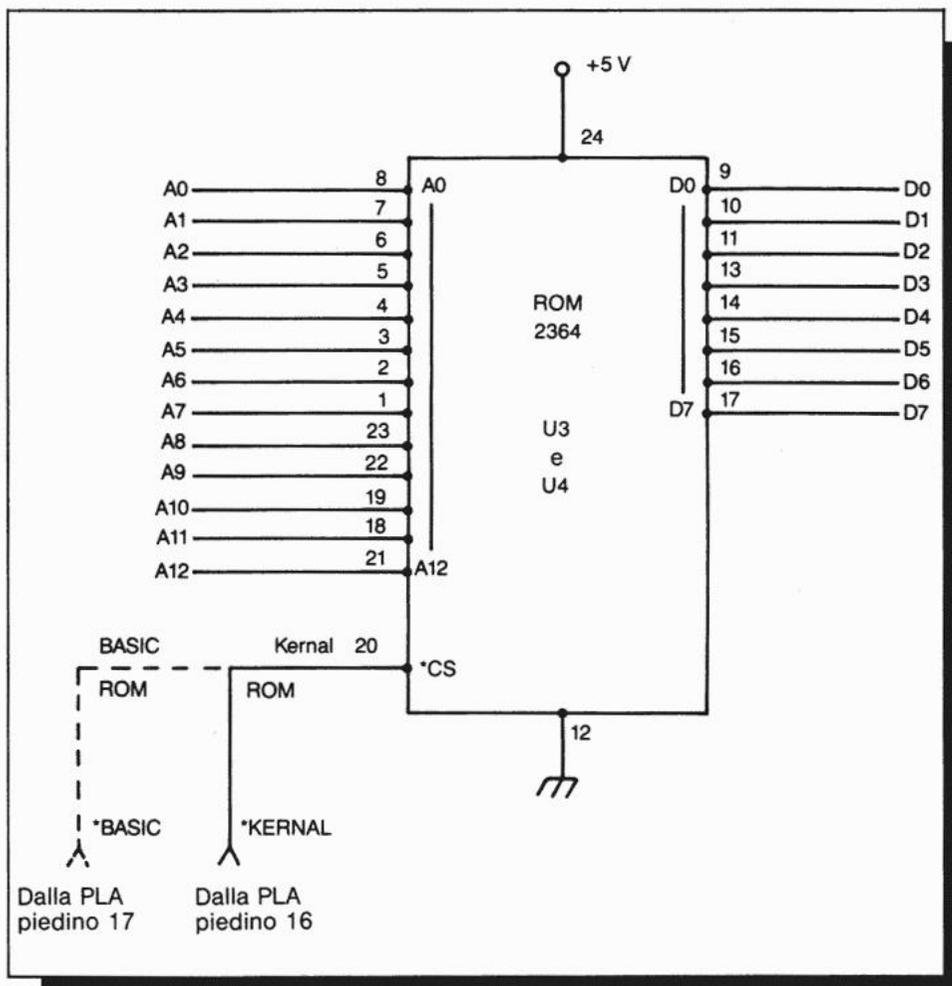



Figura 79. Gli schemi elettrici delle ROM del BASIC e del Kernal sono identici, tranne che per il piedino 20 di selezione del chip. Le uniche differenze interne sono nei dati presenti nei contenitori di bit.

selezione del chip. C'è un solo ingresso di selezione del chip nel 2364A. Esso si trova in corrispondenza del piedino 20 ed è denominato *CS. Ciò significa che il piedino 20 viene tenuto ad un valore logico alto mentre il chip è inattivo, mentre un valore basso abilita il chip. La ROM del Kernal viene attivata quando un segnale basso, chiamato *KERNAL, arriva dal piedino 16 della PLA. La ROM del BASIC viene attivata allorché il segnale *BASIC, proveniente dalla PLA, arriva al suo piedino *CS.

I diagrammi a blocchi interni delle ROM del Kernal e del BASIC sono simili a quello della ROM dei caratteri. Osservate la fig. 80. Entrambe le ROM dispongono di una matrice di memoria all'interno del chip. La matrice è orgnizzata in una configurazione 8192 x 8 ed è connessa ad uno stadio decodificatore.

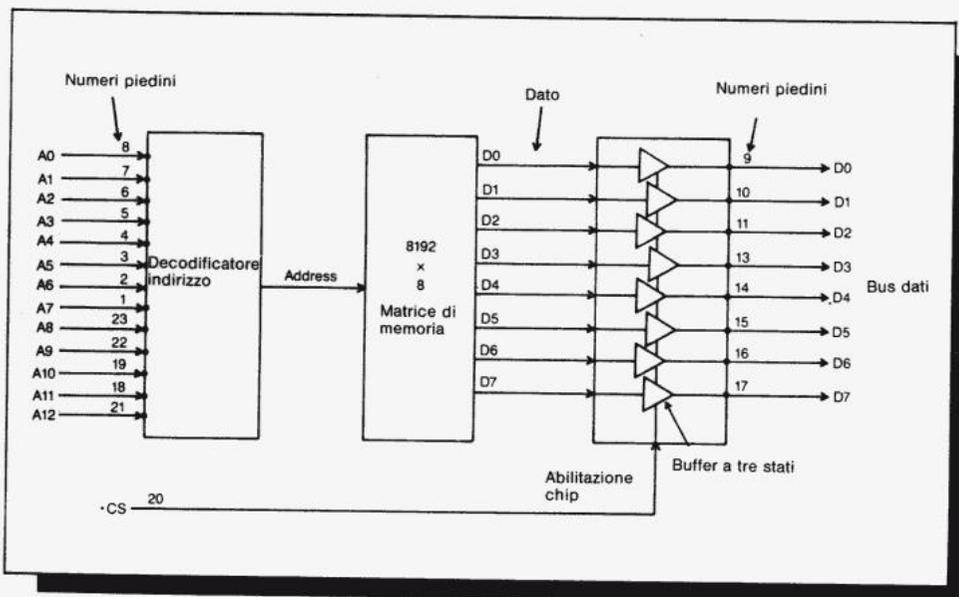



*Figura 80. La configurazione interna dei chip 2364 è simile a quella del chip 2332. Ci sono più linee d'indirizzo poiché la matrice di memoria ha più locazioni. Non è necessario che ci sia una porta AND per la selezione del chip, poiché c'è una sola linea di selezione, *CS, sul piedino 20.*

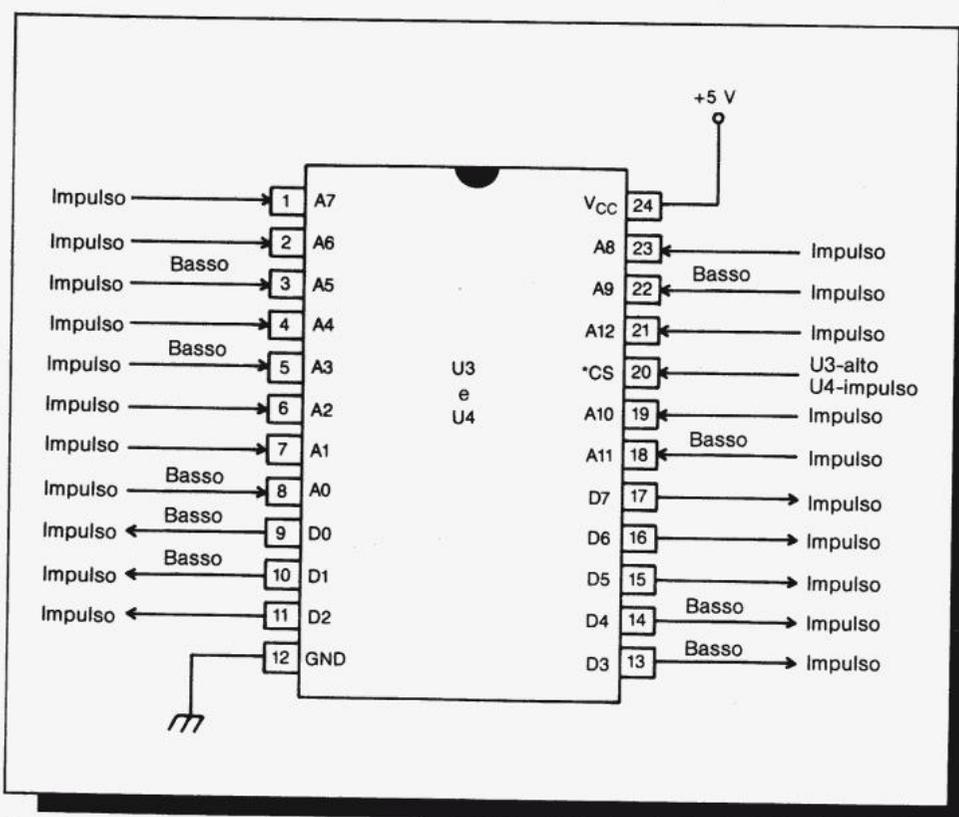



Figura 81. I punti di test nelle ROM del BASIC e del Kernal mostrano i medesimi risultati sia con la sonda logica che col voltmetro, tranne che nel piedino 20.

L'ingresso al decodificatore proviene dalle linee A12-A0 del bus d'indirizzo. L'indirizzo viene decodificato, dopodiché viene attivata la locazione di memoria corrispondente. Da tale locazione, un byte di dati viene inviato ad uno stadio di buffer a tre stati. I buffer sono connessi ai piedini di dati, D7-D0, collegati a loro volta al bus di dati.

Il singolo segnale di selezione del chip non necessita di alcuna porta, poiché esso è l'unico ingresso di selezione. Pertanto, è connesso direttamente ai buffer a tre stati. Quando il *CS è nel suo stato "alto" durante l'attesa, i buffer sono disattivati. Quando un segnale "basso" arriva al piedino *CS, i buffer vengono attivati e trasferiscono il byte di dati indirizzato. Le ROM del Kernal e del BASIC sono identiche, a parte i dati permanenti che la Commodore ha installato in esse. La fig. 81 illustra l'effettiva disposizione dei piedini.

La ROM del BASIC

La ROM del BASIC è chiamata anche *l'interprete* del BASIC: è un traduttore che converte il codice BASIC, da voi digitato nel C-64, nei valori binari alto e basso che saranno memorizzati nella RAM. Il computer non riconosce alcunché, a meno che non sia espresso come stati di tensione alta o bassa. Le tensioni sono le sole entità che la RAM è in grado di immagazzinare nei propri flip-flop o condensatori.

Alcuni piccoli programmi e dati sono presenti in modo permanente nei contenitori di bit della ROM del BASIC. Per esempio, supponete di voler cancellare il contenuto dello schermo TV. Dovrete pigiare il tasto CLR/HOME: si formerà uno stato logico ed il sistema indirizzerà una certa locazione nella ROM del BASIC. In tale locazione, inizia un programmino composto da byte di valori alto e basso. L'indirizzamento del primo byte avvia l'esecuzione del programma. Questo emetterà in uscita altre sequenze di alto e basso, che causeranno prontamente la pulizia dello schermo.

Nella ROM del BASIC ci sono centinaia di programmini in linguaggio macchina, che svolgono tutte le istruzioni del BASIC e rispondono a qualsiasi esigenza di calcolo ed elaborazione dei dati. La ROM viene attivata da circa 65 parole-chiave speciali. Per produrre tali parole-chiave, sono impiegati i tasti delle lettere maiuscole o minuscole ed i numeri da 0 a 9. Anche alcuni altri simboli sono utilizzati per produrre le parole-chiave del BASIC.

Le parole-chiave sono i comandi del BASIC a voi ben noti: per esempio, CHR$, DATA, GOTO, e così via. Quando inserite una di

queste parole-chiave, viene indirizzata la ROM del BASIC e viene eseguito un piccolo programma che svolge la funzione associata alla parola-chiave. Potrete trovare le parole-chiave ed altri dettagli nella vostra guida per l'utente.

La ROM del Kernal

Mentre la ROM del BASIC è una raccolta di qualche centinaio di programmini che eseguono i comandi della parole-chiave del linguaggio BASIC, la ROM del Kernal contiene i programmi che svolgono il resto dei compiti del sistema operativo. Innanzitutto, il Kernal provvede ad "inizializzare" la macchina all'accensione del computer, affinché i registri e tutti gli altri chip pertinenti siano predisposti all'azione.

In secondo luogo, il Kernal attiva l'editor di schermo nel computer. Questo consente al C-64 di esaminare i caratteri digitati sulla tastiera e di visualizzarli nei blocchi corrispondenti sullo schermo TV. L'editor di schermo vi offre il controllo sul cursore. Inoltre, esso risponde ai comandi per la cancellazione e l'inserimento.

In terzo luogo, il Kernal consente l'accesso ad una miriade di subroutine, per mezzo di una tabella di salto. Quest'ultima contribuisce notevolmente alla "longevità" del computer. Col passar del tempo, il Commodore 64 non tenderà a divenire obsoleto con la stessa rapidità con cui saranno introdotte nuove routine: la tabella di salto consentirà al vostro computer di adattarsi rapidamente ad un numero elevato di nuove subroutine.

Allorché accendete il Commodore 64, il Kernal intraprende la propria sequenza di inizializzazione del computer. Esso stabilisce nella RAM una sezione chiamata pila ("stack"). Dopodiché, cancella la modalità decimale di funzionamento. Successivamente, il Kernal esamina i circuiti del contenitore della cartuccia di ROM: qualora tale cartuccia fosse inserita, il controllo della macchina sarebbe trasferito al sistema della cartuccia. Se il contenitore fosse vuoto, allora il Kernal manterrebbe il controllo e continuerebbe la procedura di inizializzazione.

Dopodiché, il Kernal rivolge la sua attenzione a tutti i dispositivi di ingresso/uscita ed ai relativi registri. Questi saranno discussi più avanti nei capitoli 16, 17, 18 e 19. Viene inizializzato il bus seriale. I CIA sono predisposti ad una scansione costante della tastiera. Viene attivato il timer da 50 Hz nella CIA. Viene inizializzato il chip del SID e viene selezionata la mappa di memoria del BASIC. Il motore della cassetta viene disattivato.

Inoltre, il Kernal contiene una speciale routine diagnostica che effettua un controllo sulla RAM. Il Kernal esegue tale routine all'inizio, per accertarsi dell'integrità dei chip della RAM. Una volta che la RAM abbia superato il controllo, il Kernal definisce i puntatori di memoria che indicano l'inizio e la fine della RAM. Viene quindi inizializzata la prima pagina della RAM, cioè la pagina 0. Dopodiché, viene predisposto il circuito di buffer per l'unità a cassetta di nastro.

Successivamente, il Kernal pone alcuni indirizzi speciali in determinate locazioni della RAM. Tali indirizzi saranno utilizzati durante alcune attività di I/O. Un'altra piccola tabella di salto viene installata dal Kernal nella sezione bassa della RAM. Viene ripulito lo schermo TV; le variabili dell'editor di schermo vengono azzerate.

Tutti questi passi svolgono i compiti gestionali iniziali, che il Kernal deve eseguire per mettervi in grado di iniziare la vostra programmazione in BASIC. Al termine di tutto ciò, la ROM del BASIC viene indirizzata e la scritta READY ("pronto") comparirà sullo schermo. Il programma dell'editor di schermo, residente nel Kernal, lavorerà ora insieme con voi, al fine di visualizzare i dati che inserirete dalla tastiera.

Tabelle di salto

Come potete vedere, il sistema operativo del C-64 è dettagliato e complesso. Esso è stato accuratamente inserito nella matrice di memoria da 8K del chip di ROM 2364A. La configurazione è critica: se un bit di importanza vitale in un byte si rovinasse, l'intero blocco di 8K di programmazione potrebbe diventare inutilizzabile.

Come la ROM del BASIC, il Kernal è riempito con molti programmi operativi. Tuttavia, i programmi del Kernal non sono attivati dalle parole-chiave del BASIC, ma bensì sono attivati da codici numerici in linguaggio macchina. Comunque, i dati inviati in uscita al resto del computer sono costituiti da codici in linguaggio macchina, sia per il BASIC che per il Kernal. Tali codici rappresentano istruzioni e dati che il computer è in grado di comprendere ed elaborare.

I programmi di controllo del Kernal sono situati nelle locazioni iniziali del chip. Il Kernal dispone di 39 routine di ingresso/uscita e di un certo numero di altri programmi di gestione. Tali routine occupano la maggior parte delle locazioni indirizzabili del chip. Il codice della tabella di salto è situato in prossimità della fine della

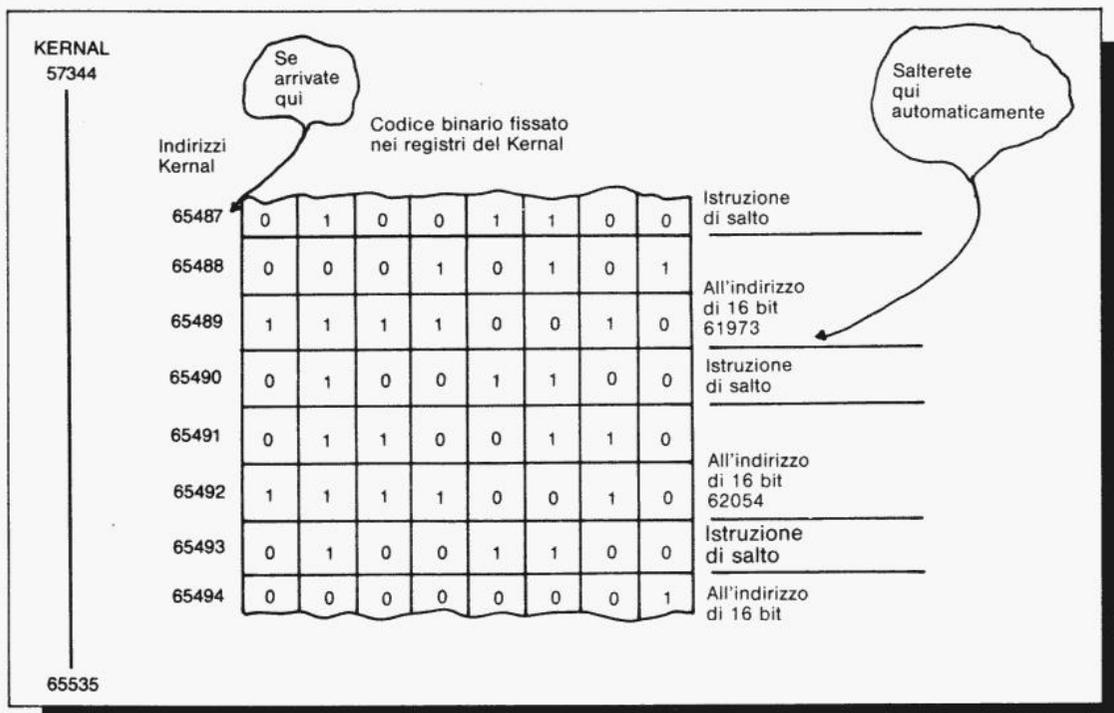



Figura 82. ***Agli indirizzi più alti della ROM del Kernal, si trova una speciale tabella di salto. Tale tabella consiste di un certo numero di gruppi di dati di 3 byte. Ogni gruppo di 3 byte è costituito da un'istruzione di salto di un byte e da un indirizzo di due byte. Indirizzando uno dei gruppi di dati, si ottiene l'istruzione di salto all'indirizzo memorizzato.***

lista di indirizzi. La tabella di salto è un raggruppamento di indirizzi, ognuno dei quali contenente un dato, come illustrato in fig. 82.

Il dato in ciascun indirizzo è un altro indirizzo. Gli indirizzi memorizzati nella tabella di salto sono gli indirizzi iniziali delle varie routine memorizzate nella sezione iniziale della ROM del Kernal. Quando scrivete un programma in linguaggio macchina, e desiderate ottenere i servizi di una routine del Kernal, dovrete indirizzare la locazione appropriata nella tabella di salto. Non appena tale locazione viene indirizzata, essa viene attivata: il suo contenuto, cioè l'indirizzo iniziale della routine desiderata, sarà emesso in uscita. Cioè, l'indirizzo iniziale della routine desiderata viene posto sul bus di indirizzo e si può accedere alla routine.

Ci si potrebbe chiedere il perché di questo metodo indiretto per accedere alla routine. Perché non indirizzare direttamente la routine del Kernal? La risposta è che i progettisti del Commodore 64 hanno deciso di rendere i modelli attuali operativamente compatibili con le versioni future del computer.

Col passar del tempo, si apporteranno continui miglioramenti alle prestazioni del C-64. Anche una piccola modifica potrebbe rendere inutilizzabile un nuovo sistema operativo in un vecchio

modello. Al fine di poter impiegare un nuovo sistema operativo sulle vecchie macchine, cioè rendere "trasportabile" il sistema operativo, è stato adottato il metodo della tabella di salto. Questa è stata progettata per rendere standard le routine di gestione degli ingressi, delle uscite e della memoria del C-64, per i seguenti motivi.

Nelle modifiche previste, non si prevede un cambiamento sostanziale del contenuto delle routine attuali. Anche se ciò avvenisse, esse dovrebbero ancora essere eseguibili dalla MPU 6510 con la sua memoria dinamica senza eccessive complicazioni. Ciò che si prevede di modificare sono gli indirizzi delle routine. Se gli indirizzi delle routine cambiassero, letteralmente migliaia di programmi su nastro o su disco diverrebbero obsoleti. Un mucchio di programmi scritti con tanta fatica non funzionerebbero con queste modifiche nel sistema operativo. Ecco perché viene impiegata la tabella di salto.

Allorché viene prodotto un nuovo chip del Kernal, la tabella di salto sarà situata nelle medesime posizioni occupate dai suoi predecessori. I contenuti delle locazioni, che sono gli indirizzi delle routine, potranno essere modificati. In tal modo, i vostri programmi indirizzeranno ancora le medesime locazioni nella tabella di salto. I nuovi indirizzi contenuti in tali locazioni punteranno ai nuovi indirizzi delle routine. Non vi accorgerete di alcuna differenza durante l'esecuzione del programma.

Non ho menzionato il fatto che la tabella di salto contiene alcuni indirizzi di programmi che non si trovano nel Kernal: tali indirizzi esterni al chip si trovano sulla ROM del BASIC. Ciò è dovuto al fatto che la ROM del BASIC contiene molte utilissime routine. Un programmatore, anziché scrivere personalmente qualcuna di queste routine, può semplicemente porre nel proprio programma un indirizzo per accedere alla tabella di salto. Questa, a sua volta, indirizzerà una routine nella ROM del BASIC, che sarà prontamente eseguita. Come risultato, il programmatore avrà risparmiato il tempo richiesto per scrivere la routine ed incorporarla nel proprio programma globale.

La matrice logica programmabile (PLA)

C'è un'altra ROM nel Commodore 64. Di solito, essa non viene definita come ROM poiché non viene usata come una memoria di sola lettura, ma bensì per svolgere un ruolo di decodifica. Si tratta

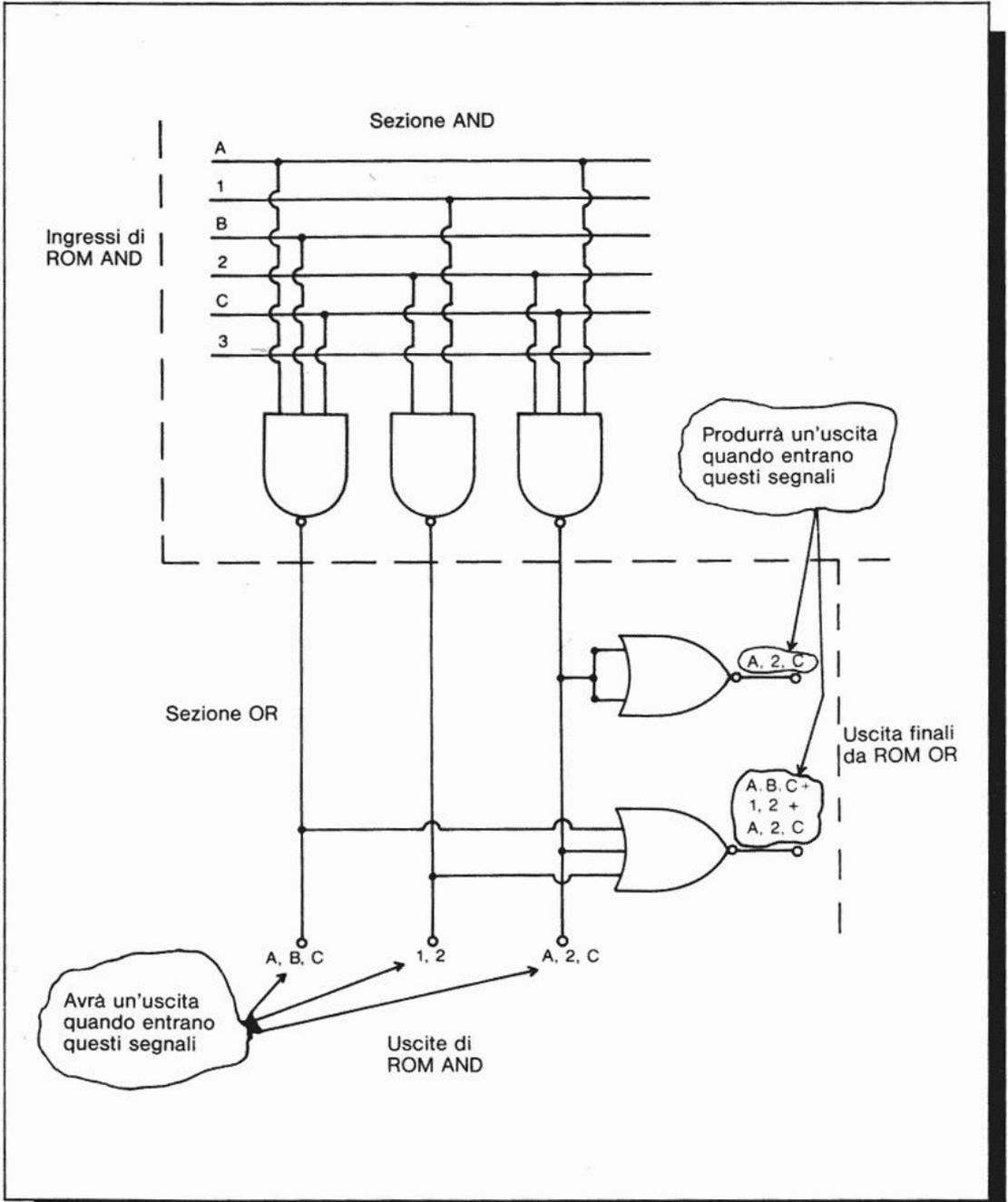



Figura 83. Una matrice logica programmabile (PLA) è un insieme di porte AND che ricevono un ingresso ed un insieme di porte OR che producono un'uscita. Tramite un'opportuna progettazione, una particolare configurazione d'ingresso produrrà sempre la medesima configurazione di uscita. Questo è un modo costoso per produrre un chip di ROM. Tuttavia, la PLA nel C-64 non è impiegata come una ROM; piuttosto, essa viene utilizzata come un decodificatore, per produrre segnali di selezione del chip ed altri segnali di controllo.

del chip 82S100 della PLA: è un DIP da 40 piedini chiaramente raffigurato nella guida alla disposizione dei componenti.

Una PLA è un componente in cui sono incorporati certi tipi di programmazione. Avrete udito parlare delle porte AND e OR; esse saranno descritte dettagliatamente nel cap. 10. Qui saranno discusse in termini di diagrammi a blocchi. Una PLA è una combinazione di due ROM, una delle quali è una ROM AND, mentre l'altra è una ROM OR. Entrambe le sezioni sono illustrate in fig. 83. La ROM AND riceve gli ingressi del chip, mentre la ROM OR fornisce le uscite del chip.

Le porte AND nell'area di ingresso della PLA ricevono i segnali di ingresso che necessitano di una decodifica. Una porta AND non può emettere un segnale alto in uscita, a meno che tutti gli ingressi della porta non siano alti. La porta AND può avere due o più ingressi, ma una sola uscita. L'uscita è alta quando tutti gli ingressi sono alti. La porta AND è come una serratura a combinazione elettronica: essa viene attivata solo in presenza di ingressi tutti alti; altrimenti, resta disattivata.

La porta OR è chiamata così perché presenta un segnale di livello alto in uscita quando almeno uno dei suoi ingressi è alto. La porta OR può avere due o più ingressi, ma una sola uscita.

Anche la porta OR è simile ad una serratura elettronica, che viene attivata quando almeno un valore alto è presente in uno dei suoi terminali di ingresso. A prima vista, la differenza tra la porta AND e la porta OR non sembrerebbe così fondamentale, com'è in realtà. Tuttavia, il computer è realizzabile proprio grazie alle differenze nella logica. La PLA è solo una delle tante applicazioni.

Nella PLA, le porte AND sono in grado di operare una distinzione tra molti ingressi, e di inviare in uscita alle porte OR solo i segnali desiderati. Quindi, alla comparsa dei segnali desiderati, le porte OR saranno in grado di produrre le proprie uscite.

Piedinatura del chip 82S100

Ho già menzionato in questo capitolo che le ROM del BASIC, del Kernal e dei caratteri sono abilitate da alcuni segnali per la selezione del chip, denominati *BASIC, *KERNAL e *CHAROM. L'asterisco nel nome indica che il corrispondente segnale di abilitazione dev'essere basso. Le tre ROM resteranno inattive fintantoché un valore alto è presente sul rispettivo piedino di selezione del chip, *CS, e saranno attivate dalla comparsa di un valore basso. I tre segnali di abilitazione provengono dai piedini 17, 16 e 15 della PLA.

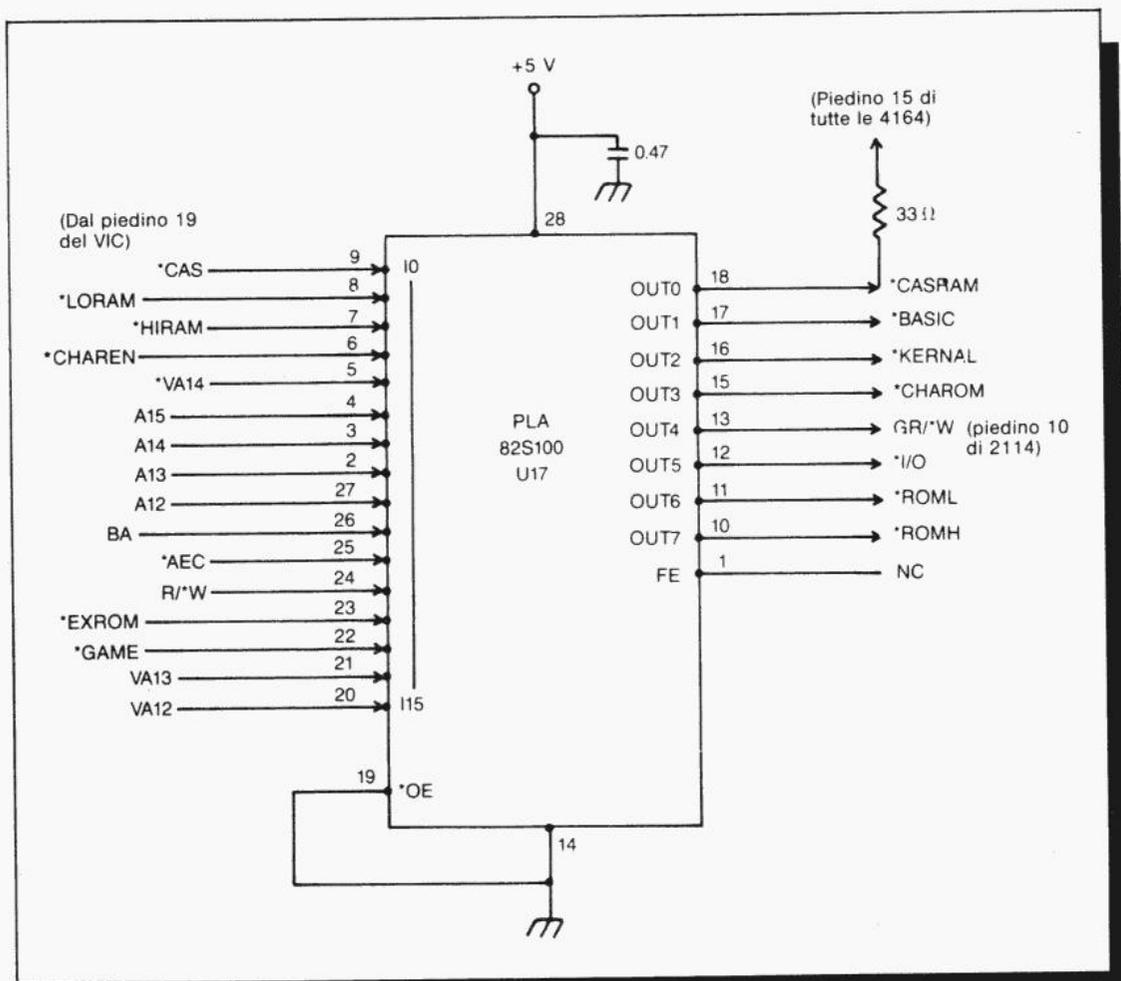



*Figura 84. La PLA ha 16 piedini d'ingresso e 8 piedini di uscita. Si noti che *OE è collegato a massa, per cui il chip è abilitato permanentemente.*

Questi segnali uscenti dalla PLA sono mostrati in fig. 84.

Ci sono altri cinque segnali uscenti dalla PLA. Dal piedino 18, esce il segnale *CASRAM: si tratta di una forma di abilitazione dell'indirizzo di colonna che viene impiegato dalla RAM dinamica durante l'indirizzamento. *CASRAM arriva direttamente sul piedino 15 di ciascuno degli otto chip della RAM. Durante il percorso, esso passa attraverso un resistore da 33 ohm per la limitazione della corrente.

Dal piedino 13, esce il segnale GR/*W: è il segnale di attivazione del chip 2114 della RAM dei colori. Esso arriva al piedino 10 della RAM dei colori, che è il piedino *WE (Write Enable) di abilitazione alla scrittura. Tale piedino viene mantenuto nello stato alto finché non deciderete di modificare un colore nel blocco del carattere visualizzato sullo schermo TV. Quando inviate la relativa istruzio-

ne, il segnale GR/*W diventa basso, ed il piedino *WE viene attivato: sarà indirizzato il chip della RAM dei colori, e voi potrete specificare il colore desiderato, il cui codice sarà inviato sulle quattro linee D3-D0 del bus di dati.

Dal piedino 12, la PLA emette il segnale *I/O. Esso è uno dei segnali di abilitazione *EN del chip di decodifica 74LS139, che sarà discusso nel prossimo capitolo. Anche in tale chip, il piedino *EN 1 è mantenuto nello stato logico "alto". Un valore basso proveniente dalla linea *I/O abilita *EN1.

I piedini 11 e 10 sono denominati *ROML e *ROMH: si tratta delle due uscite della PLA verso il connettore femmina a 44 poli per la cartuccia di espansione. Queste due linee di uscita sono connesse ad una cartuccia di ROM che potrebbe essere installata nel computer. Tale cartuccia è simile alle ROM del Kernal e del BASIC.

La cartuccia di ROM potrebbe contenere un gioco, un programma assembler, un sistema di contabilità, o altro. Quando è installata, essa assume il controllo del computer. Il BASIC ed il Kernal potrebbero essere ancora utilizzati, ma probabilmente in modo sussidiario. Se ricordate, quando il Kernal esegue i preparativi gestionali in fase di avviamento, esso verifica anche se sia stata installata una cartuccia. In caso affermativo, il Kernal rilascerebbe il controllo alla cartuccia.

In presenza di una cartuccia di ROM, sarebbero utilizzate le due linee di controllo *ROML e *ROMH. Esse servono nell'assegnazione degli indirizzi alla cartuccia. *ROML fornisce gli indirizzi della cartuccia nella zona inferiore della mappa di memoria, mentre *ROMH fornisce gli indirizzi della cartuccia nella sezione superiore della lista di memoria della ROM.

I piedini di uscita del chip 82S100 sono denominati OUT0-OUT7, mentre i piedini di ingresso sono indicati come I0-I15. I sedici ingressi, passando attraverso le porte AND e OR, possono così essere codificati in otto uscite. Esaminiamo gli ingressi e vediamo da dove provengono.

Ingressi della PLA

In I0, il segnale di ingresso *CAS entra nella PLA. *CAS, il segnale di abilitazione dell'indirizzo di colonna per l'indirizzamento della RAM dinamica, è generato nel chip VIC II, insieme col suo "socio" *RAS, il segnale di abilitazione dell'indirizzo di riga. *CAS esce dal piedino 19 del VIC e va direttamente all'ingresso I0 della PLA. All'interno della PLA, esso entra in una porta AND. Ci sono alcune altre connessioni alla porta AND. Una delle uscite risultanti dalla

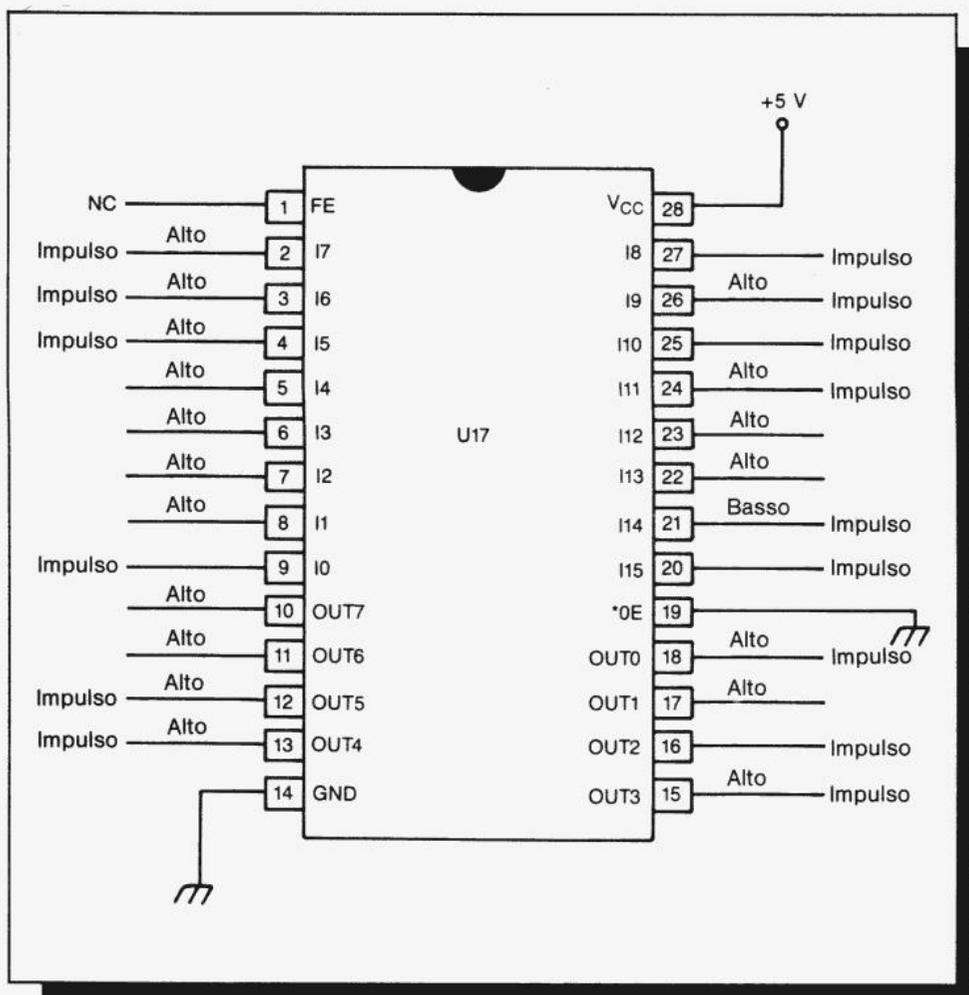



Figura 85. I valori indicati dovrebbero essere presenti sulla PLA, allorché viene abilitata ed è in attesa di dati.

porta AND è il segnale *CASRAM emesso da OUT0, che giunge a tutti i chip della RAM dinamica.

Al piedino 8 della PLA, entra il segnale *LORAM, che viene generato dalla MPU 6510. Al piedino 7, entra il segnale *HIRAM, anch'esso prodotto dalla MPU. Proveniente sempre dalla MPU è il segnale *CHAREN, che entra nel piedino 6 della PLA.

Questi tre segnali sono impiegati per trasferire i dati dalla MPU ad un dispositivo periferico e viceversa. Essi provengono da una speciale porta di I/O situata all'interno della MPU, e saranno discussi in maggior dettaglio nel cap. 12. Si tratta di circuiti "open-drain", la cui uscita è mantenuta al valore "alto" di +5 volt tramite appositi resistori di "pull-up".

Ai piedini 4, 3, 2 e 27 sono applicate le linee A15-A12 del bus d'indirizzo. Queste sono le linee più significative del bus d'indiriz-

zo. Esse sono necessarie per la selezione delle varie ROM. Il segnale *VA14 proviene da una delle porte di uscite di un CIA, mentre VA13 e VA12 sono due linee di indirizzo provenienti dal VIC. Notate che *VA14 ha un asterisco, il che significa che viene mantenuto al valore alto mentre è inattivo e diventa basso quando è in funzione. Gli altri due segnali, entrambi senza asterisco, sono tenuti bassi e devono diventare alti per funzionare. Le loro azioni saranno discusse nei capitoli del VIC e del CIA.

I segnali *EXROM e *GAME sono entrambi connessi al connettore per la cartuccia di espansione. Essi operano con la ROM di espansione e con le cartucce di giochi.

Restano le due linee di controllo R/*W e *AEC. Il segnale R/*W è la linea di controllo di lettura/scrittura che viaggia dalla MPU verso vari chip nei circuiti digitali. Il segnale R/*W entra nella PLA ed è necessario per attivare e disattivare varie porte durante le operazioni. La linea R/*W ha origine nella MPU. La PLA è solo una delle sue destinazioni.

La linea *AEC ("address enable control": controllo di abilitazione dell'indirizzo) entra nel piedino 25 (I10). Il segnale viene generato dai circuiti video; esso è necessario per sconnettere dalla MPU tutte le linee del bus di indirizzo, durante l'indirizzamento delle varie aree di memoria da parte del VIC. Alcune parti dei circuiti interni della PLA saranno disattivate dal segnale AEC.

Infine, la PLA ha gli ingressi di alimentazione. Il piedino 28 è connesso a +5 volt, il cui filtraggio verso massa avviene tramite un apposito condensatore di bypass da 0,47 µF. I piedini 19 e 14 sono connessi insieme e costituiscono il ritorno di massa (terra). La fig. 85 illustra i valori che dovrebbero essere presenti sui piedini del chip della PLA all'accensione.

Diagrammi per la ricerca dei guasti

Tutte queste quattro ROM (BASIC, Kernal, caratteri e PLA) sono composte da transistor bipolari. Come risultato, esse sono piuttosto "robuste". Quando accendete il computer, tutti i componenti ricevono l'alimentazione ed il Kernal intraprende automaticamente la propria routine di avviamento, in cui inizializza tutti i registri pertinenti e svolge le altre funzioni preliminari di servizio. Dopodiché, esso fa sì che il BASIC visualizzi la scritta READY insieme col cursore lampeggiante. A questo punto, i circuiti digitali sono in un ciclo di attesa di dati dalla tastiera. Quello sarà il momento in cui potrete eseguire i test di tensione, tramite un voltmetro o una son-

da logica, su tutti i piedini della ROM. Ci sono tre ROM con 24 piedini, mentre la PLA ha 28 piedini. Le figure 76, 81 e 85 illustrano i valori di tensione ed i risultati delle letture della sonda logica, nel caso in cui il computer funzioni normalmente.

In presenza di un malfunzionamento, il risultato di ciascun test effettuato su un piedino può essere confrontato con i valori illustrati. Se la lettura dello strumento desse un risultato diverso da quello mostrato, ciò potrebbe essere il sintomo della presenza di un guasto. Al fine di decidere se la lettura indichi effettivamente un guasto, dovreste essere in grado di identificare il piedino non funzionante e di dedurre, avendo un'idea della funzione del piedino, se il suo comportamento potrebbe aver a che fare col guasto.

Qualora ci fosse una relazione siffatta, dovreste determinare se il guasto sia da imputare al chip in esame oppure ai circuiti di ingresso o uscita del chip. Se il segnale non corretto fosse presente in un piedino di ingresso, allora esisterebbero buone probabilità

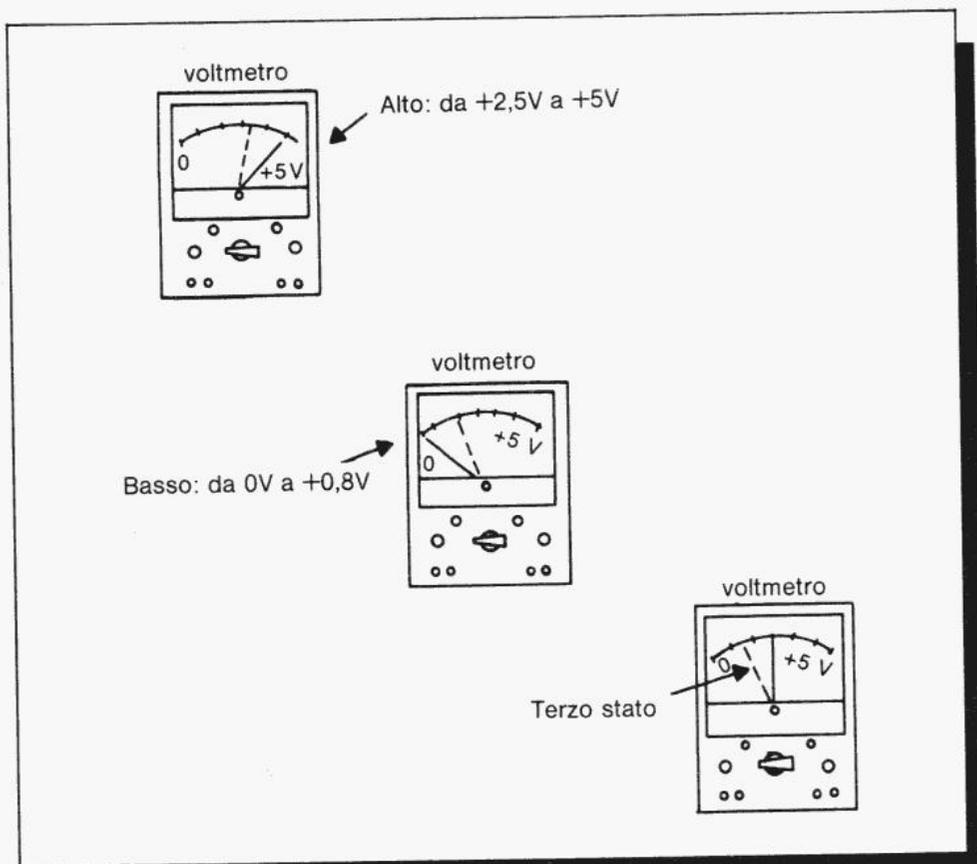



Figura 86. Il voltmetro analogico si rivela più utile di quello digitale nella ricerca dei guasti in circuti logici. Lo stato alto è prossimo a +5 volt, mentre lo stato basso è vicino a 0 volt. Le tensioni intermedie indicano di solito una condizione di terzo stato. L'unico svantaggio è che il voltmetro non è in grado di mostrare gli impulsi.

che la discrepanza sia causata da un guasto nel circuito di ingresso al chip, prima che il segnale entri nel chip stesso. Invece, se la lettura non corrispondente riguardasse un piedino di uscita, sarebbe probabile un difetto nel chip stesso. Il segnale non è in grado di uscire correttamente dal chip. Ovviamente, queste sono solo supposizioni, e potrebbe essere vero il contrario, ma ciò è un buon modo per iniziare.

Tutti i valori delle letture effettuate sui chip saranno pressoché identici: ci sono valori "alti", "bassi", e ci sono anche impulsi. Inoltre, potrebbero esserci letture di uscite nel terzo stato. Sia il voltmetro che la sonda logica riveleranno le medesime condizioni, anche se i risultati saranno mostrati in maniere diverse.

Il mio voltmetro è un dispositivo analogico. Esso indica letture di tensioni continue, come quelle mostrate in fig. 86. In questi circuiti, il valore "alto" è prossimo a +5 volt, mentre il "basso" è vicino a 0 volt. La lettura del terzo stato, in presenza di "rumore" elettro-

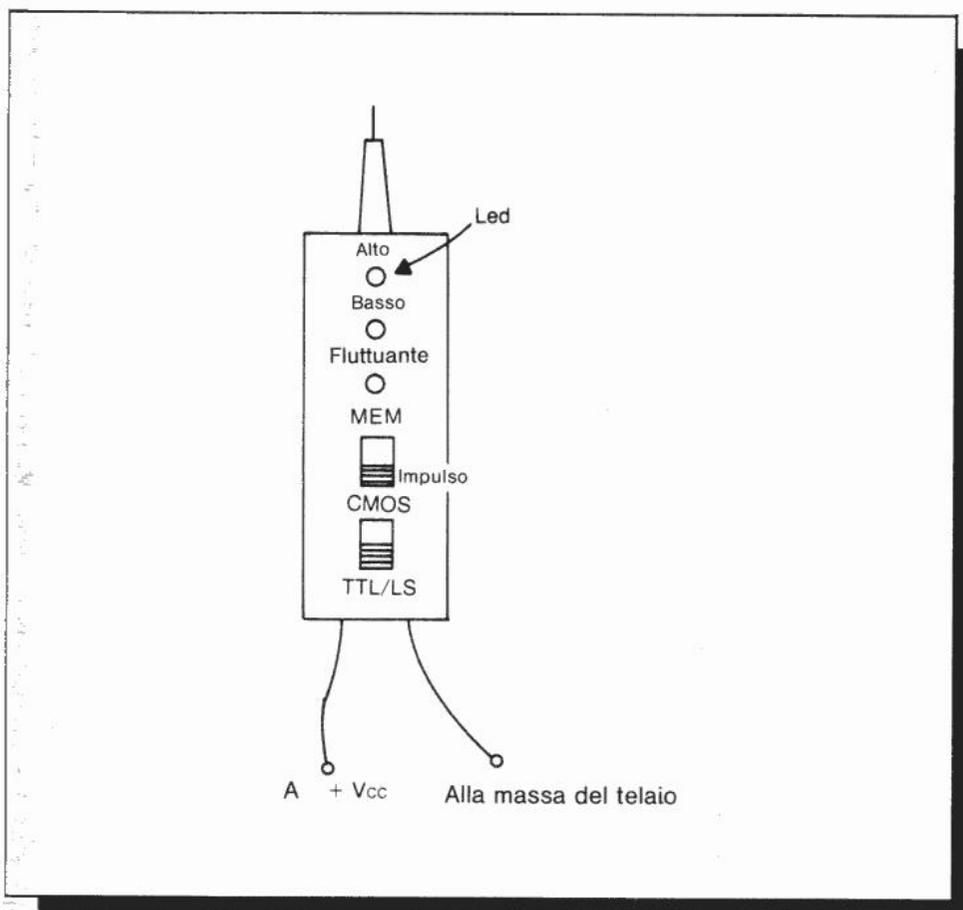



Figura 87. La sonda logica è uno strumento indispensabile per la ricerca dei guasti in un computer. I diodi LED rivelano chiaramente gli stati alti e bassi e gli impulsi. Il solo inconveniente è che la sonda logica non è in grado di rivelare la condizione di terzo stato.

statico, fa salire l'ago fino a circa 2 volt. Il voltmetro non dispone di alcun mezzo per rappresentare un impulso, in quanto può indicare solo valori continui della tensione.

La sonda logica rivela i livelli di tensione tramite lo stato dei diodi ad emissione di luce (LED). Nella fig. 87, le indicazioni dei diodi sono così come appaiono sulla sonda. C'è un diodo per lo stato "basso", un diodo per lo stato "alto" ed un diodo per l'indicazione di segnale pulsante. La sonda logica non dispone di alcun indicatore luminoso per l'uscita in terzo stato. La cosa migliore sarebbe poter disporre sia di un voltmetro che di una sonda logica per l'esplorazione di questi chip. Il voltmetro non è in grado di mostrare gli impulsi, mentre la sonda logica può farlo; d'altro canto, la sonda logica non ha alcun indicatore per il terzo stato, mentre il voltmetro lo può rivelare. Servendovi di entrambi, potrete determinare gli stati logici dei piedini in maniera accurata.

8

ALTRI CIRCUITI INTEGRATI

Ci sono 32 circuiti integrati nel Commodore 64. Finora, abbiamo esaminato i componenti di dimensioni maggiori: gli otto chip di RAM dinamica, la MPU, i due CIA, le tre ROM, la RAM dei colori, il VIC, il SID, e la PLA. Ci sono ancora molti altri dettagli su questi chip. Ad alcuni sono stati dedicati interi capitoli, presentati più avanti nel libro. Finora, avete ricevuto informazioni in merito a 18 chip. Ci sono altri 14 chip nel computer, che però non sono i componenti principali, ma si limitano ad agire come supporto ed interfaccia nei riguardi dei chip maggiori. Vediamo quali sono, le funzioni che svolgono, e come eseguire i test su di essi. I diagrammi dei punti di test presentati in questo capitolo illustrano le condizioni dei chip in presenza della scritta READY.

L'invertitore HEX 7406N

L'invertitore hex ("hex inverter") è il chip più semplice sulla piastra del circuito stampato. Si tratta di un DIP da 14 piedini. Il termine "hex" sta per il numero sei: ci sono sei piccoli invertitori incorporati nel chip. Ma che cos'è un invertitore?

Come apprenderete nel capitolo 10, un invertitore è noto anche come porta NOT. Se ponete ad uno stato logico alto l'ingresso di un invertitore, il circuito lo trasformerà in un valore basso, che sarà emesso all'uscita della porta. Viceversa, se all'ingresso ci fosse un valore basso, l'uscita sarebbe alta, come mostrato in fig. 88.

Oltre ad invertire lo stato logico, un invertitore può agire da amplificatore di corrente e da buffer per il segnale di ingresso: esso può accrescere il livello di corrente dello stato logico ed adattarlo ai circuiti successivi.

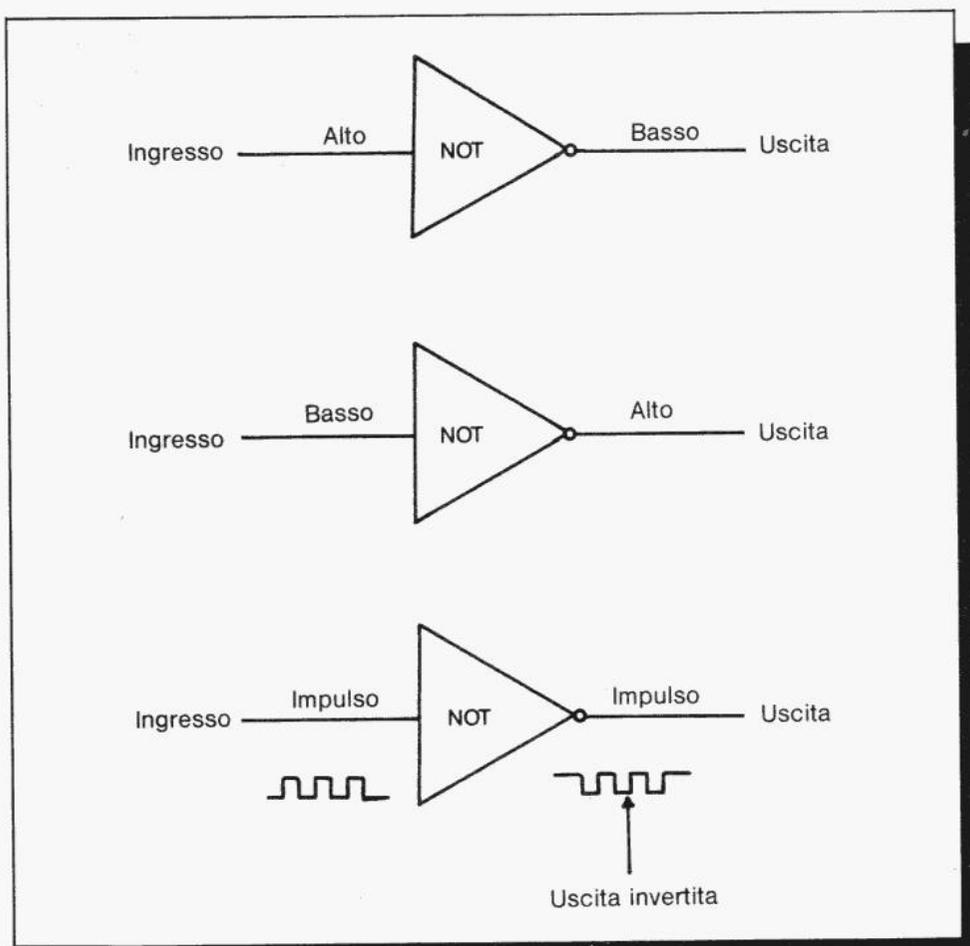



Figura 88. Oltre a convertire lo stato alto in basso e viceversa, la porta NOT invertirà un impulso alto in uno basso.

Il chip 7406N è un TTL contenente sei stadi invertitori siffatti. La fig. 89 mostra che ciascuno stadi invertitore utilizza due piedini. Una porta NOT dispone di un solo ingresso e di una sola uscita. I sei invertitori richiedono 12 dei 14 piedini del chip. Gli altri due piedini sono impiegati per l'alimentazione a +5 volt e per la massa.

I sei invertitori sono tutti sul medesimo chip ed usano un'alimentazione comune, ma essi sono installati in circuiti differenti entro il computer. Tre di essi sono impiegati nei circuiti di uscita di un CIA. Essi modificano lo stato logico dell'uscita da un piedino. Un quarto ed un quinto invertitore sono necessari all'uscita di un timer 556. L'ultimo invertitore è utilizzato da un circuito di retroazione dal VIC all'area della RAM dinamica.

Servendovi della fig. 89 e di un voltmetro o di una sonda logica, potrete eseguire un rapido test sul chip dei sei invertitori. Ciascun invertitore ha un ingresso ed un'uscita. I soli segnali che dovrebbero essere presenti agli ingressi ed alle uscite sono stati logici. Il chip

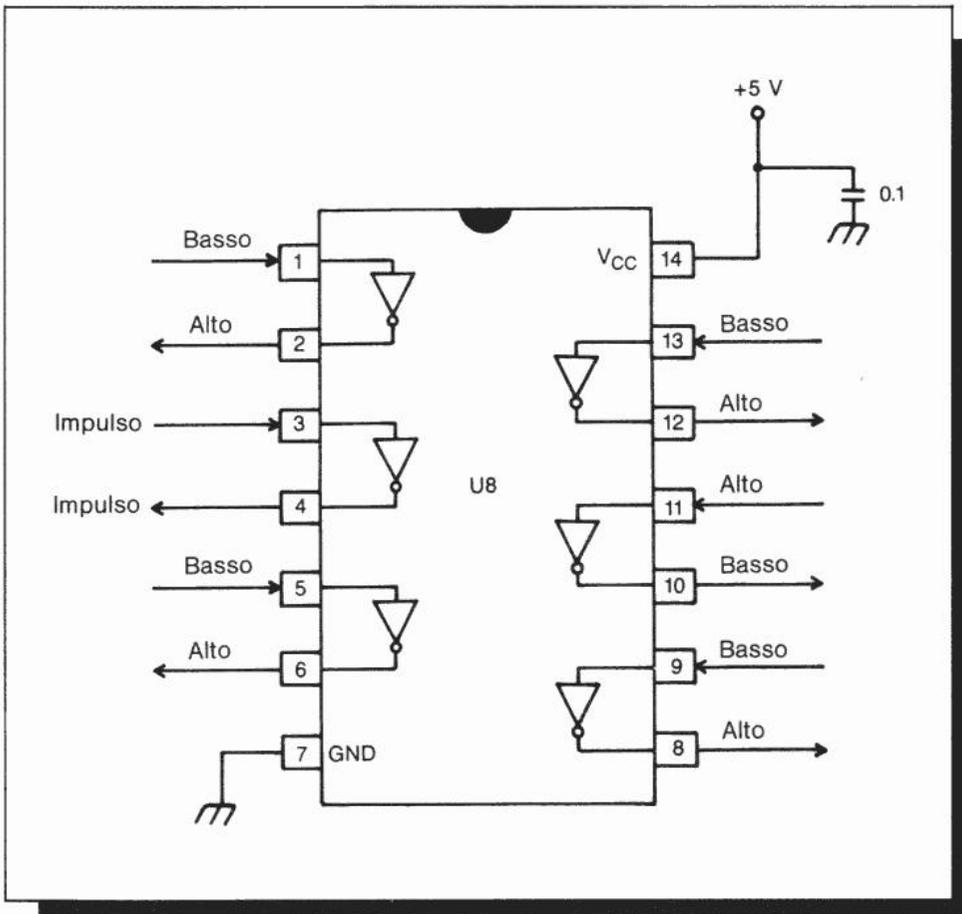



Figura 89. Il chip più semplice sulla piastra è il 7406. Ci sono 14 punti di test che potete controllare.

7406N non ha alcun piedino nel terzo stato, per cui non dovrebbe esserci una condizione di terzo stato su nessun piedino, in circostanze normali. I piedini di ingresso sono 1, 3, 5, 9, 11 e 13. Le rispettive uscite sono i piedini 2, 4, 6, 8, 10 e 12. I piedini 14 e 7 sono per l'alimentazione.

Il primo controllo col voltmetro dovrebbe riguardare il piedino 14, in cui dovrebbe essere presente la tensione di +5 volt. Il piedino 7 dovrebbe indicare 0 volt, cioè la tensione di terra. Se l'una o l'altra di queste due tensioni non fosse corretta, ci sarebbe un indizio di malfunzionamento. Per esempio, supponete che non sia presente alcuna tensione sul piedino 14. Se ci fossero +5 volt sui chip circostanti, ma non sul piedino 14 dell'invertitore hex, ci sarebbero buone probabilità che la pista di rame sul circuito stampato che conduce al piedino 14 sia interrotta o che ci sia una connessione corrosa. Dopo aver controllato la presenza della tensione di alimentazione sul piedino 14, si potranno esaminare i singoli invertitori.

Controllate la tensione su ciascun ingresso. Su questo chip, viene considerato come "alto" un valore di tensione maggiore o uguale a +2,0 volt. Se la tensione di ingresso ha un valore alto, allora il piedino di uscita dovrebbe presentare un valore basso. Su questo chip, viene considerato "basso" un valore di tensione minore o uguale a +0,8 volt. Quando la tensione di ingresso ha un valore basso, allora l'uscita dovrebbe essere nello stato opposto, cioè alto. Ciascuno dei sei invertitori dovrebbe seguire la medesima logica: ingresso alto, uscita bassa; ingresso basso, uscita alta. Se all'ingresso ci fosse un impulso, il chip 7406N dovrebbe produrre in uscita l'impulso invertito.

Qualora ci fosse una discrepanza da questo modello, avreste un indizio di malfunzionamento. L'invertitore con l'uscita di tensione scorretta potrebbe essere in una condizione di cortocircuito o di circuito aperto. Uno stadio invertitore in cortocircuito presenterebbe in uscita il medesimo valore applicato all'ingresso. Un circuito aperto presenterebbe in uscita una delle tensioni circostanti: potrebbe essere una tensione qualsiasi, compresa una condizione di terzo stato.

Nel C-64, questo chip è completamente occupato. In altri computer, potreste trovare il medesimo tipo di chip con alcuni invertitori inutilizzati. In tali casi, gli ingressi inutilizzati sono normalmente connessi a +5 volt, per impedire che le porte non usate interferiscano con le normali elaborazioni.

La porta AND quadrupla a due ingressi 74LS08

Il Commodore 64 ha una porta AND 74LS08 che svolge parecchi compiti. Si tratta di un chip 7408 con le caratteristiche addizionali LS. La "L" sta per bassa ("low") dissipazione di potenza, ottenuta a spese della velocità di commutazione. La "S" è l'iniziale del nome dello scienziato Schottky. Un diodo Schottky è noto per la sua alta velocità di commutazione. Impiegando entrambe le caratteristiche in una porta, si otterranno entrambi i vantaggi.

La porta viene definita quadrupla ("quad"), poiché ci sono effettivamente quattro porte AND sul chip, come mostrato in fig. 90. Inoltre, ciascuna porta ha due ingressi, anziché uno solo come la porta NOT. Comunque, ognuna della quattro porte ha ancora una sola uscita. Quindi, ogni porta AND richiede tre piedini del chip. Poiché ci sono quattro porte, 12 dei 14 piedini sono usati come ingressi o uscite dalle porte. I piedini 14 e 7 sono collegati all'alimentazione ed alla massa, esattamente come nel chip 7406N.

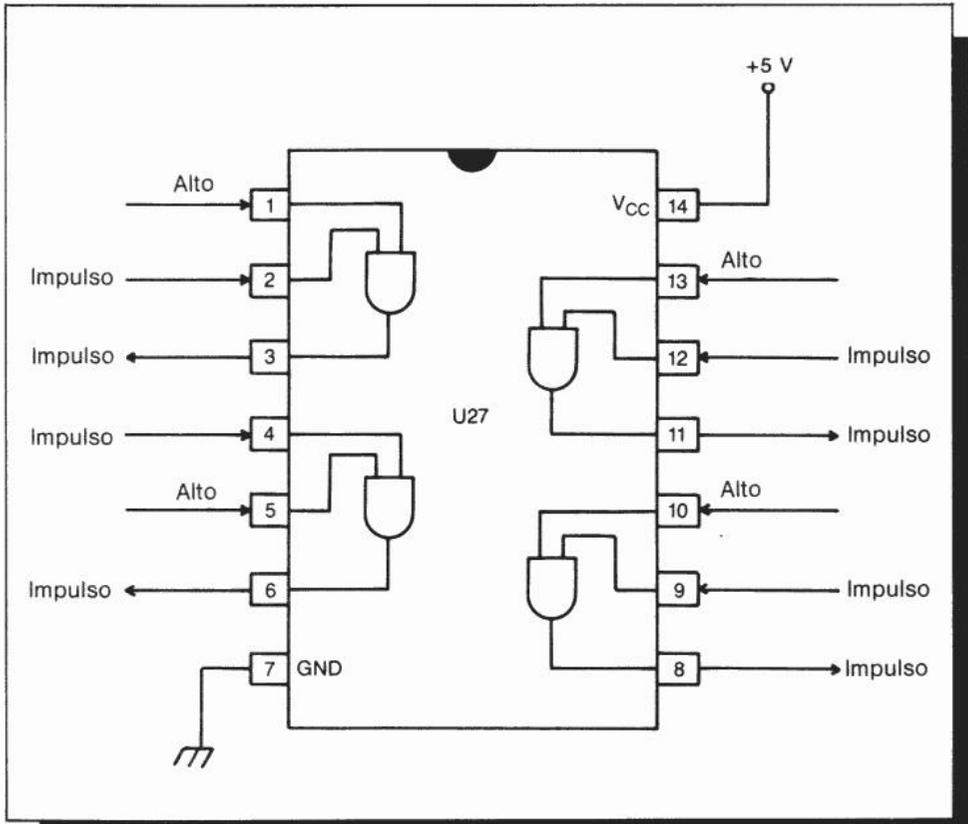



Figura 90. Ciascuna delle quattro porte AND nel C-64 riceve un valore alto ed un impulso, che causano un impulso in uscita.

Una porta AND è costruita in modo tale da presentare in uscita un valore alto se, e solo se, entrambi i suoi ingressi sono alti. Se uno o entrambi gli ingressi fossero nello stato logico basso, l'uscita della porta AND non sarebbe alta; ma bensì si comporterebbe come un circuito aperto. Osservate la fig. 91.

La quattro porte AND presenti in questo chip sono installate in quattro circuiti diversi nel Commodore 64. Ciascuna di esse ha la funzione di presentare un valore alto in uscita allorché è soddisfatta la condizione di valore alto ad entrambi i suoi ingressi. La porta AND connessa ai piedini 9, 10 e 8 del chip 74LS08 ha i propri ingressi 9 e 10 connessi ai segnali BA (Bus Available: bus disponibile) e *DMA (Direct Memory Access: accesso diretto alla memoria). Il piedino 8 di uscita è connesso alla linea RDY (ready: pronto) della MPU.

La porta connessa ai piedini 4, 5 e 6 ha i due ingressi collegati alle linee AEC (Address Enable Control: controllo abilitazione indirizzo) e *DMA. L'uscita è collegata alla linea AEC della MPU.

Un'altra porta è connessa ai piedini 12, 13 e 11. Gli ingressi sono *COLOR e AEC. L'uscita è collegata al piedino *CS della RAM dei

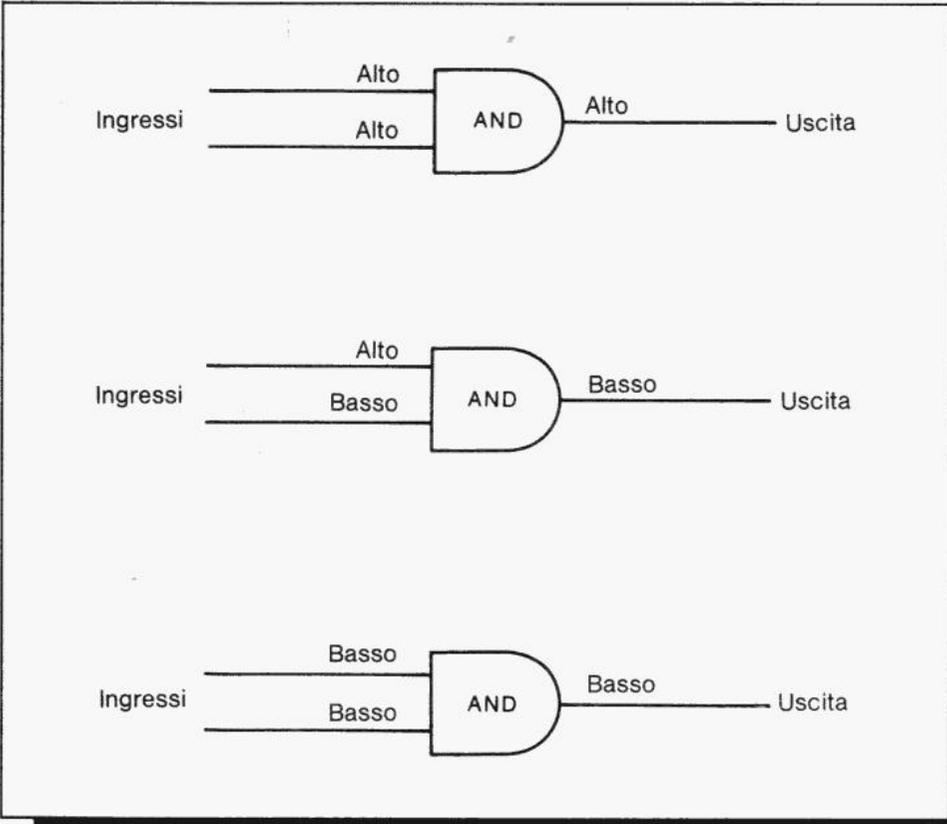



Figura 91. La porta AND, quando funziona, ha queste uscite con gli ingressi mostrati.

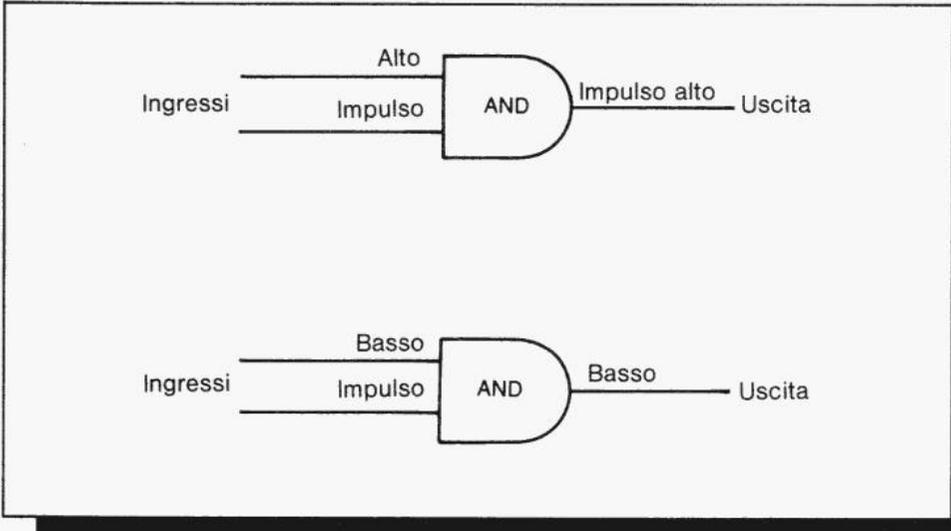



Figura 92. Quando è applicato un impulso ad un ingresso, mentre l'altro ingresso è nello stato alto, l'uscita presenta un impulso alto. Quando però il secondo ingresso è nello stato basso, l'applicazione di un impulso non modifica lo stato dell'uscita, che rimane costantemente bassa.

colori. La quarta porta AND, coi piedini 1, 2 e 3, invia l'uscita al circuito per l'ora del giorno (TOD) in un CIA. Un ingresso proviene dall'alimentatore a 9 volt in alternata, mentre l'altro ingresso è tenuto permanentemente alto a +5 volt in continua. Fate riferimento alla fig. 92. Ogni volta che la sinusoide di ampiezza 9 volt attraversa la tensione continua a +5 volt, il circuito AND invia un segnale all'orologio TOD nel CIA. Poiché la sinusoide ha una frequenza uguale a quella di rete (50 Hz, cioè 50 cicli al secondo), si ottiene un orologio piuttosto preciso per l'ora del giorno.

Le porte AND sono impiegate in questo computer come pratici dispositivi di controllo per inviare un valore alto a varie connessioni terminali, al fine di attivare o disattivare i circuiti. La condizione per produrre in uscita un segnale di commutazione alto si ottiene applicando un valore alto ad entrambi gli ingressi.

Il flip-flop D duale 74LS74

Il circuito di clock del Commodore 64 usa un chip 74LS74. Il clock sarà discusso in dettaglio nel cap. 14. Il flip-flop agisce come un dispositivo di memorizzazione temporanea nel circuito di

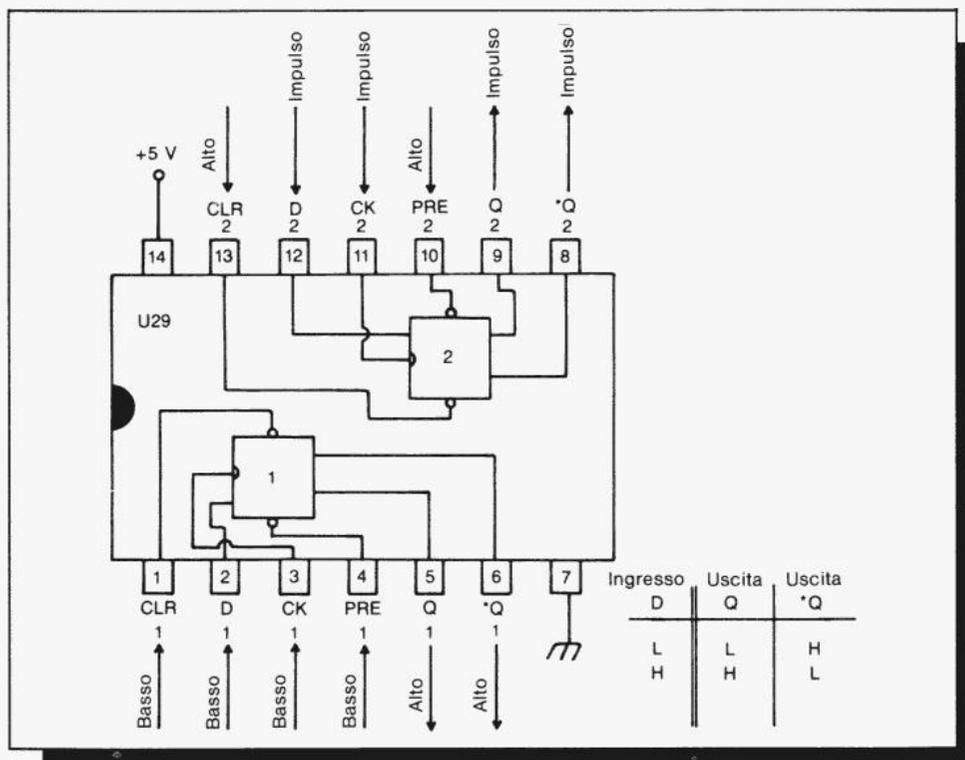



Figura 93. Il chip 74LS74 ha due circuiti con flip-flop di tipo D. Ogni FF dispone di sei connessioni su cui si possono effettuare i test.

clock. Si tratta di un DIP da 14 piedini. L'attributo "duale" significa che ci sono due identici circuiti di flip-flop nel chip. La fig. 93 illustra la configurazione fisica del chip. Ci sono sei connessioni per ciascun flip-flop e due terminali, 7 e 14, per la massa e l'alimentazione.

La fig. 94 illustra l'impiego dei flip-flop nel Commodore 64. Il flip-flop 1 ha quattro piedini (1, 2, 3 e 7) connessi tra loro e alla massa. L'uscita *Q non ha alcuna connessione. Solo l'ingresso di preasse-

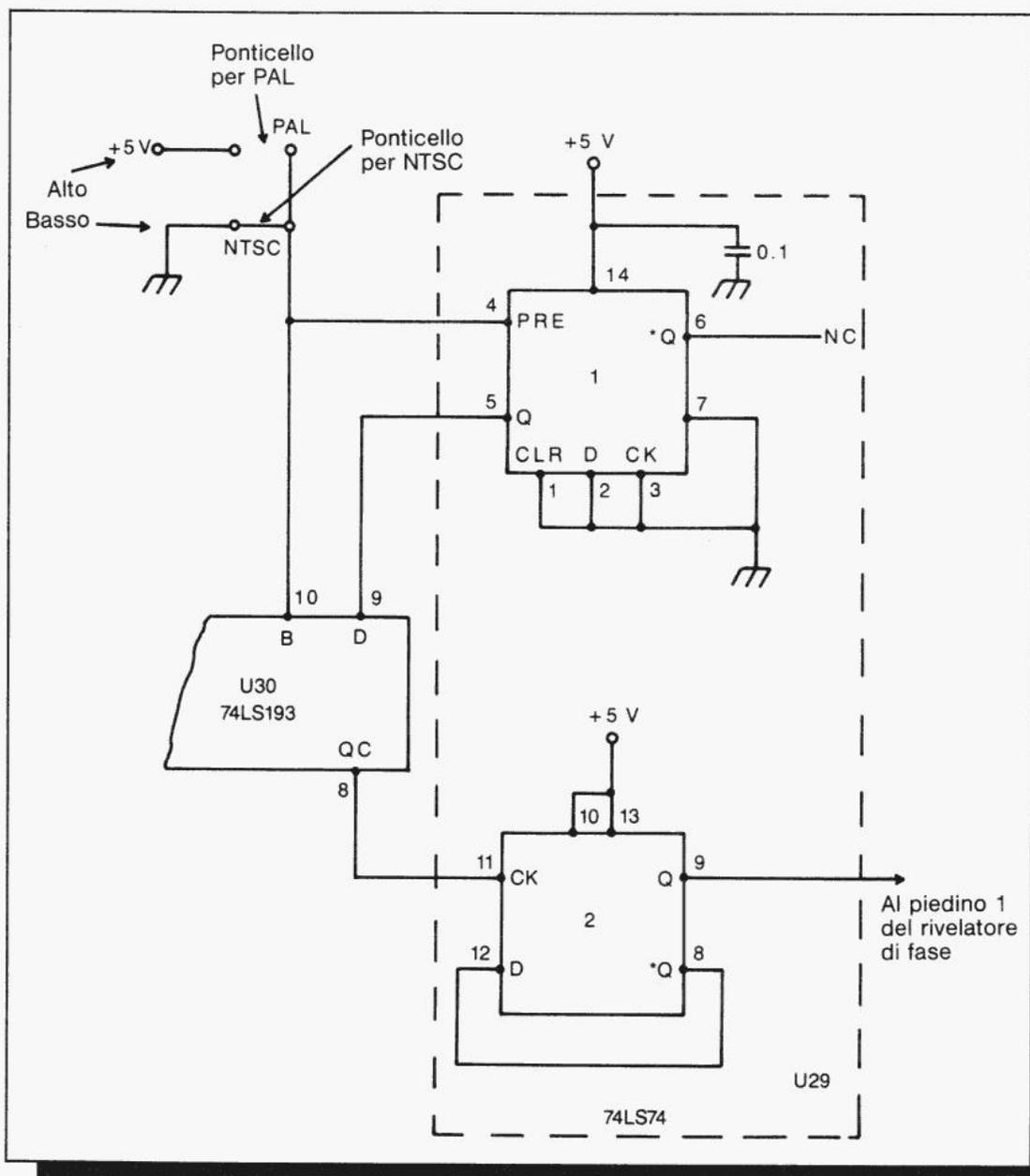



Figura 94. I piedini 1, 2, 3 e 7 sono permanentemente nello stato basso, poiché sono collegati a massa.

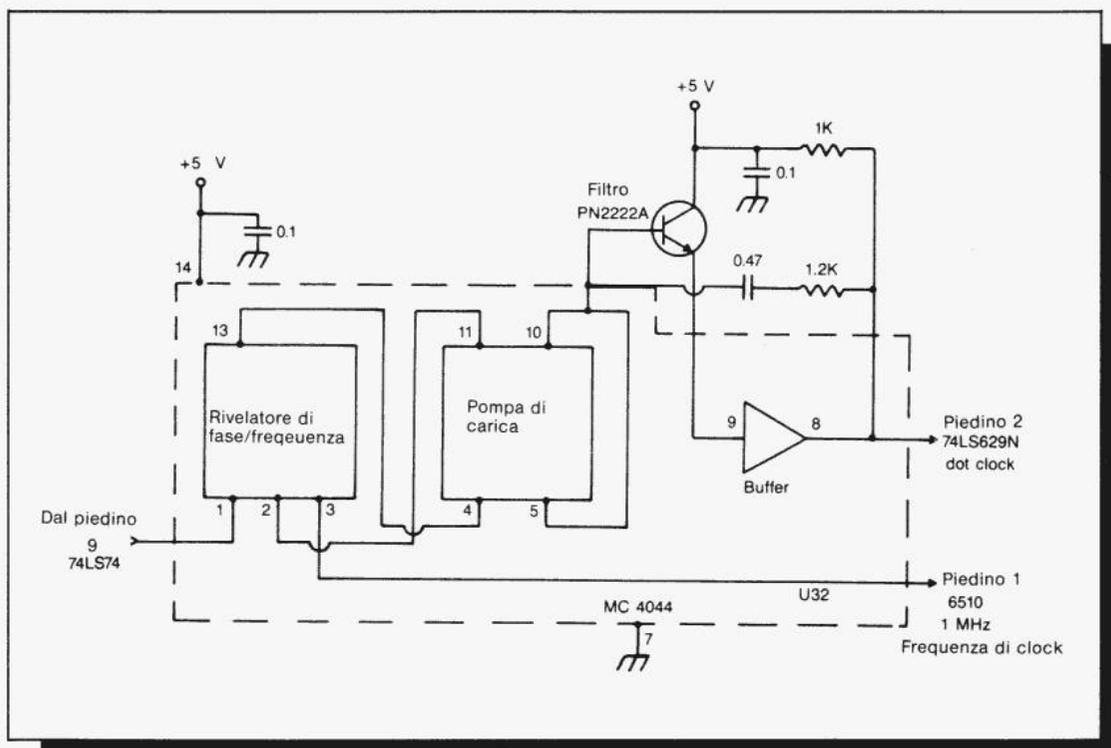



Figura 95. Il chip MC4044 riceve un ingresso dal flip-flop e lo suddivide in due uscite distinte.

gnazione (preset: PRE) e l'uscita Q sono connessi a qualche punto del circuito, e precisamente al chip 74LS193, un contatore binario.

Il secondo flip-flop ha l'uscita *Q connessa con l'ingresso D. Il piedino CK è connesso al contatore, mentre l'uscita Q va ad una rete per la rivelazione della fase. Per ora, non preoccupatevi del funzionamento dei flip-flop: essi saranno trattati più avanti nel cap. 11.

Le due sezioni di questo chip 74LS74 svolgono due funzioni nel circuito di clock. Il flip-flop più in alto svolge il proprio compito nella rete di selezione della frequenza. Il clock è in grado di produrre due possibili frequenze: una per lo standard televisivo NTSC nordamericano; l'altra per lo standard PAL europeo. Per rendere il computer in grado di funzionare con un televisore europeo, o con uno del Nord America, il clock è in grado di produrre una frequenza di 14,31818 MHz per la TV americana, o di 17,734472 MHz per la TV europea.

La selezione della frequenza avviene tramite un deviatore a ponticello. Una connessione ad un valore "alto" fornisce la frequenza dello standard PAL, mentre la connessione con un valore "basso" costringe il circuito a produrre la frequenza delo standard NTSC. Il flip-flop superiore è impiegato a tal fine.

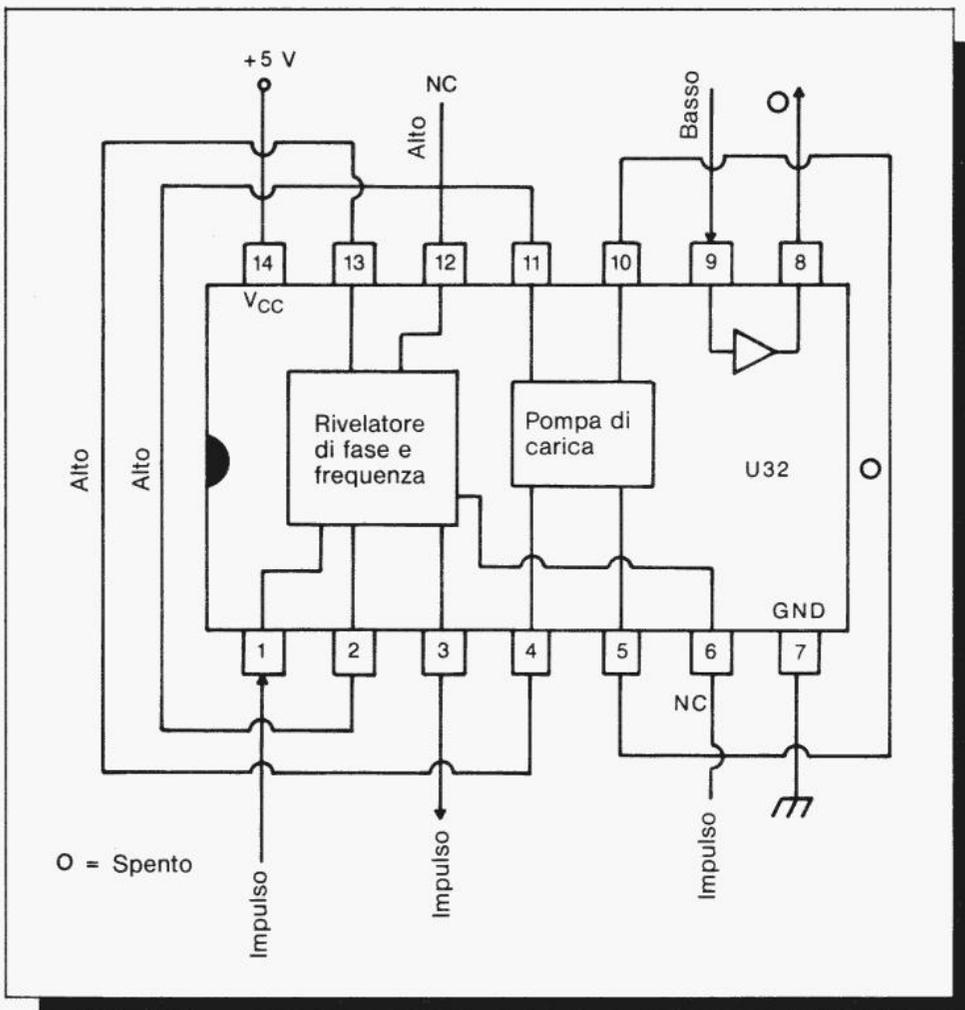



Figura 96. I test sul chip 4044 dovrebbero produrre i risultati indicati.

Il flip-flop inferiore è un circuito di accoppiamento tra il contatore binario, il chip 74LS193, e la rete del decodificatore di fase. Esaminate le figg. 95 e 96. C'è un'uscita dal piedino 3 del rivelatore di fase, sotto l'ingresso nel piedino 1, ed una seconda uscita che dal piedino 5 della pompa di carica conduce alla base del transistor npn. Queste sono due frequenze originate dal singolo ingresso. Le frequenze saranno discusse nel capitolo sul clock.

I flip-flop qui impiegati nel circuito di clock illustrano appena uno dei tanti modi in cui può essere utilizzato un chip 74LS74. Per il test del flip-flop, si usa una sonda logica. Il diagramma dei punti di test in fig. 96 illustra gli stati o impulsi che dovrebbero essere presenti sui piedini dopo che il C-64 è stato acceso ed il cursore lampeggia vicino alla scritta READY.

Il contatore diretto/inverso 74LS193

Il chip centrale in questo circuito di clock è il DIP da 16 piedini 74LS193. Esso è noto come contatore sincrono diretto/inverso con clock duale. Tutto ciò che fa realmente è dividere la frequenza entrante di 17,734472 MHZ in frequenze inferiori più utili. Per esempio, se dividete per 16 la frequenza entrante, otterrete un risultato prossimo a 1 MHz. Questa è la frequenza presente al piedino 3 di uscita del rivelatore di fase; tale frequenza viene inviata alla MPU per pilotare l'attività del computer.

Il chip 74LS193 è un contatore binario a 4 bit. I dettagli di un registro contatore saranno discussi nel cap. 11. I quattro bit sono contenuti in quattro circuiti di flip-flop. Ogni flip-flop può contenere uno stato logico alto o basso. Lo stato logico di un flip-flop è determinato dall'ingresso applicato a ciascun flip-flop. L'attributo "sincrono" significa che tutti i flip-flop emetteranno la propria uscita nel medesimo istante.

Questo chip è in grado di contare da 0 a 15 in binario. Questo è un conteggio diretto. Il chip può anche contare alla rovescia, da 15 a 0: questo è un conteggio inverso. Ecco perché il chip viene defi-

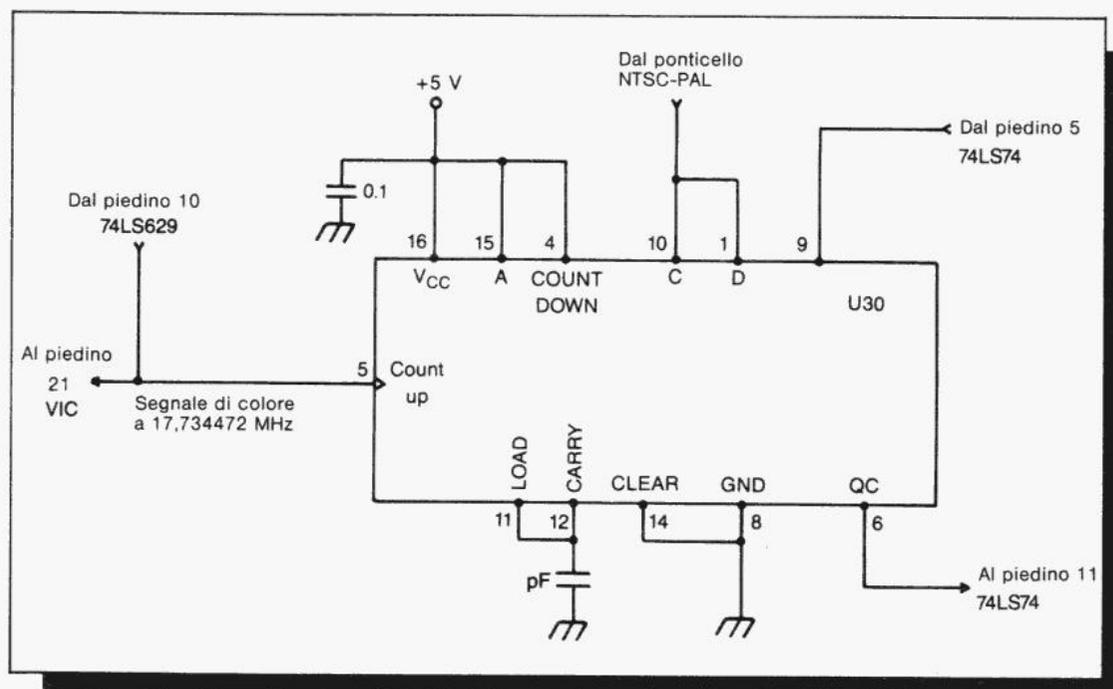



Figura 97. Il contatore diretto/inverso 74LS193 riceve il segnale a 17,734472 MHz al piedino 5 ed opera una divisione di frequenza per produrre altri utili segnali di clock.

nito contatore diretto/inverso ("up/down counter"). Non tutti i contatori binari possono farlo; infatti, alcuni sono in grado di contare solo in modo diretto.

La fig. 97 illustra la piedinatura del chip. Per quest'applicazione, il chip 74LS193 usa solo i piedini 5, 6, 9, 10 e 1 per gli ingressi e le uscite. In applicazioni di altro tipo, potrebbero essere utilizzati altri piedini. In questo caso, comunque, gli altri piedini di ingresso/uscita sono inutilizzati. Per evitare che interferiscano col conteggio nel chip, essi sono resi inoffensivi. Il piedino 15, che sarebbe un possibile ingresso, viene tenuto alto collegandolo a +5 volt. I piedini 12 e 11 sono collegati a massa tramite un condensatore di "bypass" da 82 pF. Il piedino 10 è ancorato a +5 volt (standard PAL), mentre il piedino 4 è tenuto alto alla tensione di alimentazione. L'alimentazione a +5 volt è connessa al piedino 16, mentre il piedino di massa (terra) è il numero 8.

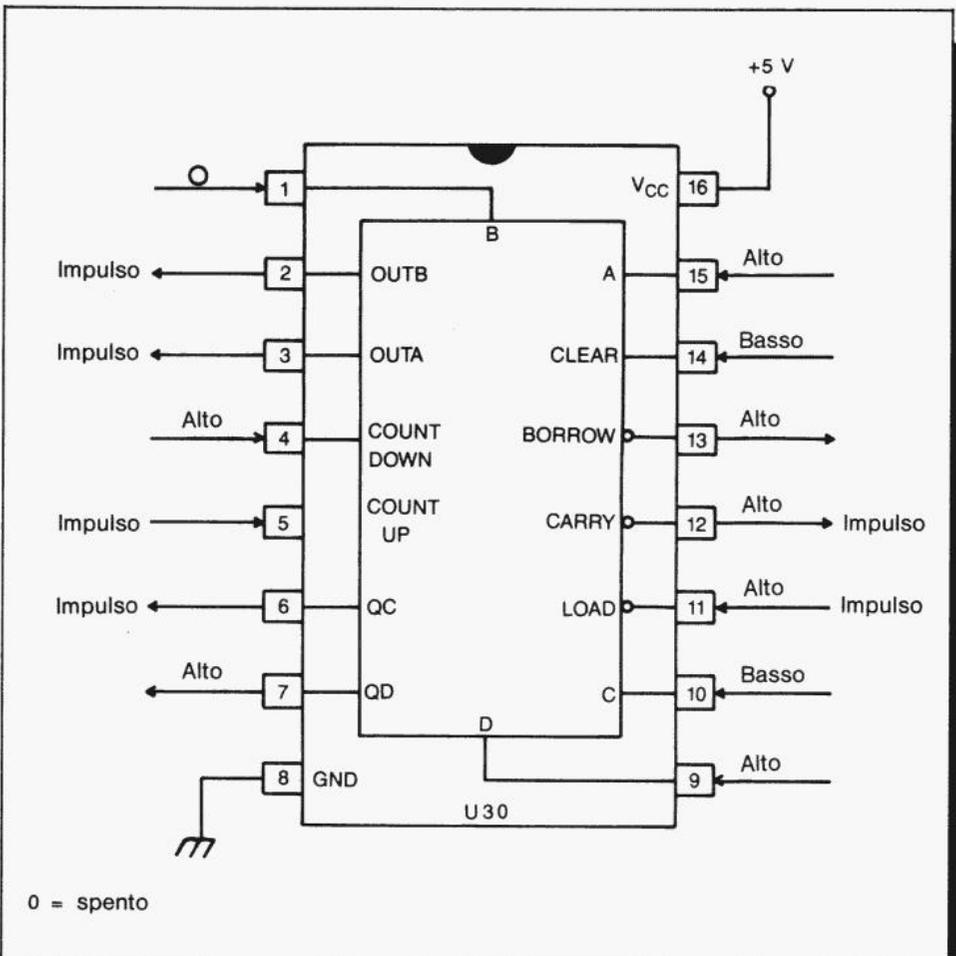



Figura 98. Un rapido controllo del chip 74LS193 con una sonda logica dovrebbe risultare nei valori indicati per gli ingressi e le uscite. Se qualche valore non corrispondesse, si avrebbe un indizio di malfunzionamento.

Il contatore riceve un ingresso dal chip 74LS629N adiacente, che è un oscillatore. La frequenza ricevuta può essere del tipo NTSC o PAL, come determinata dalla posizione dell'apposito ponticello. Quindi, il chip 74LS193 esegue un conteggio diretto, riempiendo i flip-flop con valori alti e bassi. Allorché il conteggio, partendo da 0, arriva a 15, il chip emette un impulso. Questo impulso di uscita ha quindi una frequenza pari a 1/16 di quella dell'impulso entrante: pertanto, il contatore ha diviso per 16 la frequenza dell'impulso entrante.

La frequenza così ridotta viene trasferita alla rete del rivelatore di fase. Questo emette due frequenze in uscita: una di esse è inviata alla MPU, mentre la seconda viene trasferita ad un'altra sezione del chip 74LS629N. Tutta quest'attività sarà discussa più dettagliatamente nel cap. 14.

Il controllo rapido di un chip 74LS193 sospetto potrebbe essere effettuato tramite una sonda logica. La fig. 98 illustra gli stati e gli impulsi dei piedini attivi. Al fine di leggere le effettive frequenze presenti ai piedini di ingresso e di uscita, sarebbe richiesto un costoso oscilloscopio da laboratorio, poiché tali frequenze sono piuttosto elevate. Fortunatamente, negli ordinari lavori di riparazione, è raramente necessaria l'analisi delle forme d'onda e la determinazione delle relative frequenze. Normalmente, ciò è richiesto solo in fabbrica, durante la fase di ricerca e progettazione.

Il decodificatore da 2 a 4 linee 74LS139

Questo decodificatore da due ingressi a quattro uscite ("2-4 decoder") è contenuto in un DIP da 16 piedini. Altri chip sono decodificatori da 3 a 8 linee e da 4 a 16 linee. Notate le relazioni tra i numeri. Nei decodificatori binari, sono richiesti 4 ingressi per selezionare una tra 16 uscite possibili. Per poter selezionare un'uscita tra otto possibili, sono richiesti tre ingressi binari. Quando ci sono quattro uscite possibili, per la selezione di una di esse basteranno solo due ingressi con stati logici binari. Il chip 74LS139 è un chip duale (cioè con due decodificatori) ed ha la relazione da 2 a 4. Ciascuna sezione di decodifica ha un piedino chiamato *EN che consente un controllo addizionale. Esaminate la fig. 99. La decodifica da 2 a 4 non sarà attivata finché il piedino *EN, che normalmente viene tenuto nello stato alto, non avrà ricevuto un segnale basso per abilitare la sezione corrispondente del chip.

Gli ingressi alle sezioni del chip sono le linee di indirizzo A11 e

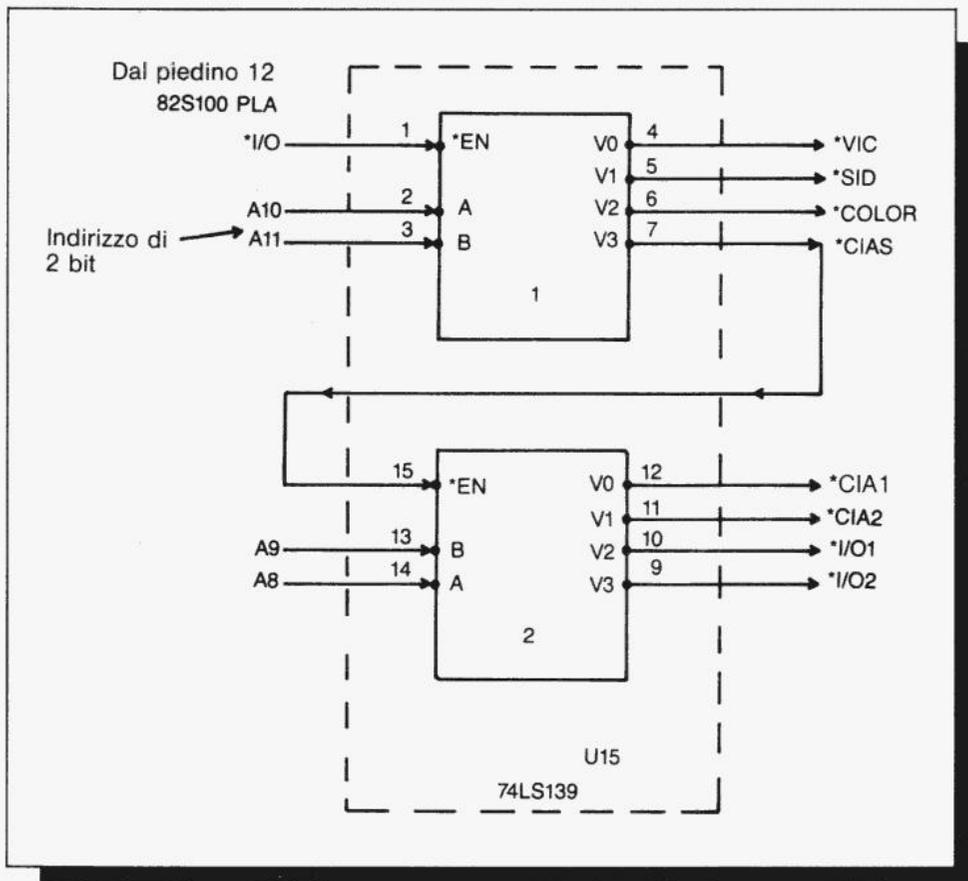



Figura 99. Il chip 74LS139 ha due sezioni di decodifica che aiutano la PLA a svolgere le funzioni di selezione dei chip.

A10 per i piedini B1 e A1. Le linee di indirizzo A9 e A8 sono connesse ai piedini B1 e A2. Tali linee possono avere le seguenti combinazioni di quattro stati logici ai piedini A e B: basso-basso; basso-alto; alto-basso; alto-alto. Nel caso basso-basso, sarà attivata l'uscita V0; un basso-alto attiverà la linea di uscita V1; un alto-basso abiliterà V2; infine, un alto-alto attiverà V3. Naturalmente, non sarà presente alcuna uscita a meno che un valore basso non venga applicato anche a *EN.

I decodificatori fanno parte dello schema di indirizzamento. La rappresentazione schematica in fig. 99 mostra che le uscite vanno tutte ai piedini di selezione del chip. Nella sezione numero 1 del chip, ciascun indirizzo di due bit fa divenire bassa una delle uscite V, mentre le altre restano alte. Per esempio, V0 è il segnale di selezione del chip VIC. Quando un valore basso è applicato alle linee di indirizzo A11 e A10, mentre *EN è basso, l'uscita V0 assumerà un valore basso, e così pure *VIC, il segnale di abilitazione del VIC. Questo segnale è applicato al piedino 10 (*CS) del VIC, che viene in tal modo selezionato. A quel punto, l'indirizzo presente sulle

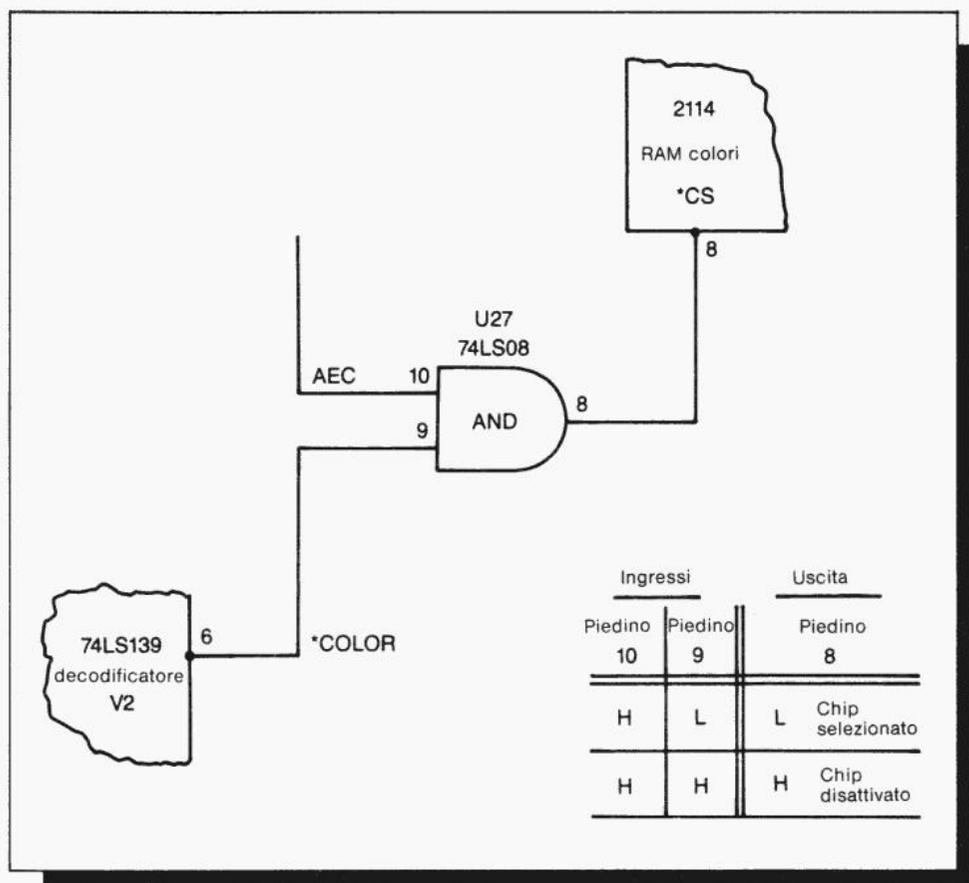



*Figura 100. Il decodificatore fornisce il segnale *COLOR ad una porta AND, per la selezione del chip della RAM dei colori.*

restanti linee del bus di indirizzo servirà ad aprire la locazione corrispondente entro il VIC attivato.

La stessa cosa accade per il chip SID. Quando A11 e A10 pongono la combinazione alto-basso dei due bit di indirizzo nel chip del decodificatore, V1 diventa basso ed invia in uscita il segnale basso *SID. Questo entra nel piedino *CS del chip SID, cosicché il SID viene selezionato, ma il resto del chip resta inattivo.

Allorché i due bit di indirizzo per selezionare *COLOR entrano nel decodificatore, come in fig. 100, un segnale basso viene applicato ad una delle porte AND 74LS08. Se *COLOR arriva alla porta in presenza del segnale alto AEC, la porta sarà disattivata: infatti, una porta AND viene disattivata se almeno un ingresso è basso. Altrimenti, se entrano due segnali alti, l'uscita assume un valore logico alto, che viene applicato al piedino *CS della RAM dei colori: in tal caso, il chip della RAM viene disattivato.

Dunque, quando l'uscita *COLOR è selezionata (bassa) ed arriva alla porta AND, l'uscita della porta diviene bassa, e quindi un valore basso viene applicato all'ingresso *CS del chip della RAM dei co-

lori, che viene così abilitata. Tutti questi "alti" e "bassi" possono generare un po' di confusione all'inizio, ma è bene che ci facciate l'abitudine, poiché il computer "ragiona" in questi termini.

La situazione è molto logica, ma può divenire ancor più confusa, per cui è meglio che procediate lentamente. Quando i due bit di indirizzo assumono la configurazione alto-alto, viene selezionata l'uscita V3, per cui si ottiene un valore basso sulla linea *CIAS. Questa è connessa all'ingresso *EN nella seconda sezione del decodificatore. Questo è il primo requisito per rendere operativo il secondo decodificatore nel chip.

L'altro requisito consiste nell'applicazione dei due bit di indirizzo A9 e A8. Quando sono applicati i valori basso-basso o basso-alto, viene selezionata rispettivamente l'uscita V0 o V1, tra le quattro uscite possibili. V0 va al *CS di uno dei chip CIA, mentre V1 va al *CS dell'altro chip CIA. Al fine di selezionare un chip CIA, dovrete prima selezionare l'uscita *CIAS, e poi uno dei segnali V uscenti dalla seconda sezione di decodifica.

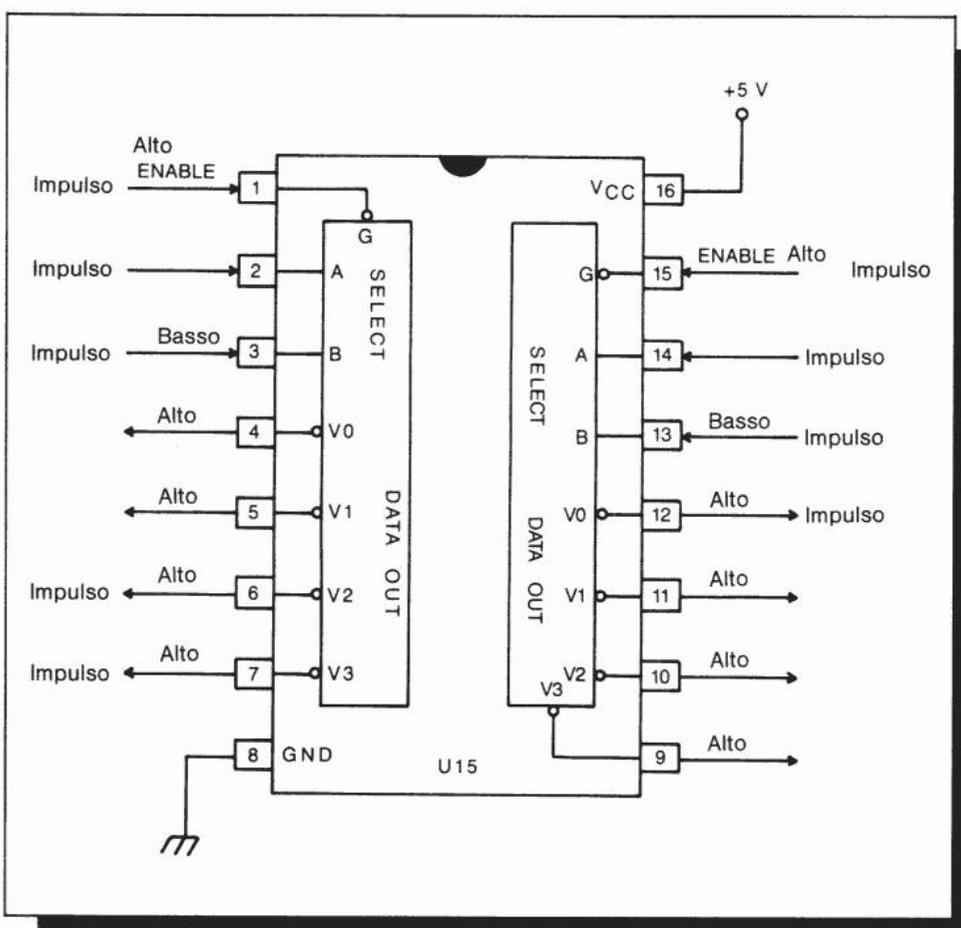



Figura 101. I punti di test del chip 74LS139 possono essere rapidamente esaminati e dovrebbero fornire i risultati indicati se tutto è a posto.

Le ultime due uscite di selezione del decodificatore sono connesse al connettore femmina per la cartuccia di espansione. Una di tali linee può selezionare una connessione di unità disco, mentre la seconda serve per la selezione della periferica con scheda Z-80.

Il decodificatore 74LS139 collabora col chip 82S100 della PLA per la selezione del chip. L'ingresso *EN nella prima sezione di decodifica è controllato dall'uscita *I/O, proveniente dal piedino 12 della PLA. La fig. 101 fornisce un diagramma dei punti di test per il controllo del chip 74LS139.

Il multiplexer quadruplo a due ingressi 74LS257

Il chip 74LS257 è situato tra la serie di chip della RAM dinamica ed il bus di indirizzo. Riesaminate la fig. 71. Le 16 linee di indirizzo sono connesse ai due chip, otto linee per chip. La disposizione degli indirizzi appare strana. Il chip superiore riceve le linee di indirizzo A15, A14, A13, A12, e A7, A6, A5, A4. Il chip inferiore accetta A11, A10, A9, A8 e A3, A2, A1, A0.

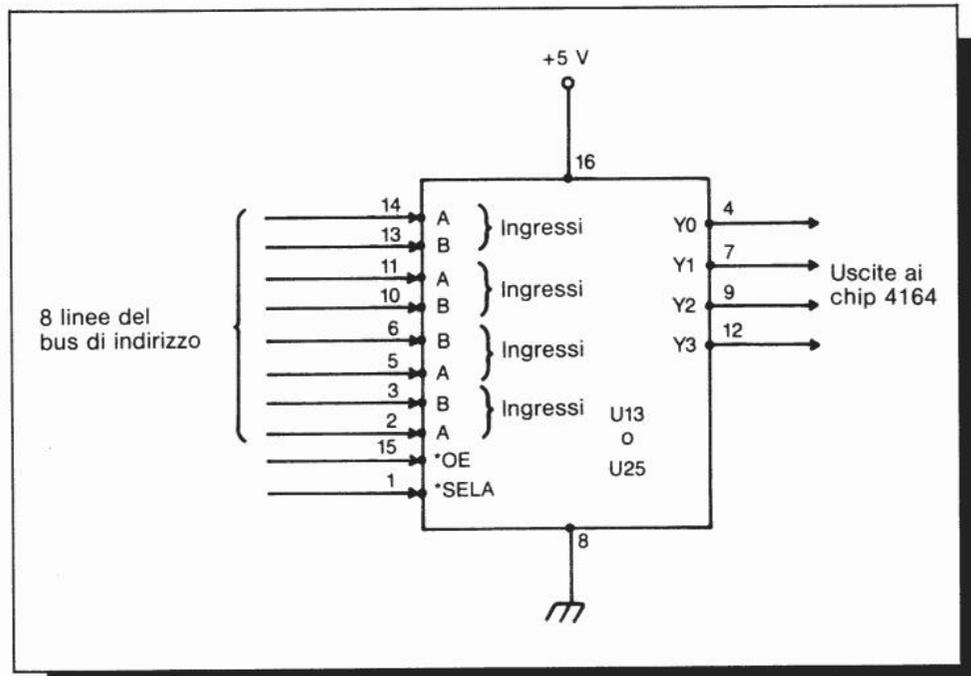



Figura 102. I chip 74LS257 eseguono l'indirizzamento in multiplex per gli otto chip 4164 della RAM dinamica. Ciascun chip ha otto piedini connessi al bus d'indirizzo e quattro linee di uscita.

Ogni chip ha quattro linee di uscita, V0-V3. Tutte le linee di uscita vanno ai medesimi ingressi di indirizzo su tutti gli otto chip. Le quattro linee di uscita dalla sezione superiore del 74LS257 vanno

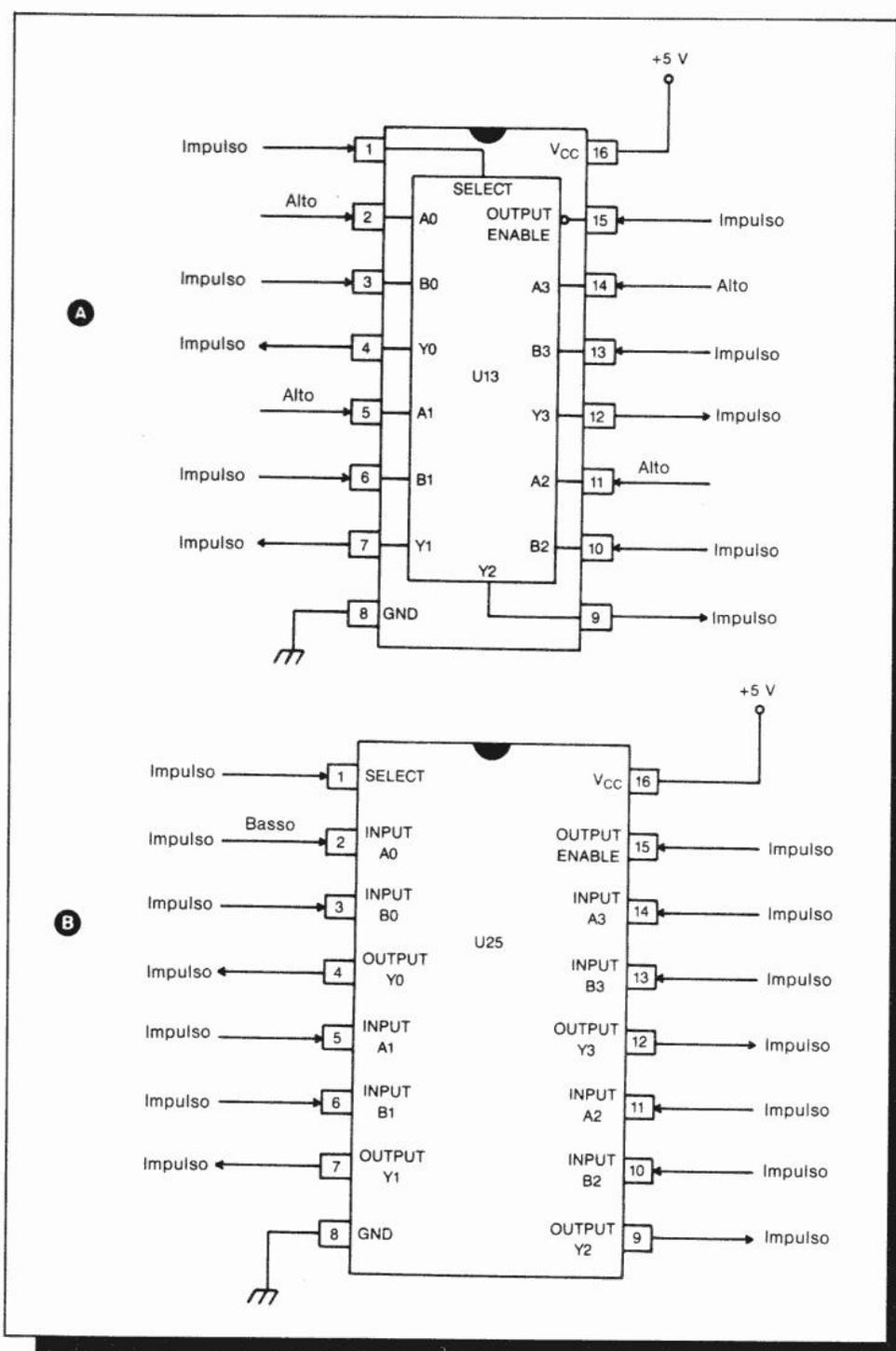



Figura 103. I punti di test del chip 74LS257.

a MA4-MA7; le linee della sezione inferiore vanno a MA0-MA3.

Notate in fig. 102 che il piedino 1 è *SELA, l'ingresso di selezione del chip. Questo segnale proviene dal VIC. Esso è una delle diramazioni del *CAS. Il piedino 15 è *OE (Output Enable): è l'uscita di abilitazione che controlla la capacità di uscita in terzo stato del chip.

Il chip è un multiplexer ed ha quattro sezioni. Ciascuna sezione ha due ingressi ed un'uscita. Se ricordate, i chip della RAM dinamica costituiscono una matrice configurata come una griglia di 256 righe per 256 colonne. L'indirizzamento di una colonna richiede otto linee di indirizzo, come pure l'indirizzamento di una riga: in totale, sono richieste 16 linee d'indirizzo. Ce ne sono otto assegnate a ciascun chip. Il segnale di selezione del chip *SELA ed il segnale di controllo del terzo stato *OE agiscono come due linee di indirizzo supplementari.

I multiplexer sono in grado di organizzare le linee di indirizzo per puntare alle righe e alle colonne. Il metodo effettivo sarà illustrato nel cap. 13.

Il piedino 16 di ciascun chip è connesso all'alimentazione a +5 volt. La massa è sul piedino 8. I chip possono essere rapidamente controllati tramite una sonda logica. Il diagramma dei punti di test in fig. 103 (A e B) illustra gli stati logici alti e bassi, nonché i segnali impulsivi che dovrebbero essere presenti nel chip all'accensione.

Il multiplexer quadruplo a due ingressi 74LS258

C'è un terzo chip multiplexer nel C-64, il cui codice di parte generico è 74LS258. Esso è pressoché identico ai chip 74LS257. Oltre al fatto che la sua dissipazione di potenza è di 35 mW, mentre ogni chip 74LS257 dissipa 50 mW, i due chip sono considerati identici. Questo componente ha la funzione di collaboratore del VIC. I collegamenti effettivi saranno discussi nel cap. 17. Per ora, diamo solo un'occhiata ai collegamenti interni di questi chip multiplexer.

Il diagramma di punti di test in fig. 104 illustra la piedinatura del chip. Il piedino 15 è il controllo dell'uscita nel terzo stato. Il piedino 1 è l'ingresso di selezione del chip. Potrete attivare o disattivare il chip tramite questi piedini. Uno stato logico alto sull'uno o l'altro piedino disattiva il chip. Per abilitare il chip, è richiesto uno stato logico basso su entrambi i piedini. Tutti e tre i chip impiegano i medesimi segnali AEC e *CAS per tale scopo. Tutti e tre i chip vengono selezionati e liberati da una condizione di terzo stato nel

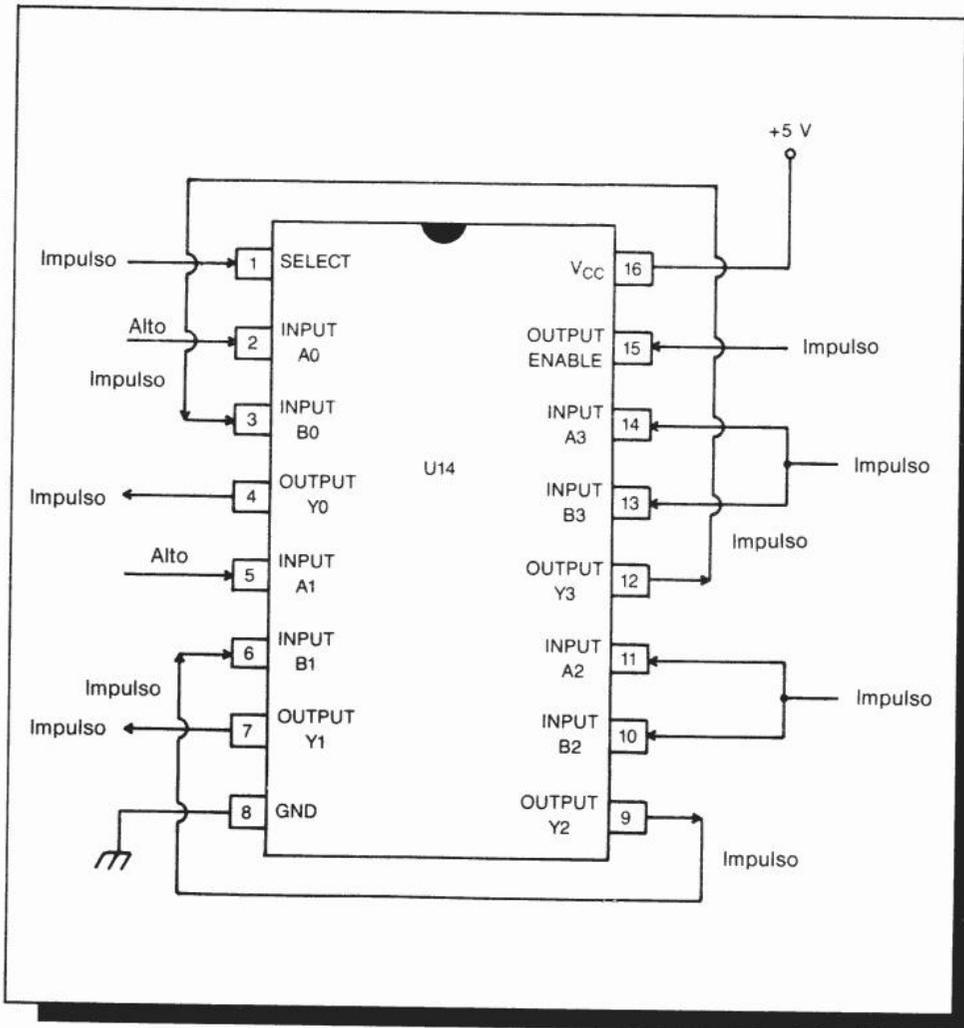



Figura 104. I punti di test del chip 74LS258.

medesimo modo, ma non nello stesso tempo. Una delle porte NOT del chip 7406 si occupa di ciò, come mostrato in fig. 105.

Comunque, i due chip che si occupano del multiplexing delle linee di indirizzo per pilotare la RAM dinamica utilizzano i bit provenienti dalla MPU attraverso il bus di indirizzo. Il chip che collabora col VIC usa le linee di indirizzo provenienti dal VIC.

Notate che ci sono quattro coppie di ingressi e quattro uscite singole nel chip illustrato in fig. 106. Il cablaggio interno mostra i circuiti che stanno "dietro il sipario". Le coppie di ingressi conducono ad una coppia di porte AND. Un terminale di ingresso entra in ciascuna porta AND. La linea di uscita singola proviene da una porta OR. Ognuna delle quattro sezioni è collegata con due porte AND ed una porta OR. Inoltre, dovete tenere ben presente che ciascuna porta è composta da microscopici transistor bipolari. I componenti interni delle porte saranno discussi nel cap. 10.

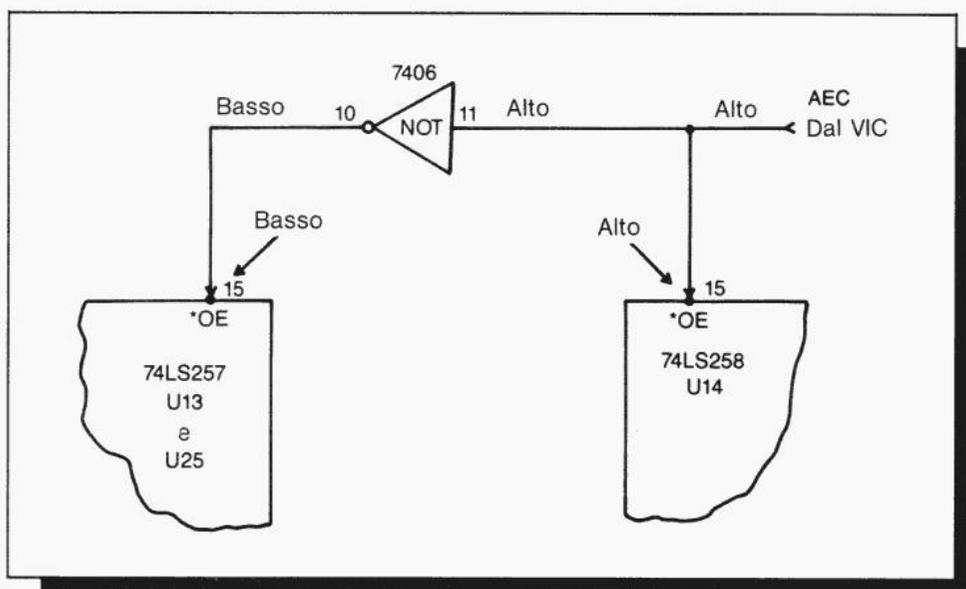



*Figura 105. I piedini 15 (*OE) di ciascun chip sono separati tramite una porta NOT del chip 7406. tramite il segnale AEC, viene così disattivato uno solo dei chip, mentre l'altro resta attivo. Pertanto, essi non interferiscono.*

Si è detto che uno degli ingressi ad una porta AND proviene da un terminale di ingresso; osservando il diagramma, noterete che i secondi ingressi di ciascuna porta AND sono connessi alle uscite di due porte NOT. Tutte le porte AND indicate con "A" sono connesse all'uscita di una porta NOT; tutte le porte AND indicate con "B" sono connesse all'uscita di due porte NOT in serie. Queste connessioni comuni provengono tutte dal piedino 1, che è la destinazione del segnale *CAS.

Le due porte AND in ciascuna sezione sono collegate agli ingressi delle singole porte OR. Le porte OR sono del tipo con terzo stato, e dispongono di una terza connessione per tale stato. Tali connessioni sono collegate tutte insieme ed al piedino 15 di controllo del terzo stato. Il piedino 15 ha il compito di ricevere il segnale di tipo AEC.

Come già menzionato, l'uscita di una porta AND sarà alta solo se entrambi gli ingressi sono alti. Usando due porte AND in una sezione, i dati possono essere selezionati da due ingressi, anche se entrambi gli ingressi arrivano contemporaneamente. Per esempio, supponete che a questo chip arrivino due bit di valore alto sulle linee di indirizzo A15 e A7. Essi vengono iniettati nei piedini 11 e 10. Dovete selezionare il bit A15 per indirizzare una riga, mentre il bit A7 servirà per indirizzare una colonna.

Inviate un segnale basso *CAS nel piedino 1. Tale segnale attraverserà le due porte NOT. All'uscita della prima porta NOT, il segnale basso diverrà alto. Il segnale alto è collegato alla porta AND,

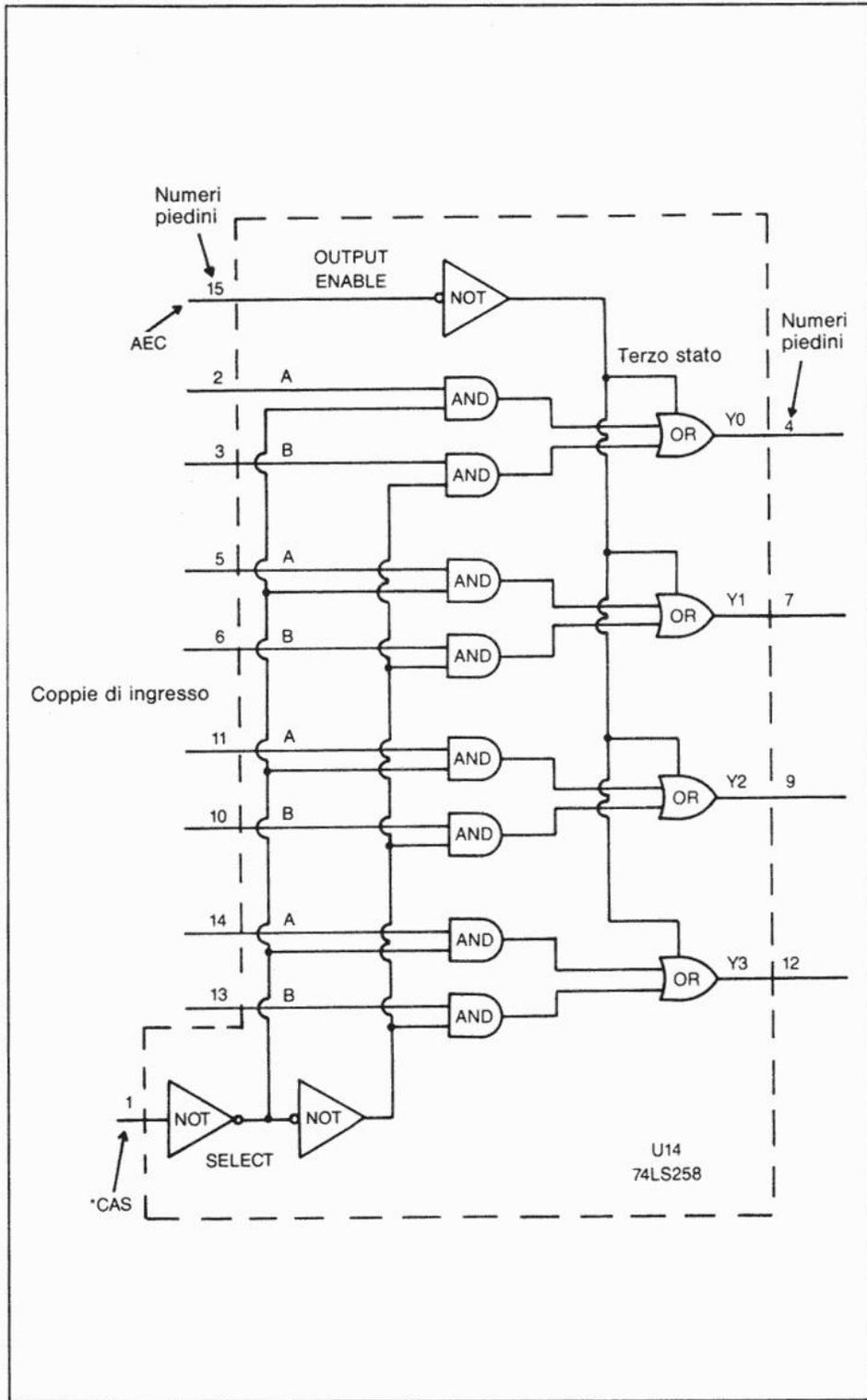



Figura 106. Il cablaggio interno illustra il modo in cui sono connessi gli ingressi e le uscite. C'è una porta OR che opera con ciascuna coppia di porte AND.

il cui altro ingresso proviene dal piedino 11 anch'esso alto. I due valori alti applicati all'ingresso della porta AND produrranno un valore alto in uscita.

Nel frattempo, il segnale *CAS attraverserà la seconda porta NOT, diventando di nuovo basso. Questo valore basso viene applicato all'ingresso della porta AND nel piedino 10. Un ingresso basso ed uno alto disattiveranno l'uscita di questa porta AND. Come risultato, la porta AND del piedino 11 presenterà in uscita il valore alto A15, mentre la porta AND del piedino 10 resterà inattiva ("dormiente").

Nell'istante successivo, *CAS sarà disattivato, divenendo alto. L'uscita della prima porta NOT diverrà bassa, disattivando la porta AND del piedino 11. L'uscita della seconda porta AND diverrà alta. Ora la porta AND del piedino 10 avrà due ingressi alti, per cui produrrà un valore alto in uscita. Come risultato, il valore alto proveniente da A7 attraverserà il chip. Questa selezione di dati da una porta AND alla successiva è definita "multiplexing".

Quando le uscite lasciano le porte AND, esse sono iniettate nelle porte OR. L'uscita di una porta OR è alta quando almeno uno dei suoi ingressi è alto. Questo è proprio ciò che accade: prima è alto uno dei due ingressi, e poi l'altro. Prima viene abilitato un indirizzo di riga nella RAM, e poi un indirizzo di colonna.

Le porte OR possono essere disattivate e poste in uno stato di alta impedenza applicando un segnale basso al piedino 15. Questa condizione di terzo stato fa apparire il chip come se esso non esistesse affatto nel circuito. Durante la condizione di terzo stato, non c'è praticamente alcuna perdita di corrente né alcun segnale uscente dal chip.

Quando un segnale alto o basso passa attraverso il chip, questo è in una condizione di bassa impedenza; invece, quando viene applicato il controllo sul terzo stato, il chip presenta un'impedenza elevatissima. Ciò potrebbe causarvi una certa confusione, qualora utilizzaste un voltmetro per il controllo delle tensioni. La lettura del voltmetro indicherebbe circa 2,5 volt come uscita, durante la condizione di terzo stato. Tale tensione è costituita interamente da "rumore" elettrostatico, che non ha alcun significato per le normali operazioni del computer. Nessun LED della sonda logica sarà luminoso durante la condizione di terzo stato.

In fase di ricerca di un guasto, un chip difettoso potrebbe apparire come un dispositivo nel terzo stato. Pertanto, qualora vi capitasse di riscontrare una situazione anomala di terzo stato, è possibile che essa sia causata da un guasto nel chip. Tenete ben presente che questo è un sintomo comune di malfunzionamento.

Il registro-tampone (latch) ottale di tipo D 74LS373

Il chip 74LS258 invia le uscite ad un paio di piedini al registro-tampone ("latch") di tipo D ottale 74LS373. Tale latch funge anche da collegmento tra il VIC e la RAM dinamica. L'altro lato del latch si interfaccia con le ROM e con la RAM dei colori. Esso è un buon "collaboratore", che trasferisce diligentemente ogni sorta di segnali da e verso i suddetti chip, come dimostrato in fig. 107.

Ci sono otto circuiti flip-flop all'interno del latch. Essi vengono definiti "trasparenti": ciò significa che l'uscita segue immediatamente l'ingresso, fintantoché il chip è abilitato. Il segnale di abilitazione è alto.

Un segnale attraversa direttamente il chip, dall'ingresso all'uscita, quando uno stato logico alto è presente sul piedino di abilita-

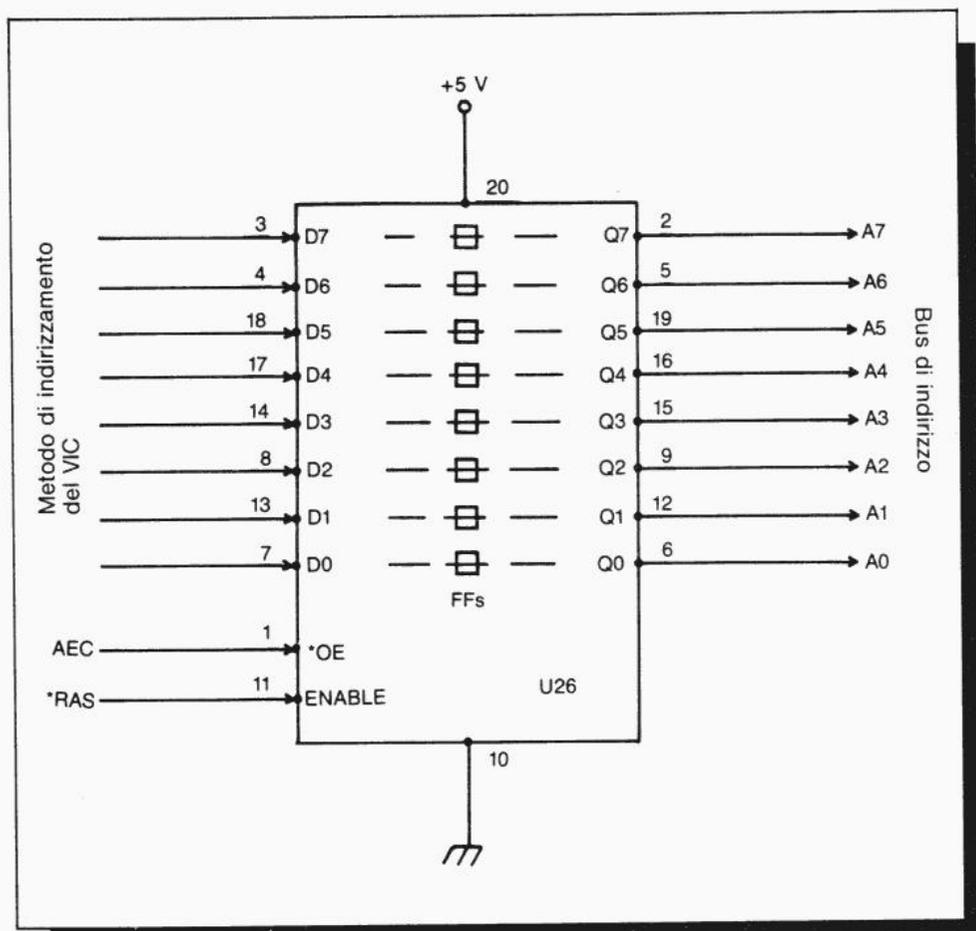



Figura 107. Il chip 74LS373 è un insieme di otto flip-flop, ciascuno con un ingresso ed un'uscita.

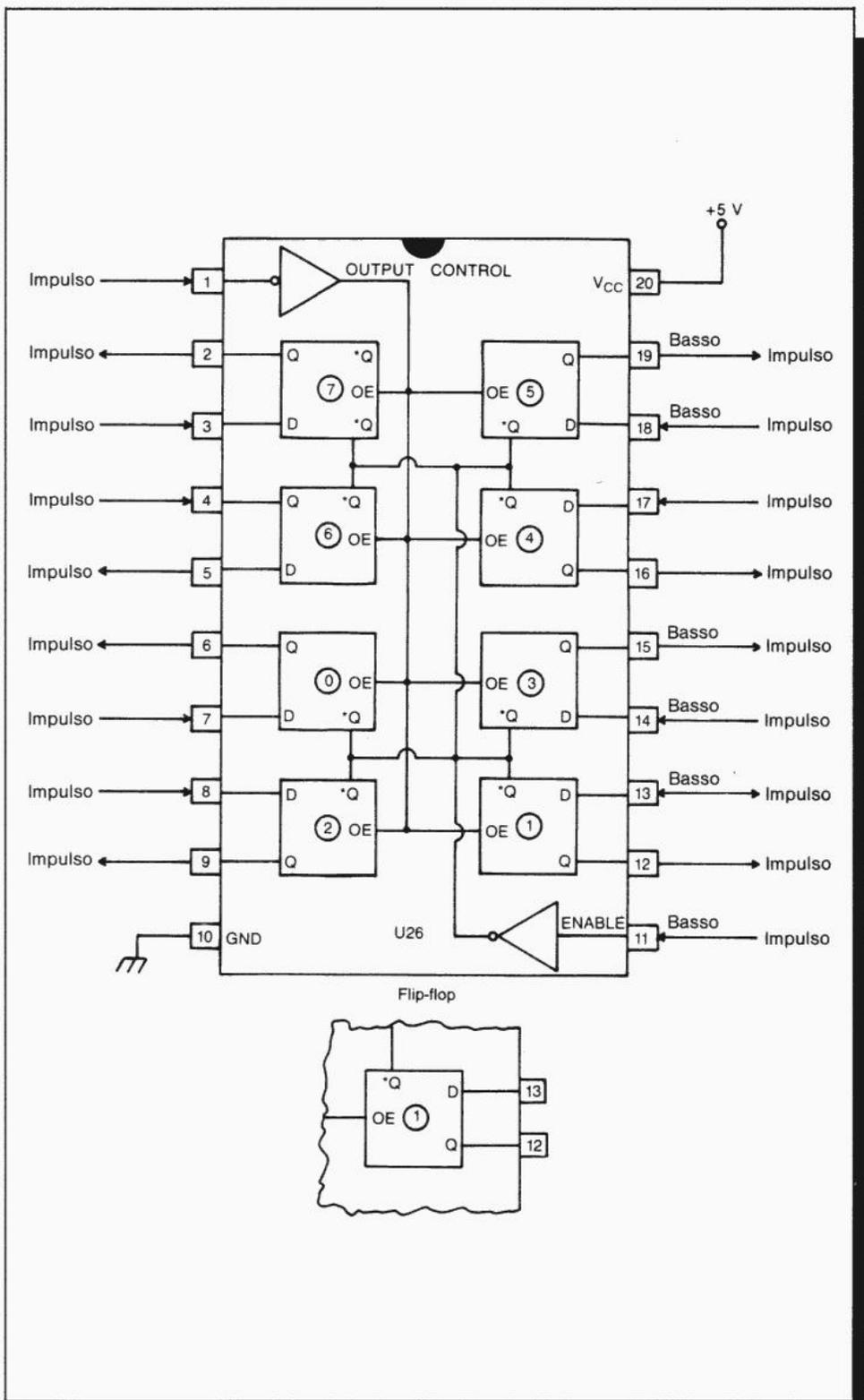



*Figura 108. I flip-flop hanno ingressi in D e Q. Ciascuno di essi viene abilitato in *Q e controllato in OE.*

zione 11; tuttavia, quando il piedino 11 si trova nello stato basso, il chip svolge la propria funzione di registro-tampone. Allorché il segnale di abilitazione è basso, gli otto valori alti e bassi che entrano negli ingressi D vengono memorizzati nei rispettivi flip-flop. I flip-flop saranno discussi nel cap. 11. In seguito, allorché il segnale i abilitazione diverrà alto, i bit memorizzati saranno trasferiti ai piedini di uscita, indicati con Q.

Il piedino di abilitazione 11 è attivato dal segnale *RAS proveniente dal VIC. L'arrivo di un segnale *RAS basso libera qualsiasi combinazione di bit memorizzata nei flip-flop. Il piedino 11 fornisce al chip un controllo addizionale sul terzo stato. Esso è connesso alla linea AEC del sistema. In presenza di un valore logico alto di AEC, la condizione di terzo stato è in vigore, per cui il chip si troverà in uno stato di alta impedenza. Quando AEC diviene basso, il chip sarà libero di svolgere il proprio compito di trasferimento dei dati.

Il DIP da 20 piedini del registro-tampone è un'area di servizio per i bit che entrano nelle otto linee inferiori di indirizzo della RAM dei colori. Esso serve nella scelta dei colori per i blocchi dei caratteri da visualizzare sullo schermo TV. La fig. 108 illustra le connessioni dei piedini ed i punti di test.

L'interruttore bilaterale quadruplo 4066

Ci sono due chip 4066 nel Commodore 64. Il primo, mostrato in fig. 109, è situato appena fuori delle linee di dati del VIC. Il secondo, mostrato in fig. 110, è connesso tra il connettore femmina del bus seriale e le due porte di controllo. Come implica il nome, all'interno del chip 4066 ci sono quattro sezioni, ciascuna delle quali funge da interruttore. Si tratta di interruttori di tipo "off/on" (cioè acceso/spento), controllati elettronicamente. Essi si rivelano utili per controllare le linee del bus di dati, o per selezionare i dati in altri modi.

Ognuno dei quattro interruttori ha tre connessioni, come si può vedere nello schema di fig. 111. Innanzitutto, ci sono due linee di I/O. Il segnale può fluire attraverso tali linee in un verso o in quello opposto (da ciò l'attributo "bilaterale"). Le linee di I/O per la sezione A sono i piedini 1 e 2. La sezione B ha i piedini 3 e 4; la sezione C ha i piedini 8 e 9; infine, la sezione D ha i piedini 10 e 11. Non c'è alcunché di misterioso: si tratta delle connessioni degli interruttori "off/on".

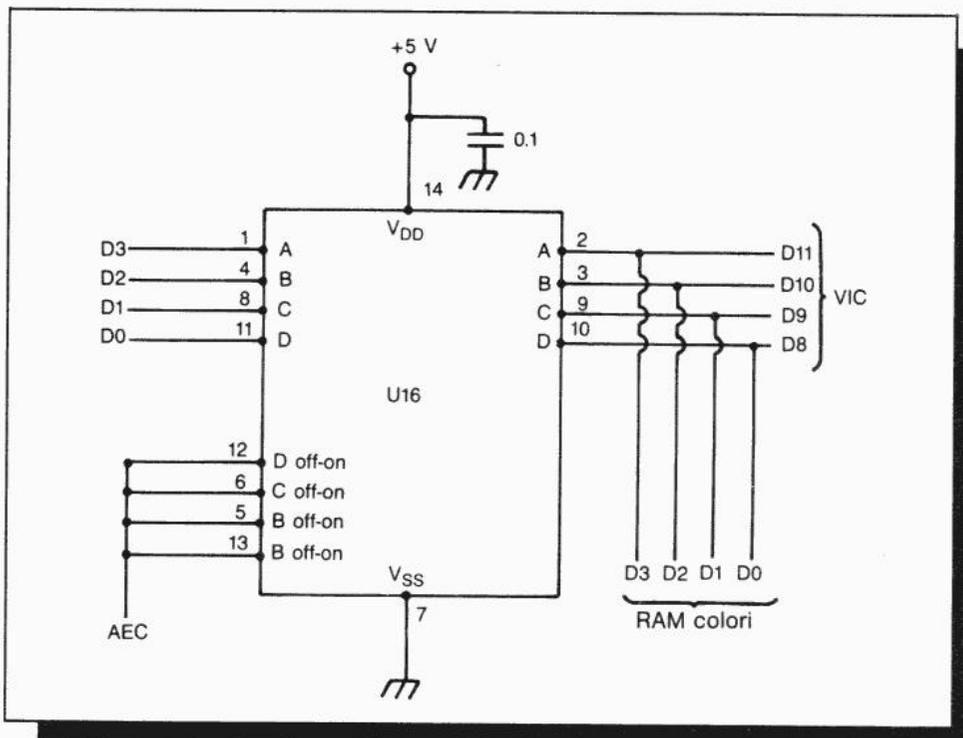



Figura 109. Il chip 4066 è un insieme di quattro interruttori elettronici off-on. Un chip 4066 è installato sul bus di dati per cooperare con la RAM dei colori e col VIC.

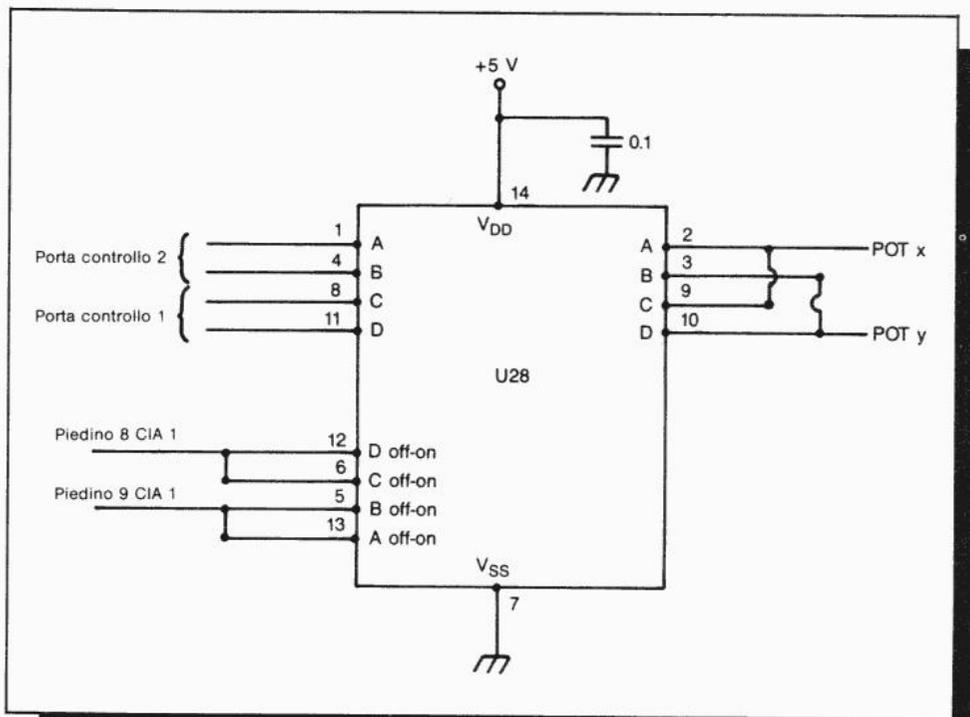



Figura 110. Un secondo chip 4066 è installato per cooperare con le due porte di controllo e con i potenziometri x e y.

La terza connessione serve per il controllo off-on. Per chiudere un interruttore, si deve applicare un valore alto alla sua connessione di controllo. Qualora ne desideraste una chiusura permanente, dovreste connetterne la connessione di controllo al piedino 14 di alimentazione. In tal modo, il segnale di controllo resterebbe fissato a +5 volt, per cui l'interruttore rimarrebbe chiuso.

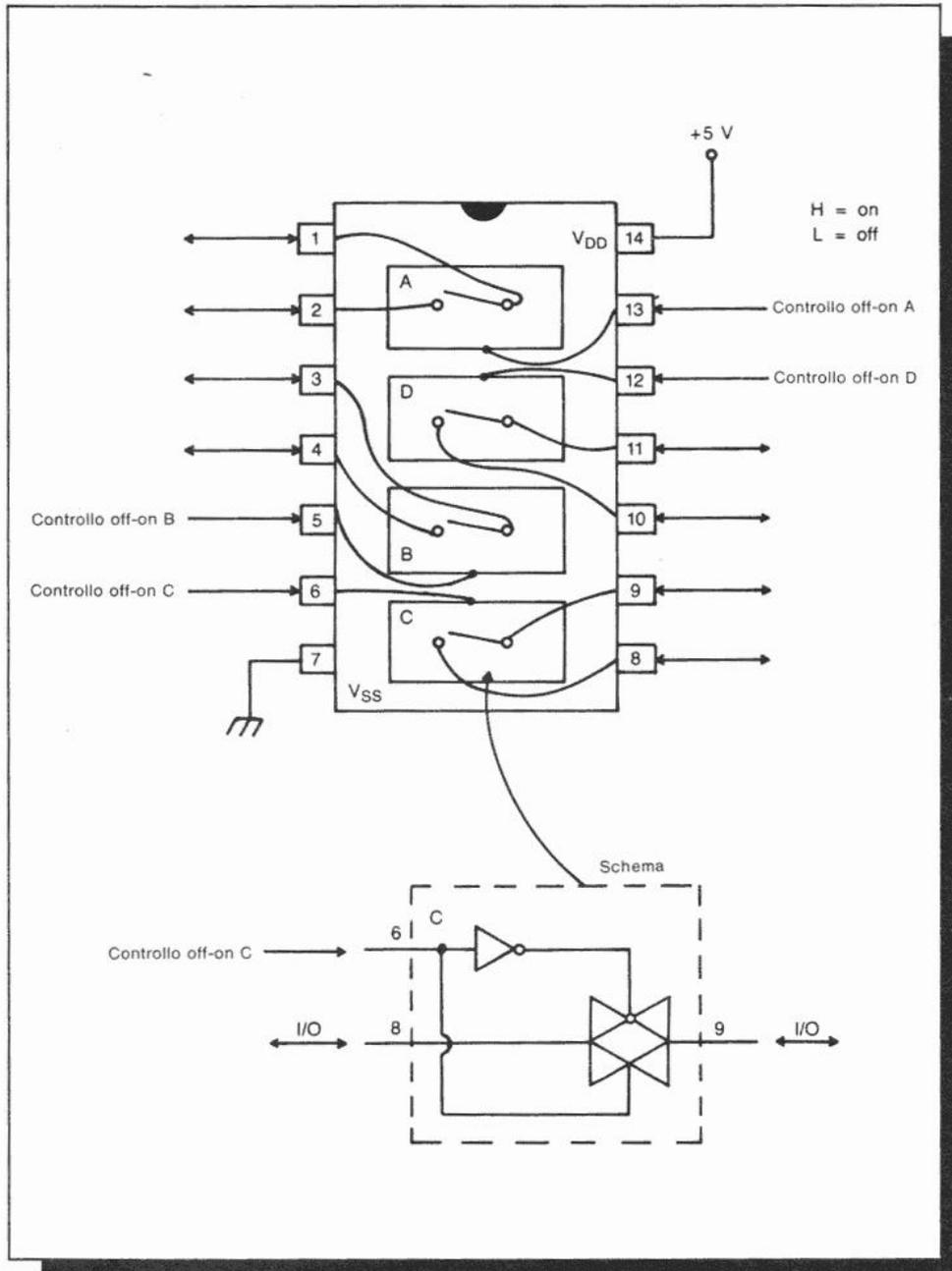



Figura 111. Ciascuna delle sezioni degli interruttori ha due piedini d'ingresso/uscita ed un piedino di commutazione (off-on).

Per aprire un interruttore, si deve applicare un valore basso alla sua connessione di controllo. Qualora desideraste un'apertura permanente, dovreste connettere il piedino di controllo al terminale di massa del chip, il piedino 7. In tal modo, il segnale di controllo sarebbe fissato a 0 volt, per cui l'interruttore non potrebbe chiudersi.

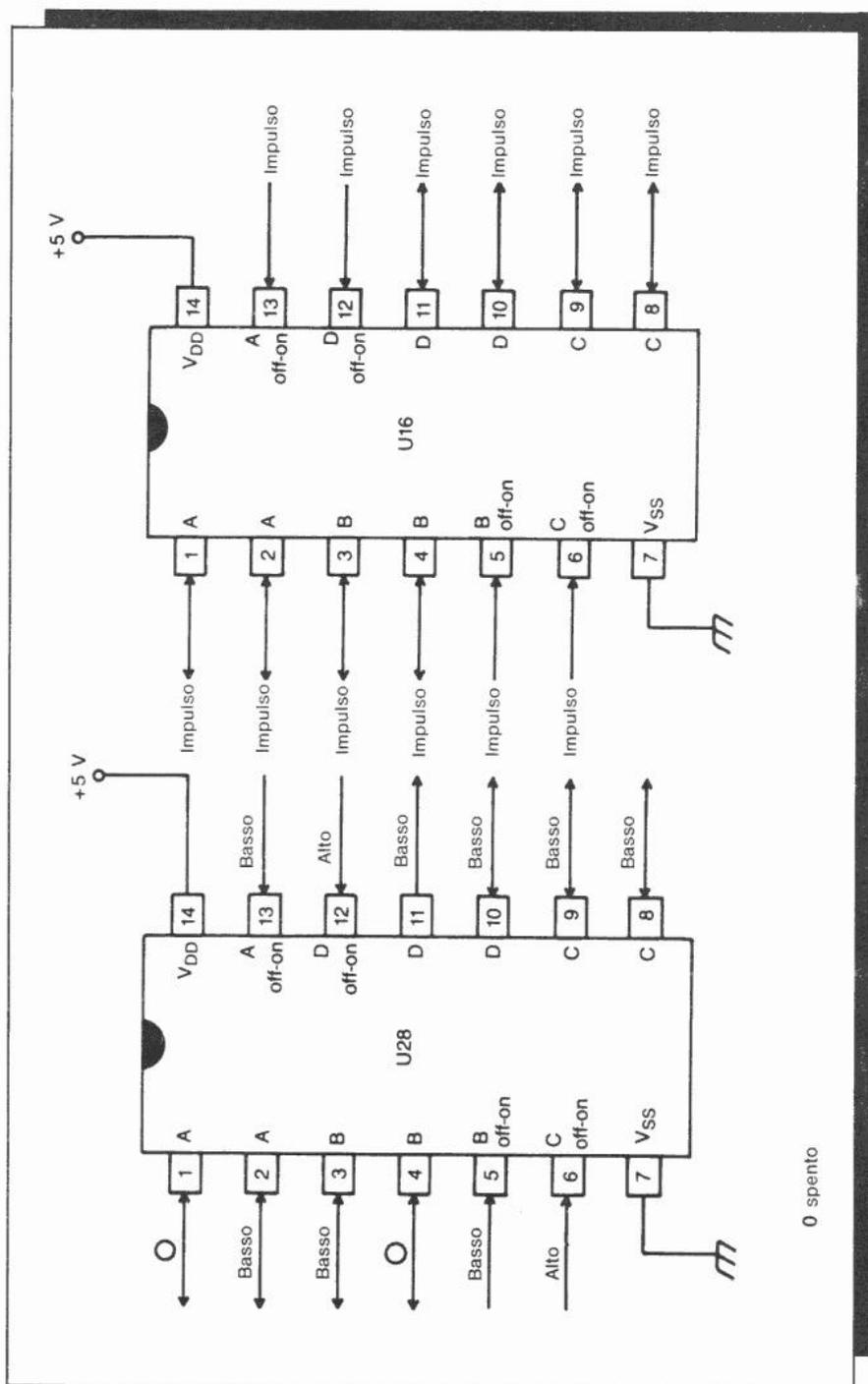



Figura 112. Gli interruttori conducono segnali di tipo diverso. I punti di test di U28 sono un assortimento di stati logici alti e bassi, mentre U16 gestisce impulsi di vario tipo.

Il piedino di controllo per l'interruttore A è il piedino 13. Il piedino di controllo per l'interruttore B è il 5; per l'interruttore C è il 6; e per l'interruttore D è il 12.

Gli interruttori del chip 4066 sono piuttosto "robusti": essi possono sopportare una tensione di alimentazione fino a +15 volt, anche se il C-64 impiega solo +5 volt. Il pericolo rappresentato dagli interruttori nei circuiti digitali più delicati è dovuto all'elettricità statica che può accumularsi durante la commutazione. Il progetto della Commodore è eccellente; tuttavia, durante il funzionamento pratico del circuito – in cui le condizioni sono tutt'altro che ideali – la commutazione potrebbe causare i suddetti inconvenienti, per cui qualche chip potrebbe guastarsi.

Il controllo del chip può essere eseguito facilmente tramite il diagramma dei punti di test, mostrato in fig. 112.

Il timer duale 556

C'è un chip 556 nel computer. Sul chip, vi sono due timer distinti. Uno dei due è posto nel circuito di *RESET, mentre l'altro e nella configurazione di *NMI. Le loro connessioni sono illustrate in fig.113. Il circuito di reset (inizializzazione) ed il circuito dell'interruzione non mascherabile ("non maskable interrupt": NMI) saranno discussi in capitoli successivi. La fig. 114 illustra i valori dei punti di test.

I timer sono impiegati per la temporizzazione dei cicli di controllo del reset o dell'interruzione. Tali timer sono in grado di eseguire la temporizzazione di eventi con periodi variabili dai microsecondi alle ore. Si tratta di dispositivi molto versatili, che trovano impiego in molte applicazioni, oltre che nel C-64.

Ciascun timer è basato su un circuito di memorizzazione bistabile di tipo flip-flop. La commutazione del singolo flip-flop può avvenire una sola volta, o un certo numero di volte, a seconda del controllo applicato. In questo caso, tale controllo viene fornito da due circuiti comparatori. Il comparatore sarà discusso nel cap. 11.

Quando il timer di una sezione del 556 viene fatto commutare una sola volta, si dice che esso agisce come un circuito monostabile ("one-shot"). Invece, se la commutazione avviene più volte, si parla di circuito astabile.

Il circuito di reset impiega una sezione del 556 per la temporizzazione della sequenza di reset. Il circuito di reset è connesso alla MPU, ai due CIA, al bus seriale, alla porta di utente, al connettore per la cartuccia di espansione, ed al chip SID. Il chip 556 emette un segnale di reset alto o basso in accordo con lo stato del flip-flop.

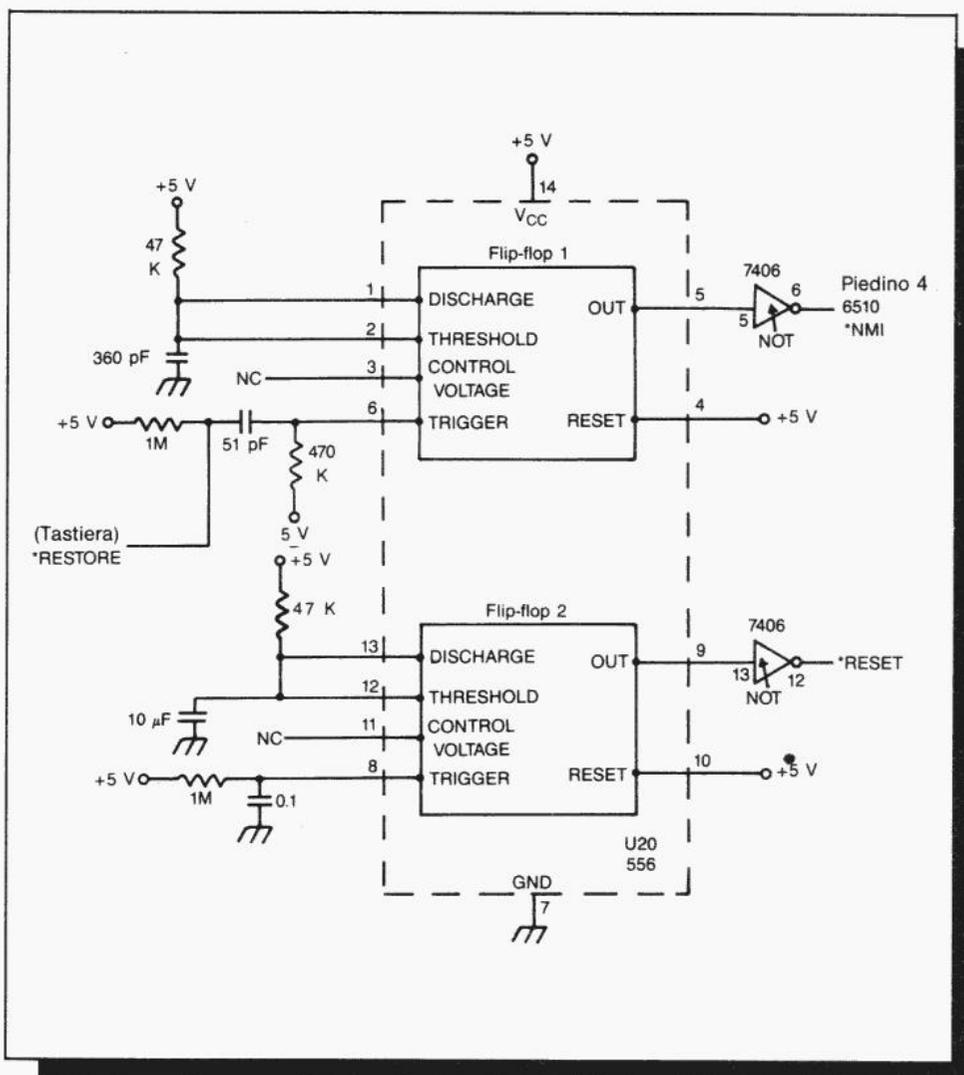



*Figura 113. Ci sono due timer separati nel chip 556. Uno trasporta alla MPU il segnale *RESTORE generato dalla tastiera. L'altro gestisce il segnale *RESET.*

Il circuito di reset è utilizzato per l'inizializzazione della MPU e degli altri circuiti, allorché l'alimentazione viene applicata al computer. In presenza di uno stato logico basso all'uscita della porta NOT, i circuiti sono disattivati. Se un valore alto esce dallo stadio di reset, i circuiti saranno attivati e la MPU intraprenderà la propria sequenza di operazioni di avviamento. I dettagli di tale sequenza saranno discussi nel cap. 12.

L'uscita dell'altro timer del chip 556 è connessa al circuito del segnale *NMI. Questa interruzione non mascherabile è una funzione del tasto RESTORE presente sulla tastiera. Allorché pigiate il tasto RESTORE, l'impulso viaggia direttamente fino al piedino 6 del chip, che è l'ingresso di trigger ("scatto") del timer. A sua volta, que-

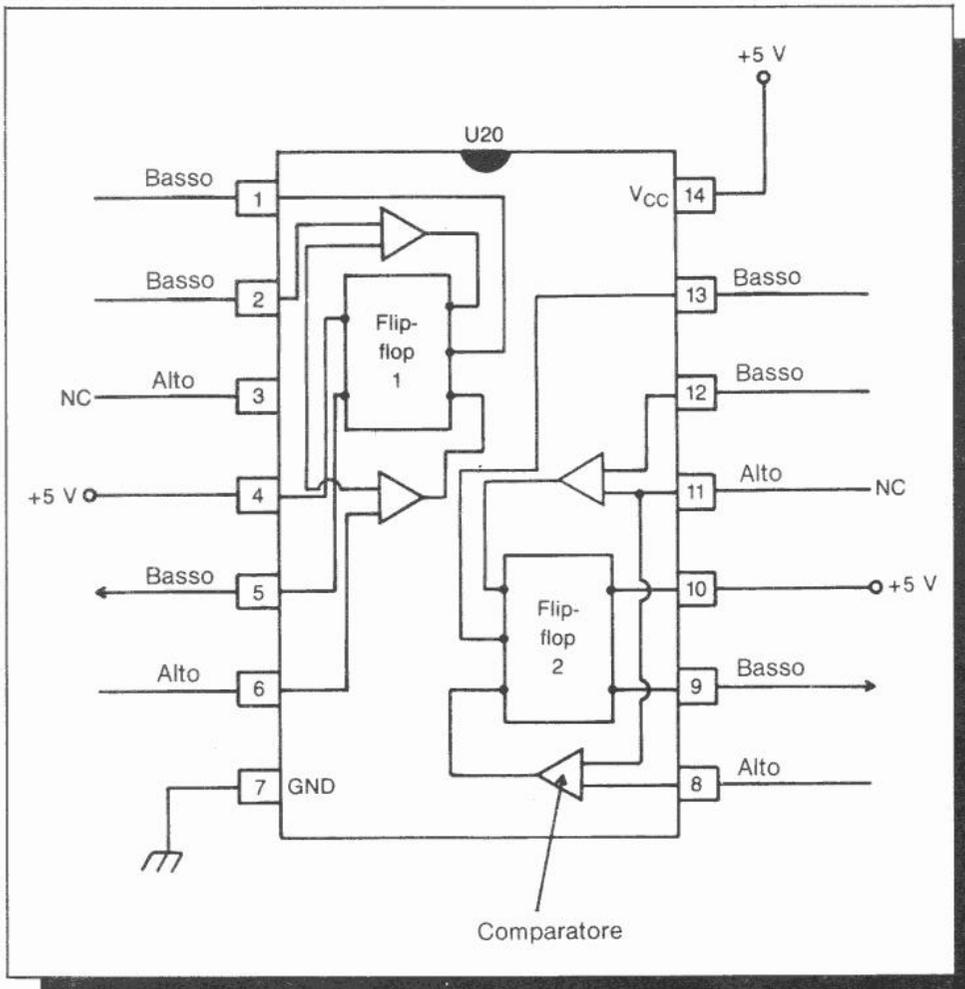



Figura 114. I timer possono essere controllati servendosi di questo diagramma dei punti di test.

sto causa la commutazione singola del flip-flop e l'invio di un segnale di uscita al piedino 21, *IRQ, di uno dei CIA, come pure al piedino 4, *NMI, della MPU 6510. Quindi, può aver luogo l'azione di RESTORE ("ripristino").

Altri componenti di circuiti integrati

In aggiunta ai principali chip LSI, ai chip della RAM e della ROM, e a tutti gli altri chip di supporto, esiste un certo numero di altri componenti cui si è appena accennato. Innanzitutto, è stata menziona-

ta l'unità MC4044, situata nel circuito di clock. Non si tratta realmente di un chip digitale. Tale componente viene impiegato nelle applicazioni di controllo della frequenza. Esso si rivela efficace nel produrre variazioni di fase e di frequenza nel circuito per il controllo della frequenza primaria del computer tramite un cristallo di quarzo. Questo chip sarà esaminato nel capitolo sul clock.

Un altro piccolo circuito integrato, presente nel circuito di clock e discusso nel relativo capitolo, è il 74LS629N. Esso è noto come oscillatore controllato in tensione duale con abilitazione. Si tratta di un circuito oscillatore che produce la frequenza primaria del computer, in collaborazione col cristallo di quarzo da 17,734472

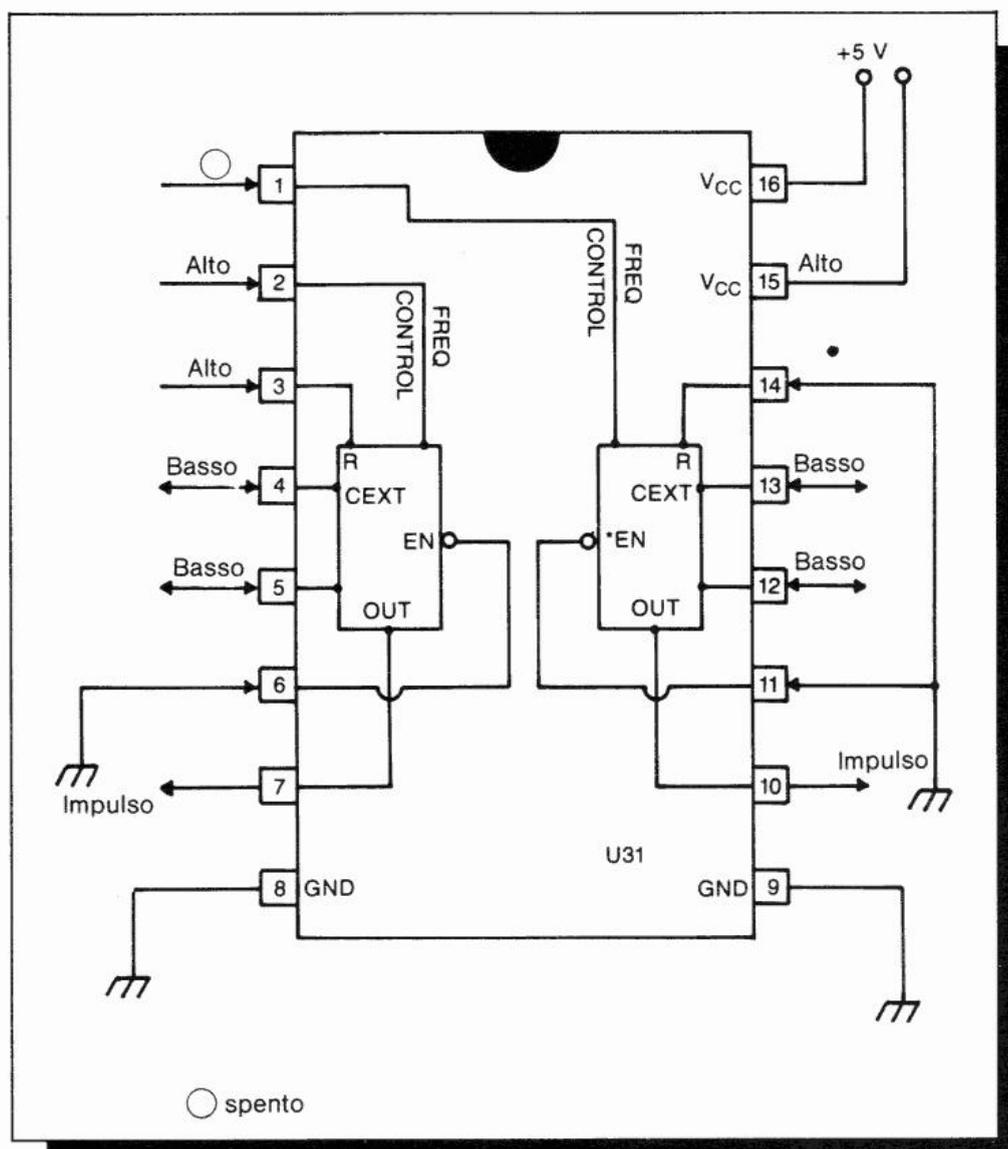



Figura 115. Il chip 74LS629 è il circuito oscillatore del computer. I risultati ottenuti devono coincidere con i valori mostrati nei punti di test; altrimenti, il computer non funzionerebbe.

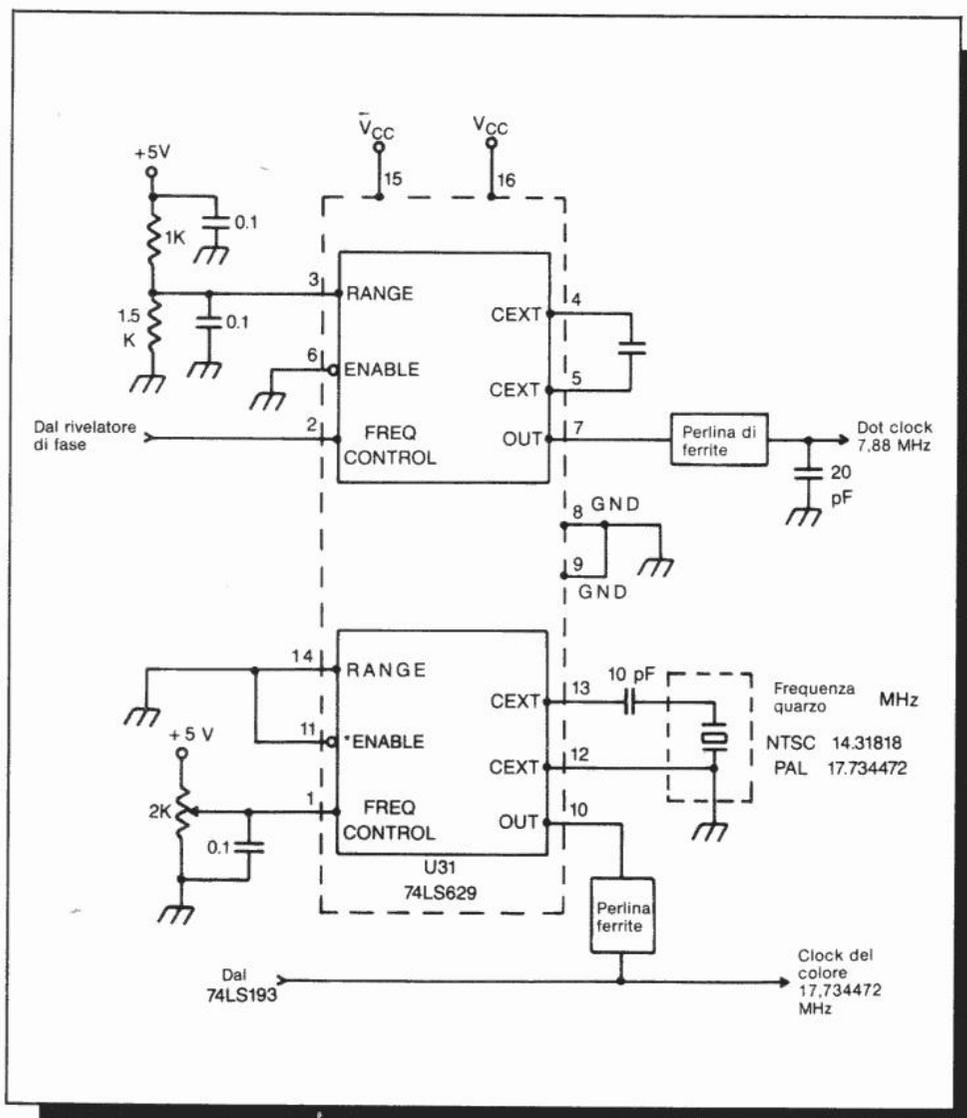



Figura 116. La frequenza principale effettiva dell'oscillatore viene prodotta in una sola sezione del chip. L'oscillatore a cristallo di quarzo è installato tra i piedini 13 e 12 della sezione inferiore.

MHz. Esso sarà trattato in maggior dettaglio nel capitolo sul clock. La piedinatura ed i valori dei punti di test sono illustrati in fig. 115. Lo schema elettrico è mostrato in fig. 116.

Nel circuito di alimentazione, ci sono due regolatori di tensione, un tipo da 12 volt con codice MD7812CT, ed un tipo da 5 volt con codice 7805. Essi sono mostrati sulla piastra del circuito stampato (si veda la fig. 26). Entro l'unità di alimentazione esterna, insieme col trasformatore di potenza, c'è un altro regolatore. Questi componenti saranno discussi in dettaglio nel cap. 20, in cui sarà discussa l'alimentazione.

9

DIAGRAMMA A BLOCCHI DEL SISTEMA

La guida alla disposizione dei componenti del Commodore 64 evidenzia le posizioni dei 32 chip sulla piastra del circuito stampato. Le discussioni sui chip vi hanno fornito qualche idea sui tipi di funzioni svolte dai vari chip nel computer. I sintomi di un malfunzionamento dovrebbero fornirvi alcuni indizi sui chip o sui circuiti associati che potrebbero essere i responsabili del guasto che starete tentando di riparare. I diagrammi dei punti di test vi consentono di effettuare delle letture tramite voltmetro o sonda logica e quindi confrontare i risultati di tali letture con i valori che dovrebbero essere presenti sui piedini del DIP. Queste misure dovrebbero esservi di aiuto per portare a termine la maggior parte dei lavori di ricerca e riparazione dei guasti.

A questo punto, è tempo di esaminare il computer in dettaglio. Inizieremo questo capitolo col diagramma a blocchi del computer, mentre nei capitoli successivi saranno passati in rassegna i singoli blocchi costituenti.

Diagramma a blocchi

Dal punto di vista del diagramma a blocchi, i computer attuali non sono molto diversi dai primi tipi elettronici utilizzati dopo la seconda guerra mondiale. I 18000 tubi a vuoto dell'ENIAC del 1950 sono stati trasformati nei 18000 microscopici transistor contenuti in un chip, ma il diagramma a blocchi è rimasto pressoché immutato. La fig. 117 illustra il diagramma a blocchi del Commodore 64.

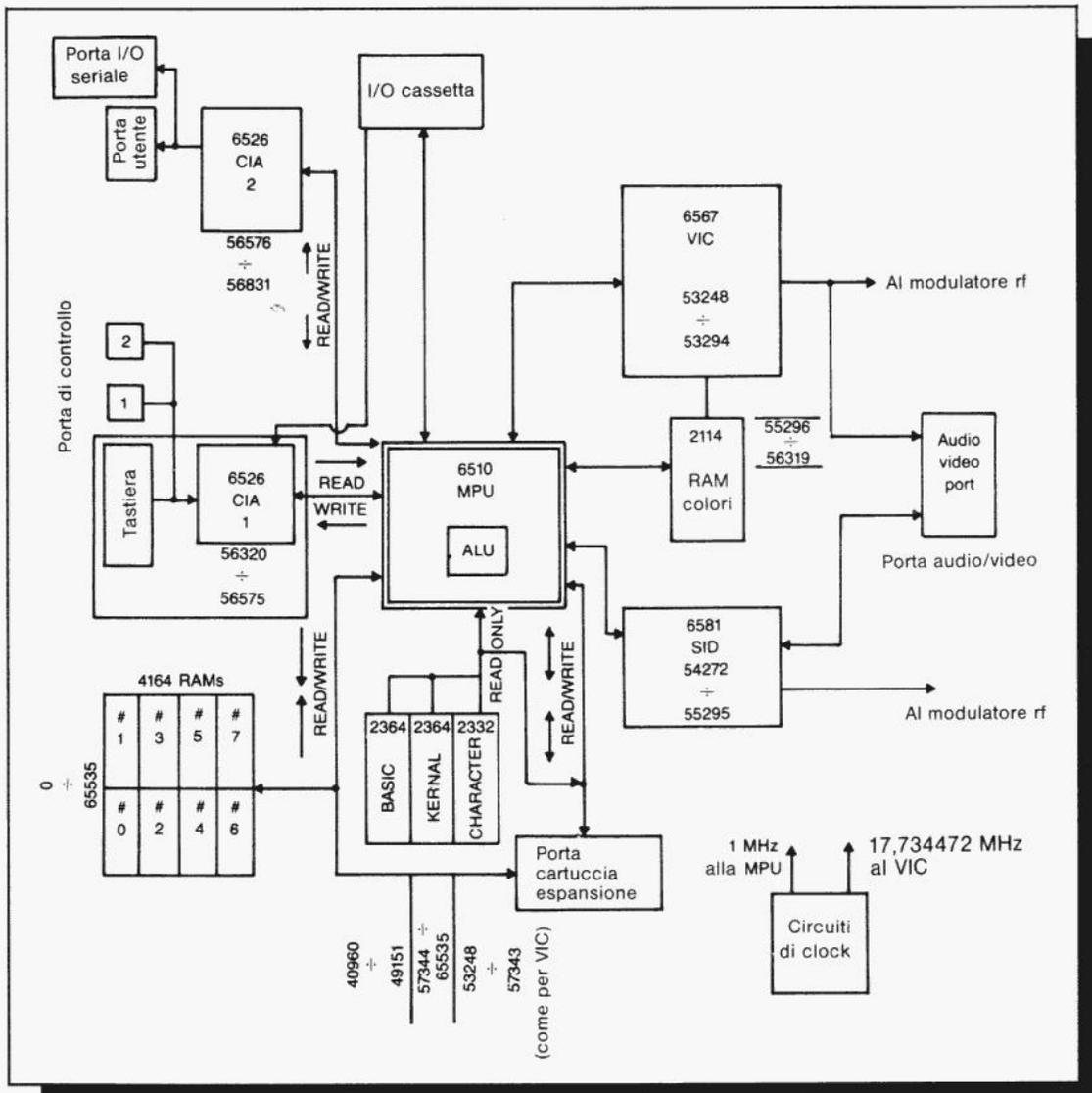



Figura 117. Il microprocessore 6510 con la propria ALU nel chip che trasforma la macchina in un computer.

Il blocco centrale nel diagramma è basato sulla MPU 6510. "MPU" sta per "micro processing unit", cioè microunità di elaborazione. Il nucleo del dispositivo è l'unità aritmetico-logica, o ALU (Arithmetic Logic Unit). Questa è la parte che acquisisce le informazioni di ingresso ed esegue calcoli aritmetici e logici sui dati. Dopodiché, il risultato dei calcoli viene presentato in uscita. All'interno del chip 6510, l'ALU è circondata da numerosi registri e da porte, che saranno discussi nel cap. 12.

C'è un blocco importante di solo ingresso. All'interno del blocco si trovano la tastiera ed uno dei chip CIA. In pratica la tastiera usa in modo quasi esclusivo la capacità di quel CIA. Quando pigia-

te un tasto, l'impulso creato dal contatto tra una riga ed una colonna della tastiera viene trasmesso al CIA. A sua volta, il CIA trasmette l'impulso ad un registro nella MPU. La battuta del tasto viene quindi elaborata ed il risultato corrispondente viene visualizzato sullo schermo TV.

Un altra grande sezione del diagramma comprende tutti i componenti residenti nella mappa di memoria del C-64. La funzione principale svolta dalla MPU consiste nel trasferimento di informazioni binarie (bit) da e verso i chip residenti nella mappa di memoria. La MPU può essere il mittente delle informazioni, oppure il destinatario. Durante l'invio dei dati, essa scrive nella mappa di memoria; durante la ricezione, la MPU legge i dati dalla mappa di memoria.

I chip residenti nella mappa di memoria sono la maggior parte di quelli più grandi discussi finora. I chip di supporto non hanno indirizzi, sebbene siano posti sul cammino di trasferimento dei dati. Essi si limitano ad eseguire compiti specifici, al fine di accelerare il trasferimento dei dati.

Nell'area della mappa di memoria, i componenti più evidenti sono gli otto chip 4164 della RAM dinamica. La MPU collabora continuamente con essi; essa può trasmettere o ricevere dati da questi chip di lettura/scrittura. Al fine di gestire le attività del computer, la MPU è in grado di memorizzare alcune istruzioni di servizio in determinate locazioni della RAM. Essa è in grado di memorizzare l'informazione acquisita dalla tastiera in una sezione riservata alla memoria del video. La MPU può memorizzare gli indirizzi dei caratteri di uno "sprite"; inoltre, essa può memorizzare i programmi che scrivete ed i dati associati con tali programmi. La memorizzazione delle informazioni viene facilmente eseguita con gli otto chip di RAM dinamica. La MPU può successivamente reperire qualsiasi informazione desiderata, indirizzando appropriatamente la locazione che la contiene.

Il successivo gruppo di residenti nella mappa di memoria sono i chip della ROM: la ROM del BASIC, la ROM del Kernal e la ROM del generatore di caratteri. Invece, la PLA, anche se tecnicamente appartiene alla categoria delle ROM, non ha alcun indirizzo specifico. Essa non contiene alcun dato memorizzato. In essa sono memorizzati percorsi multipli per dirigere il traffico dei segnali che la attraversano.

Le tre ROM indirizzate possono trasmettere dati alla MPU, ma non possono ricevere dati dalla MPU, poiché i dati presenti nei loro contenitori di bit sono stati definiti permanentemente in fabbrica. Quando una locazione in una delle ROM viene indirizzata appropriatamente, la MPU è in grado di leggerne facilmente il contenuto.

Anche i due CIA sono indirizzabili, ma essi non sono magazzini di memoria, come i chip della RAM e della ROM. Essi sono le porte di ingresso e di uscita per il C-64. La MPU può trasmettere agli indirizzi dei CIA e quindi essere in grado di inviare ai dispositivi periferici i dati uscenti dai circuiti digitali. Inoltre, la MPU può ricevere informazioni dagli indirizzi dei CIA e servirsi dei dati ottenuti dai dispositivi periferici. I dati che viaggiano da e verso i CIA non hanno alcun supporto di memorizzazione nel C-64. I dati devono passare attraverso la porta, qualunque sia la loro provenienza o destinazione. Ai CIA sono riservati solo pochi indirizzi, a differenza delle migliaia di indirizzi della RAM e della ROM.

Gli altri componenti residenti sono il VIC, il SID ed il chip della RAM dei colori. Il VIC viene indirizzato in modo da poter essere contattato dalla MPU e gestire appropriatamente l'attività del video. Il SID è indirizzato per consentire alla MPU di utilizzare le funzioni audio. La RAM dei colori dispone di indirizzi per consentire alla MPU di porre gli opportuni dati nei suoi contenitori di bit.

La RAM dei colori ha locazioni di memoria differenti dal resto dei residenti. Ciascuna locazione della RAM dei colori contiene solo quattro bit, mentre tutti gli altri residenti hanno locazioni di otto bit. Otto bit sono in grado di produrre 256 combinazioni distinte di "alto" e "basso"; i quattro bit contenuti in ciascuna locazione della RAM dei colori possono invece produrre solo 16 diverse combinazioni di "alto" e "basso".

Effettivamente, i quattro bit per locazione sono tutto ciò che serve nella RAM dei colori, poiché il loro scopo è semplicemente quello di modificare il colore delle rispettive locazioni sullo schermo TV. Ogni locazione controlla il colore di uno dei 1000 blocchi sullo schermo TV. Le 16 possibili combinazioni di bit corrispondono a 16 diversi colori per il blocco. Ulteriori dettagli in merito saranno forniti nel capitolo sul VIC.

Il diagramma a blocchi globale mostra che la MPU 6510 è la "stazione centrale" del computer. Sebbene la MPU non abbia alcuna "intelligenza" (presente solo nel software contenuto nella ROM e nella RAM), essa svolge la maggior parte delle attività del computer. Il sistema del computer consiste nella MPU al centro, connessa ai residenti della mappa di memoria tutt'attorno.

La MPU e la RAM dinamica

La MPU 6510 ha quattro tipi di linee connesse ai suoi 40 piedini. Nella fig. 118, potete vedere 16 linee di indirizzo, A15-A0, che attraversano la piastra del circuito stampato come una linea di auto-

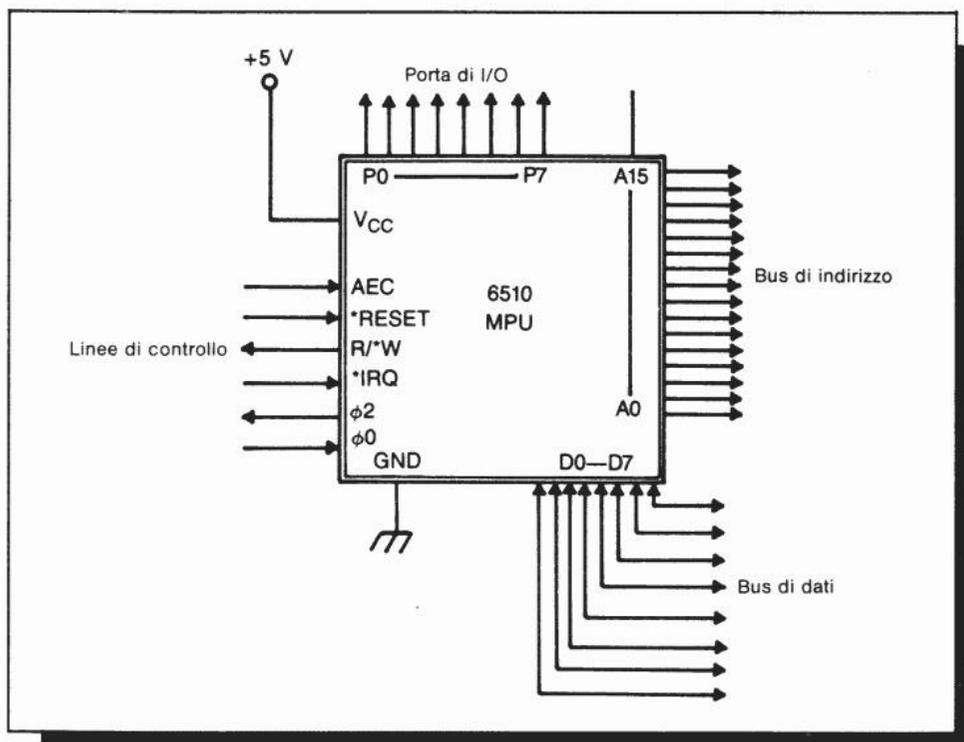



Figura 118. Alla 6510 sono connessi quattro tipi di linee: indirizzo, dati, controllo, e la porta di I/O da un byte.

bus. Ci sono 8 linee di dati, D7-D0, che attraversano anch'essi la piastra come un'autolinea. Ci sono poi altre otto linee di dati, che si comportano come una porta di I/O speciale per la MPU. Queste non viaggiano come un autobus, anche se escono da un registro da 8 bit della MPU. Esse sono designate con le lettere P7-P0. Il resto dei piedini della MPU sono linee di controllo. Queste sono tutte linee singole, che svolgono molti compiti diversi.

Una delle destinazioni delle linee della MPU è la configurazione di RAM. Le 16 linee di indirizzo sono connesse nei multiplexer 74LS257 lungo il loro percorso verso i chip della RAM, come mostrato in fig. 119. I due chip ricevono otto linee ciascuna. Le linee d'indirizzo sono linee di bus unidirezionali: i bit dell'indirizzo possono fuoriuscire dalla MPU, ma non possono tornare indietro. I bit d'indirizzo attraversano pertanto i due chip multiplexer nel loro viaggio verso la RAM. Comunque, essi non torneranno più indietro.

I multiplexer generano l'indirizzo di riga e l'indirizzo di colonna di una locazione. Notate che le linee d'indirizzo entranti nei multiplexer sono sfalsate di quattro: cioè, il chip superiore riceve le linee A15-A12 e A7-A4, mentre il chip inferiore riceve le linee A11-A8 e A3-A0.

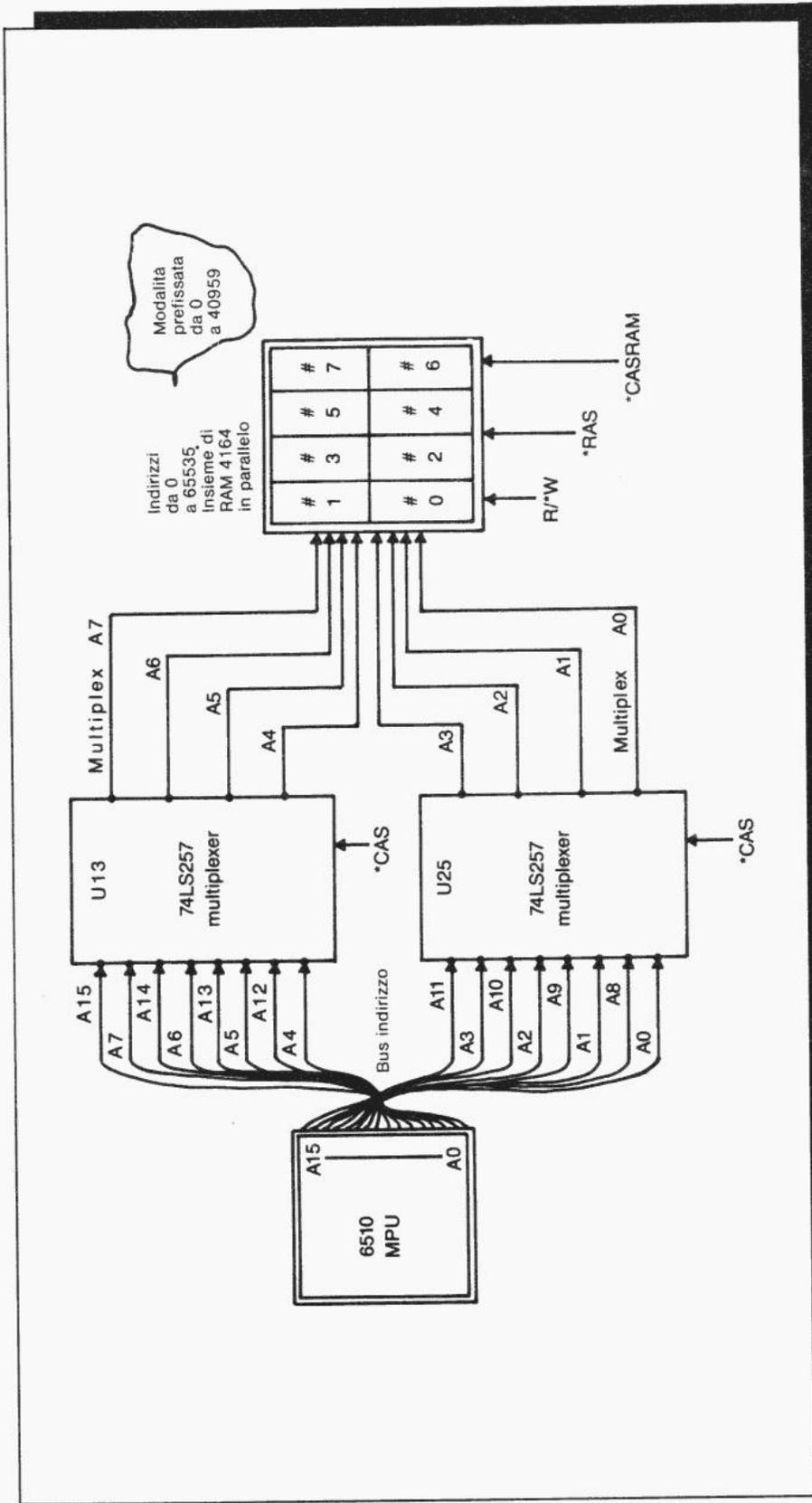



Figura 119. L'insieme della RAM dinamica necessita di due chip multiplexer per gestire la funzione d'indirizzamento.

Gli otto bit necessari per indirizzare le righe delle matrici RAM sono A15-A8, mentre gli otto bit necessari per indirizzare le colonne delle matrici sono A7-A0. I chip, con i loro circuiti interni delle porte AND e OR, sono in grado di inviare automaticamente in uscita il gruppo di bit A15-A8. Dopodiché, arriverà il segnale di abilitazione *CAS che disattiverà quei piedini di ingresso. *CAS attiverà i restanti piedini di ingresso, A7-A0, ed essi entreranno nei chip della RAM.

All'interno dei chip della RAM, ci sono due segnali di abilitazione che assumono i valori "alto" e "basso". Questi due segnali sono originati nel VIC. Uno è *RAS. Esso abilita l'acquisizione dell'indirizzo di riga A15-A8 da parte dei relativi decodificatori interni al chip. In questo modo, si ottiene l'indirizzamento di una riga. L'altro segnale di abilitazione è *CASRAM, che abilita l'acquisizione dell'indirizzo di colonna da parte dei relativi decodificatori interni alla RAM: si ottiene così l'indirizzamento di una colonna.

Una volta che la riga e la colonna siano state indirizzate, un bit in ciascun chip viene reso accessibile per un'operazione. Naturalmente, tale operazione può essere una lettura o una scrittura. L'indirizzamento di un bit nella RAM è tutto ciò che fanno le linee di indirizzo ed i chip del multiplexer tra la MPU e la configurazione della RAM.

Il compito successivo è svolto dalle linee del bus di dati. Non c'è alcun chip di supporto al bus di dati tra la MPU e la RAM. Le linee D7-D0 sono cablate direttamente alle connessioni D0 e D1 su ciascun chip. Ci sono otto chip e otto linee di dati collegate ai chip. I due piedini su ciascun chip sono connessi tra loro, ma agiscono separatamente. Una linea è di ingresso, mentre l'altra è di uscita. Esse consentono la scrittura o la lettura del bit indirizzato. Se il bit indirizzato dev'essere scritto, il byte di dati sarà inviato sul bus dati e ciascun chip di RAM riceverà il rispettivo bit del byte. Quando il bit indirizzato dev'essere letto, ciascun chip di RAM fornirà una copia del valore "alto" o "basso" contenuto nella propria memoria.

Dal registro di I/O nella MPU escono le linee P7-P0, che operano in altri circuiti. Le loro connessioni alla RAM riguardano le assegnazioni degli indirizzi 0 e 1 come ausilio a questi piedini. I contenuti di queste locazioni di ausilio alla RAM saranno trasferiti alla MPU nel modo consueto attraverso il bus dati. Questo registro insolito, presente nella 6510, sarà trattato in maggior dettaglio nel capitolo sulla MPU.

Solo una delle linee di controllo della MPU va alla RAM. Si tratta della linea di controllo di lettura/scrittura R/*W (read/write). Essa viene normalmente tenuta nello stato logico alto durante la lettura. Quando ad essa viene applicato un valore logico basso, il chip diviene predisposto alla scrittura. La linea lascia il piedino 38 della MPU e giunge a molti chip, di cui otto sono quelli della RAM.

La linea R/*W è un segnale di controllo unidirezionale: è originato nella MPU ed esce da essa, ma non vi fa ritorno. R/*W si connette a *WE, il segnale di abilitazione alla scrittura, presente sul piedino 3 di tutti i chip della RAM. Quando è alto, *WE consente la lettura dei chip. Quando R/*W diviene basso, la capacità di lettura viene disabilitata e si può scrivere nella RAM.

La configurazione presente tra la MPU e la RAM serve al trasferimento di valori logici "alto" e "basso" tra le due entità. In esso sono compresi altri dispositivi. I due chip multiplexer sono necessari per cooperare con i segnali di abilitazione *RAS e *CAS prodotti dal VIC, in modo da facilitare l'indirizzamento di righe e colonne. La connessione MPU-RAM è di importanza vitale nello schema del computer.

La MPU e la ROM

Il Commodore 64 trae il suo nome dalla dimensione della mappa di memoria. Le 65536 locazioni di memoria equivalgono a 64K. La prima locazione ha il numero 0, mentre l'ultima ha il numero 65535.

Quando i progettisti assegnano i numeri agli indirizzi delle locazioni, devono essere molto accorti. Ogni indirizzo deve accedere alla locazione assegnata, e solo ad essa. Qualora un indirizzo, che non è altro che una sequenza di 16 valori logici "alto" e "basso", consentisse l'accesso contemporaneo a più di una locazione, il programma potrebbe non funzionare correttamente.

Una delle meravigliose caratteristiche del C-64 è la disposizione delle sue locazioni di memoria. C'è un certo numero di modi in cui potete modificare l'indirizzamento, il che consente una grande flessibilità durante le varie applicazioni. Questa caratteristica sarà discussa in dettaglio nel capitolo sulla mappa di memoria. La fig. 120 illustra gli indirizzi prestabiliti (di "default"), cioè gli indirizzi disponibili all'accensione del computer.

All'accensione, il C-64 è normalmente predisposto all'uso del linguaggio BASIC. In questa modalità, alla RAM sono assegnate le locazioni da 0 a 40959. L'indirizzamento che abbiamo esaminato nella discussione sulla MPU-RAM usa tali numeri. Alle ROM sono riservati indirizzi maggiori.

La ROM del BASIC ha 8K indirizzi, da 40960 a 49951. Al Kernal sono assegnati gli indirizzi da 57344 fino all'estremità superiore della memoria, 65535. Gli indirizzi della ROM dei caratteri sono compresi tra 53248 e 57343. La ROM dei caratteri condivide que-

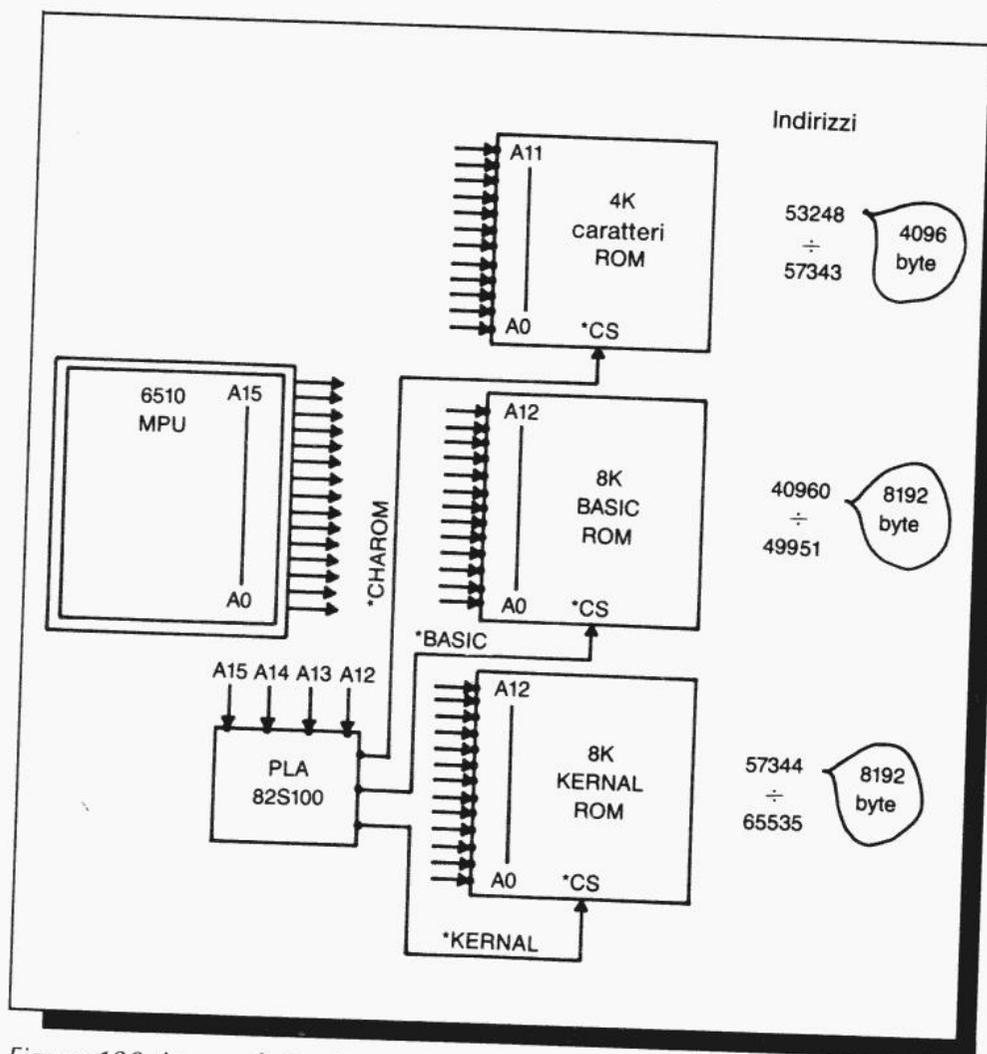



Figura 120. In condizioni normali, all'accensione del C-64, i tre chip della ROM rispondono agli indirizzi indicati.

sti indirizzi con altri residenti nella mappa di memoria, ma senza alcun conflitto, come vedrete nel cap. 13.

L'accesso alle tre ROM è immediato, poiché esse devono essere solo lette e non scritte. La MPU impiega le medesime linee di indirizzo unidirezionali, A15-A0, per indirizzare le ROM. Il BASIC ed il Kernal utilizzano le linee A12-A0 ed usano questi 13 bit per indirizzare una delle 8K locazioni contenute nella ROM. I bit delle linee A15-A13 sono inviati alla PLA, che li decodifica e seleziona la ROM indirizzata tramite il segnale *BASIC o *KERNAL.

Le locazioni interne della ROM dei caratteri sono indirizzate tramite le linee A11-A0. Sono necessarie solo 12 linee di indirizzo poiché tale ROM ha solo 4K indirizzi nella sua matrice di memoria. I bit A15-A12 sono inviati alla PLA, che produce il segnale *CHAROM per la selezione del chip.

Una volta che una ROM sia stata selezionata e la locazione della sua matrice indirizzata, essa può svolgere un solo compito: inviare sulle otto linee di uscita D7-D0 una copia degli otto bit "incorporati" in modo permanente nella locazione. Gli otto bit viaggeranno direttamente verso la MPU.

La MPU e l'interfaccia CIA

Ogni CIA dispone solo di 16 locazioni interne sulla mappa di memoria, che vengono contattate tramite le linee di indirizzo A3-A0. La fig. 121 illustra il modo in cui le linee di indirizzo sono connesse ai CIA. "CIA" è l'acronimo di Complex Interface Adapter (adattatore di interfaccia complessa): questo dispositivo è un meccanismo complicato, che sarà discusso nel cap. 16. Ogni CIA colla-

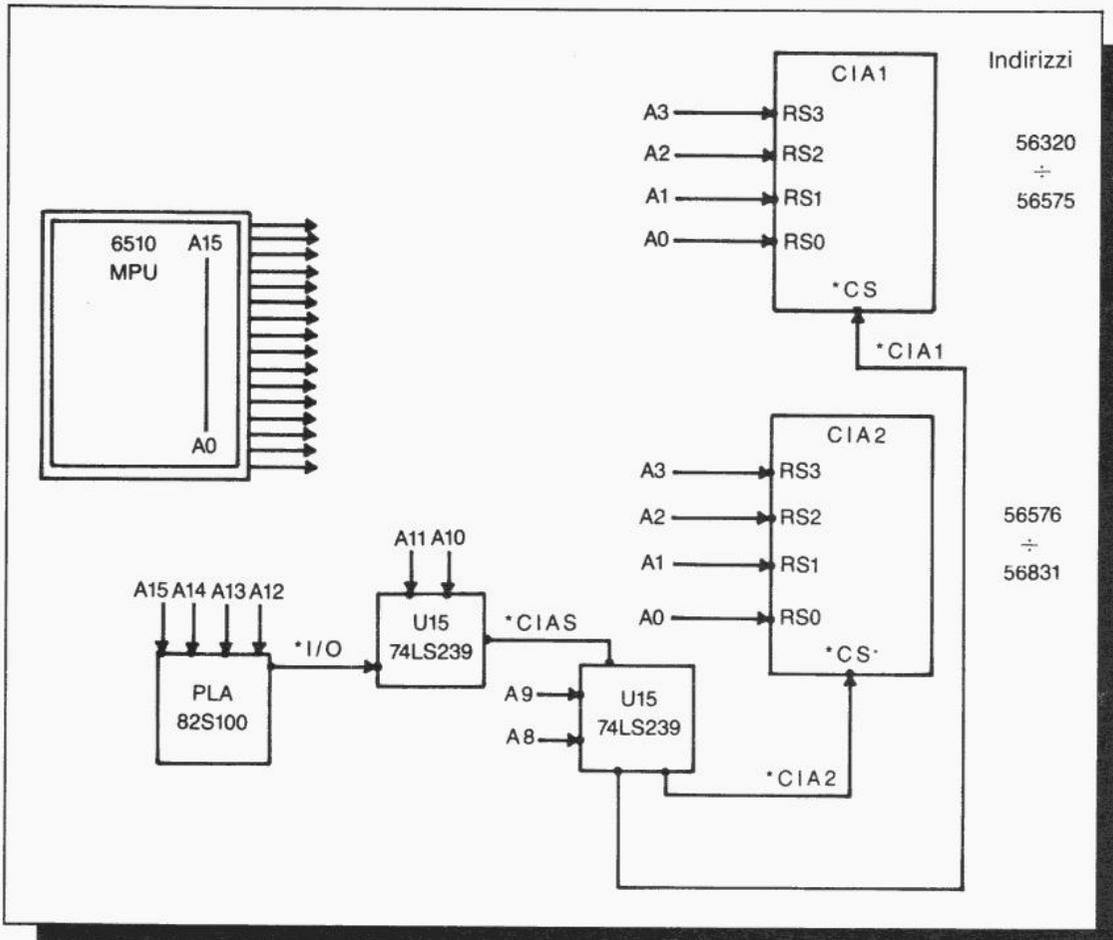



Figura 121. La MPU contatta i due CIA agli indirizzi indicati. A ciascun CIA sono assegnati 256 byte nella mappa di memoria.

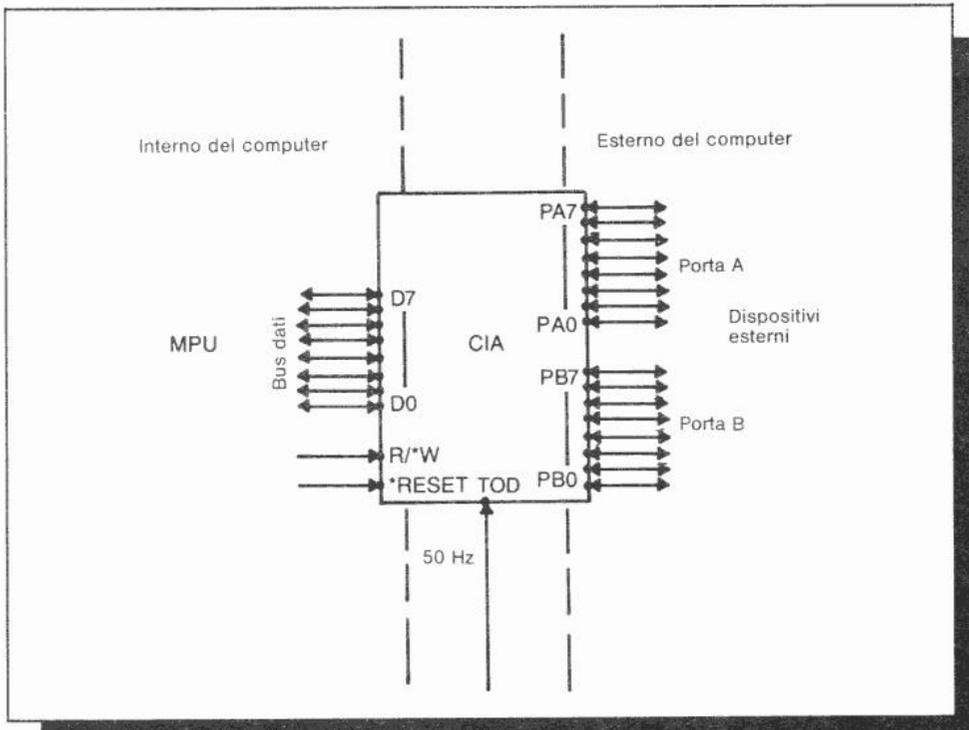



Figura 122. I CIA hanno le normali connessioni di 8 bit col bus di dati interno, ma possiedono anche 16 bit di dati per il collegamento con dispositivi esterni.

bora con la MPU, che lo "vede" semplicemente come un gruppo di indirizzi nella mappa di memoria. Comunque, i CIA si interpongono tra la MPU ed i dispositivi periferici, come illustrato in fig. 122. Tramite i CIA, la MPU è in grado di comunicare immediatamente con le periferiche.

I CIA hanno otto linee di dati, connesse al bus di dati D7-D0. La MPU si trova all'altra estremità del bus di dati. Come la RAM, ogni CIA è in grado di ricevere o inviare dati a volontà. I piedini di dati dei CIA sono connessi con linee rivolte verso l'interno del computer. Inoltre, ogni CIA dispone di 16 linee di dati esterne, che si connettono alle periferiche. Tali linee sono raggruppate in due insiemi di otto, designati con le lettere PA7-PA0 e PB7-PB0.

Ci sono due insiemi di registri, quasi identici, in ciascun CIA. Le linee PA provengono da un insieme di registri, e le linee PB dall'altro insieme. Le linee D7-D0 sono connesse ad entrambi gli insiemi. Ogni insieme di registri ha due indirizzi. Il bus di dati è a disposizione di qualunque insieme di registri indirizzato.

Uno dei CIA è impiegato come interfaccia di I/O per l'ingresso da tastiera e per le porte di controllo. Il secondo CIA è l'interfaccia di I/O per la porta di utente e per la porta seriale. I due chip sono identici; tuttavia, come vedrete nei diagrammi dei punti di test

presentati nel cap. 16, le letture tramite sonda logica di ciascun CIA non forniscono sempre valori identici nei punti corrispondenti. Ciò è dovuto ai diversi tipi di periferiche interfacciate dai CIA.

All'interno di un CIA, le due porte, A e B, impiegano sei registri per svolgere le proprie mansioni. Ciascun registro contiene un byte, e viene contattato tramite il suo indirizzo. Oltre a questi sei registri, ce ne sono altri dieci che eseguono altri compiti, che hanno a che fare con la temporizzazione, l'I/O seriale e le interruzioni. Anche questi dieci registri hanno i propri indirizzi, cosicché ci sono in totale 16 indirizzi per tutti i registri.

I 16 indirizzi sono resi accessibili singolarmente tramite quattro piedini di indirizzo, R3-R0. Essi sono connessi alle linee del bus di indirizzo, A3-A0. Le quattro linee possono produrre 16 combinazioni di "alto" e "basso", per accedere a ciascuno dei 16 registri.

Il CIA dispone di un piedino chiamato *CS per la selezione del chip. I valori del segnale di selezione provengono dal chip decodificatore 74LS139, come menzionato nell'ultimo capitolo. I CIA sono altresì controllati dalla MPU tramite la connessione R/*W: quando questa linea è nello stato basso, i CIA ricevono i dati dalla MPU; quando è nello stato alto, i CIA inviano i dati alla MPU.

Il chip viene inizializzato dal segnale *RESET all'accensione del computer. La temporizzazione avviene tramite il segnale di clock Ø2 generato dalla MPU. I CIA sono connessi tramite il piedino 19 (TOD) alla frequenza di rete da 50 Hz prodotta dalla società elettrica. La connessione TOD (Time of Day: ora del giorno) rende il chip simile ad una radio-sveglia. Tale connessione coopera con quattro registri interni del CIA, che tengono costantemente nota delle ore nel formato AM/PM, dei minuti, dei secondi, e dei decimi di secondo.

La MPU ed il VIC II

Il chip 6567 del VIC II nel Commodore 64 è un chip insolito: esso dispone di indirizzi nella mappa di memoria, tramite cui la MPU lo contatta in continuazione. In aggiunta, il VIC può agire anche per conto proprio: esso può formare indirizzi ed entrare in contatto con gli altri residenti senza l'aiuto della MPU. Osservate la fig. 123.

Il VIC II, con questa sua capacità di indirizzamento, è impiegato nei videogiochi, oltre che fungere da controllore del video nel C-64. Si tratta di un chip versatile, che fornisce al C-64 le potenti caratteristiche dei videogiochi.

Il chip dispone di 47 registri che possono essere indirizzati dalla MPU. Esso ha 14 linee di indirizzo proprie, che gli conferiscono la

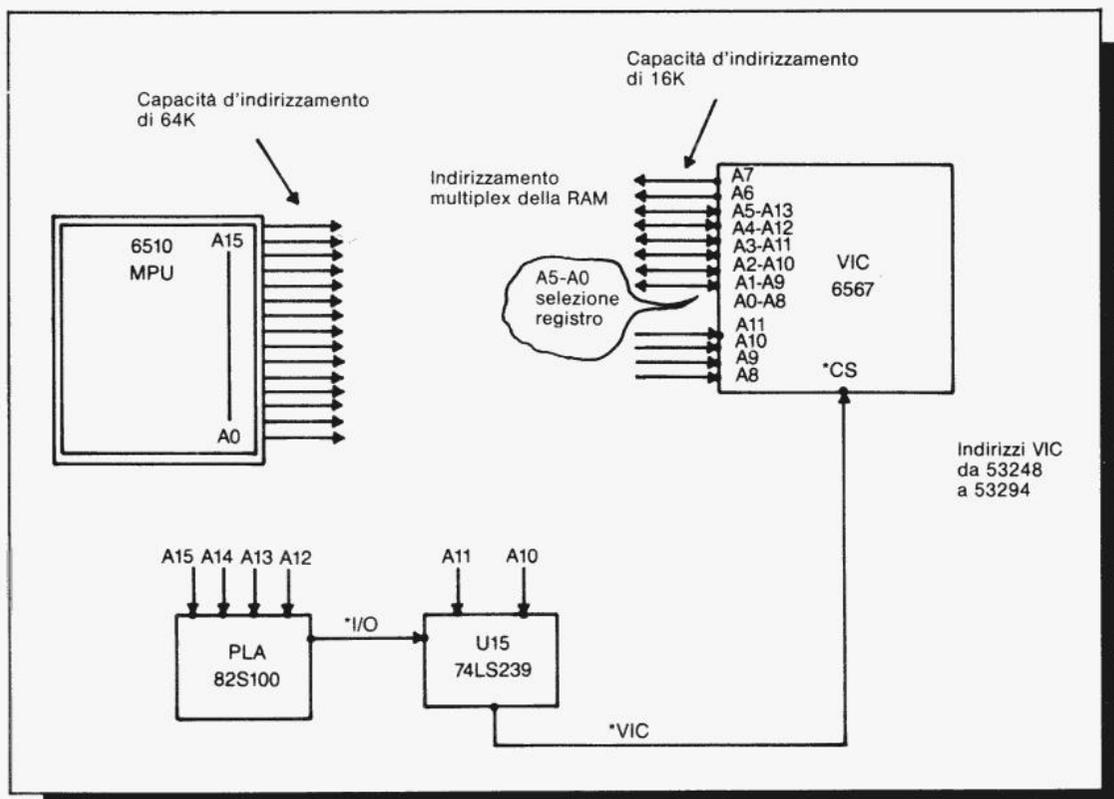



Figura 123. Il VIC non solo risiede normalmente nella mappa di memoria, ma dispone anche di una certa capacità d'indirizzamento.

capacità di entrare in contatto con un gruppo di 16K locazioni nella mappa di memoria. I dettagli di quest'attività sarano esaminati nel cap. 17.

Il contenitore del VIC è un DIP da 40 piedini, alcuni dei quali di ingresso, altri di uscita, ed altri ancora di ingresso/uscita. Come potete vedere in fig. 124, tra gli ingressi ci sono la selezione del chip *CS, il clock principale ØIN e quello per il colore ØCOLOR, la linea di lettura/scrittura R/*W e le linee di indirizzo per la selezione di uno dei 47 registri. Tra le uscite, ci sono i segnali *RAS e *CAS; i segnali di sincronismo, luminanza e colore; ed il segnale di controllo all'abilitazione dell'indirizzo AEC. Tra le altre linee, ci sono le consuete connessioni D7-D0 col bus dati e le linee d'indirizzo, che procedono nel verso opposto per accedere alla porzione di memoria da 16K selezionata.

Come avrete notato, le linee di indirizzo condividono alcuni piedini. A0-A7 sono sui piedini 24-31, mentre A8-A13 occupano anch'essi i piedini 24-29. Quando la MPU contatta il chip del VIC, essa ottiene l'accesso ad un registro del chip, che viene selezionato da un segnale "basso" su *CS, e indirizza i bit nei piedini A5-A0 per selezionare il registro. I sei bit d'indirizzo possono formare 64

codici binari d'indirizzo distinti, più che sufficienti per selezionare uno dei 47 registri. Durante l'accesso in ingresso, il resto dei piedini rimane inattivo.

Quando il VIC deve accedere alla memoria, i piedini d'indirizzo diventano uscite. I bit d'indirizzo sono generati all'interno del VIC

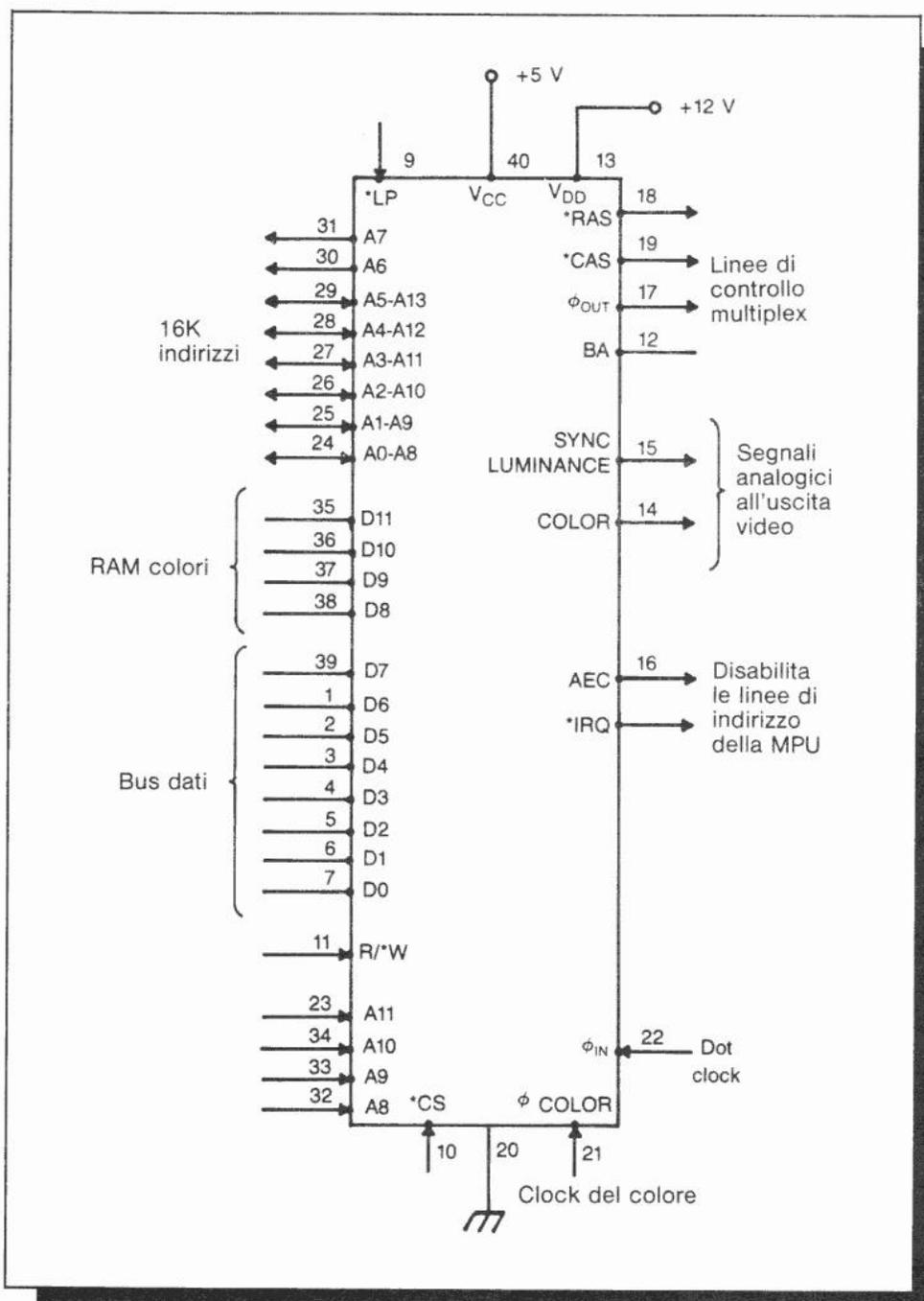



Figura 124. Il VIC è un grande chip da 40 piedini, in grado di gestire le operazioni come un controllore di videogioco.

ed escono dai piedini nel verso opposto. Tutti i 14 bit d'indirizzo saranno inviati in uscita lungo le linee A13-A0. I 14 bit possono formare 64K indirizzi distinti.

I 14 bit sono su otto piedini. Le linee A13-A8 sono connesse ai medesimi piedini di A5-A0. Al fine di evitare conflitti nell'uscita degli indirizzi, i bit sono sottoposti a multiplexing. Fintantoché *RAS è attivo (basso), escono i bit A6-A0, mentre A13-A7 sono trattenuti; allorché *RAS diviene alto e *CAS basso, sono emessi A13-A7, mentre A6-A0 vengono trattenuti. Questa tecnica di multiplexing consente al VIC di accedere a 16K di memoria in maniera pressoché analoga alla MPU.

Tra le altre cose, il VIC è in grado di leggere la RAM 50 volte al secondo con questo metodo. La RAM del video contiene i codici dei caratteri che saranno visualizzati sullo schermo TV. Tale capacità d'indirizzamento è uno dei motivi per cui il VIC è considerato un così eccellente dispositivo per videogiochi.

Mentre il VIC svolge le proprie mansioni di indirizzamento, potrebbe entrare in conflitto con la MPU. Per evitare tale conflitto, il VIC emette un paio di segnali: un valore basso su AEC, che disabilita le linee del bus di indirizzo della MPU; ed un valore basso su BA ("bus available": bus disponibile), connesso alla linea RDY della MPU, che resterà quindi in attesa.

I segnali entranti nel VIC sono tutti digitali. Anche le uscite che abbiamo menzionato sono digitali. Oltre a queste, ci sono tre uscite analogiche, che vengono combinate per produrre un segnale TV composito a colori. Tale segnale è del tutto simile a quelli che si ricevono sui normali canali TV.

Dal piedino 15 escono le componenti di sincronismo e luminanza del segnale prodotto dal VIC. Esse sono inviate attraverso un diodo ad un transistor npn, di tipo PN2222. Osservate la fig. 125. Dal piedino 14 esce il segnale di colore, che viene applicato, attraverso una piccola rete potenziometrica, ad una coppia di transistor PN2222. L'uscita dei transistor del colore viene iniettata nel circuito di emetitore dell'amplificatore video. Il segnale del colore viene mescolato con quelli di sincronismo e luminanza, ed il segnale risultante viene applicato sia al modulatore rf che al connettore audio/video. Questo circuito sarà discusso in dettaglio nel cap. 18.

La circuiteria di accesso al VIC può essere controllata tramite un voltmetro ed una sonda logica. Non c'è alcun bisogno di usare un oscilloscopio, poiché dovrete controllare solo gli stati logici "alto" e "basso". Una volta che il segnale avrà lasciato l'ambiente del VIC, esso sarà divenuto un segnale TV analogico. Un segnale di questo tipo potrà essere esaminato adeguatamente tramite un oscilloscopio ordinario, del tipo usato dai tecnici per le riparazioni TV. Le

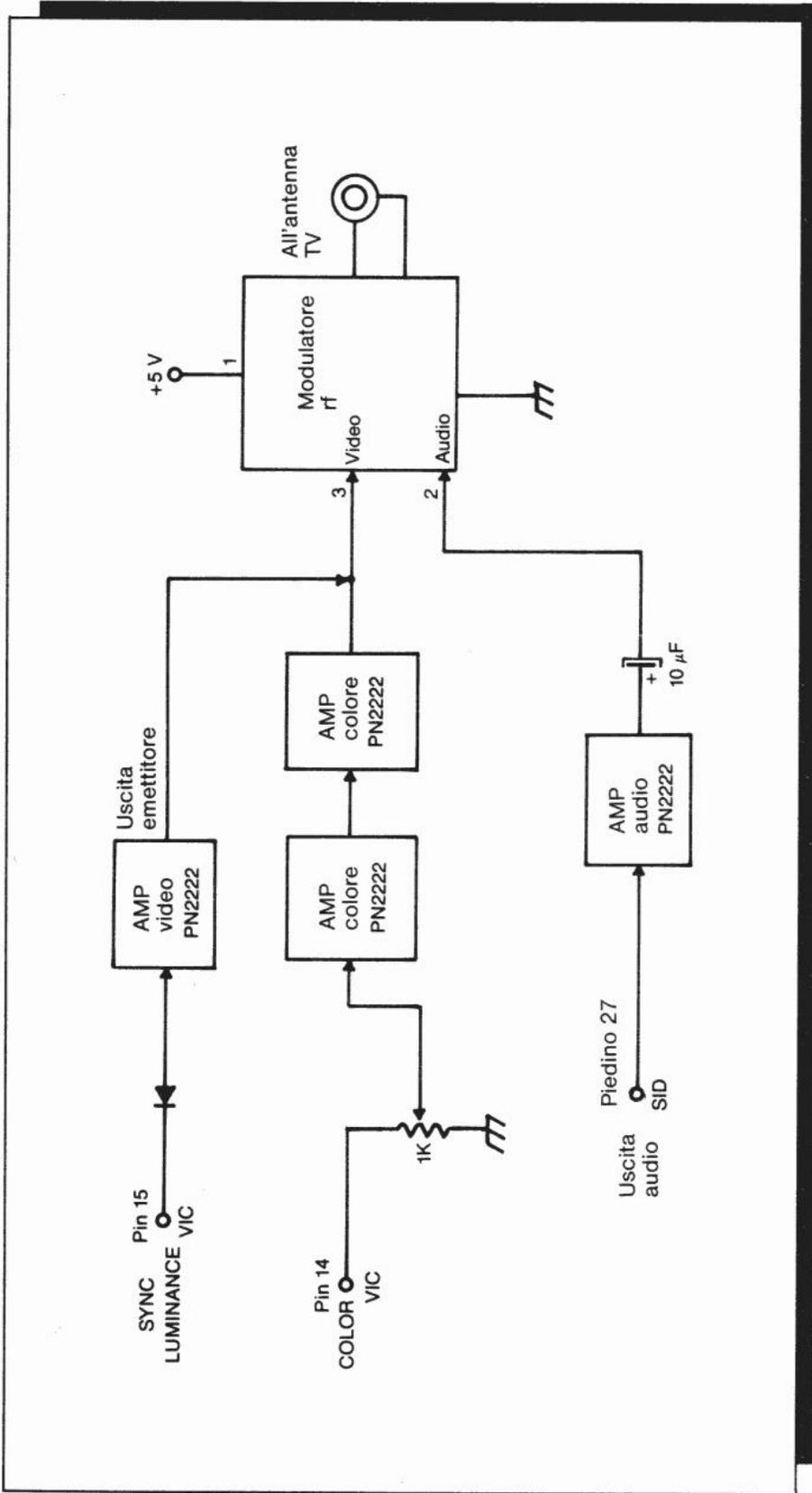



Figura 125. Le uscite audio e video sono inviate al modulatore rf, da cui sono installate nell'appropriato canale TV.

forme d'onda che dovrebbero essere presenti saranno illustrate nel cap. 17.

La MPU ed il SID

Il Commodore 64 dispone di un interessante sistema per la sintesi di musica e suoni, da accoppiare con le capacità video per la produzione degli effetti tipici dei videogiochi. Il sistema per la generazione dei suoni è basato sul chip 6581 del SID. Il nome SID è l'acronimo di "Sound Interface Device" (dispositivo di interfaccia per il suono). Il chip è racchiuso in un DIP da 28 piedini. Dal suo codice generico, 6581, si può riconoscere che esso appartiene alla famiglia di componenti 6510.

Il SID può essere contattato dalla MPU attraverso le linee A4-A0 del bus di indirizzo. Osservate la fig. 126. Cinque linee d'indirizzo sono in grado di contattare 32 locazioni. Ci sono 29 registri nel SID. Le linee d'indirizzo consentono una lettura o una scrittura in tali locazioni. Qualora un'operazione di lettura o scrittura dovesse essere rivolta ad uno dei tre indirizzi inesistenti, una lettura produrrebbe dati privi di significato, mentre una scrittura sarebbe semplicemente ignorata. Il SID, dal punto di vista della MPU, contiene solo 29 indirizzi di memoria.

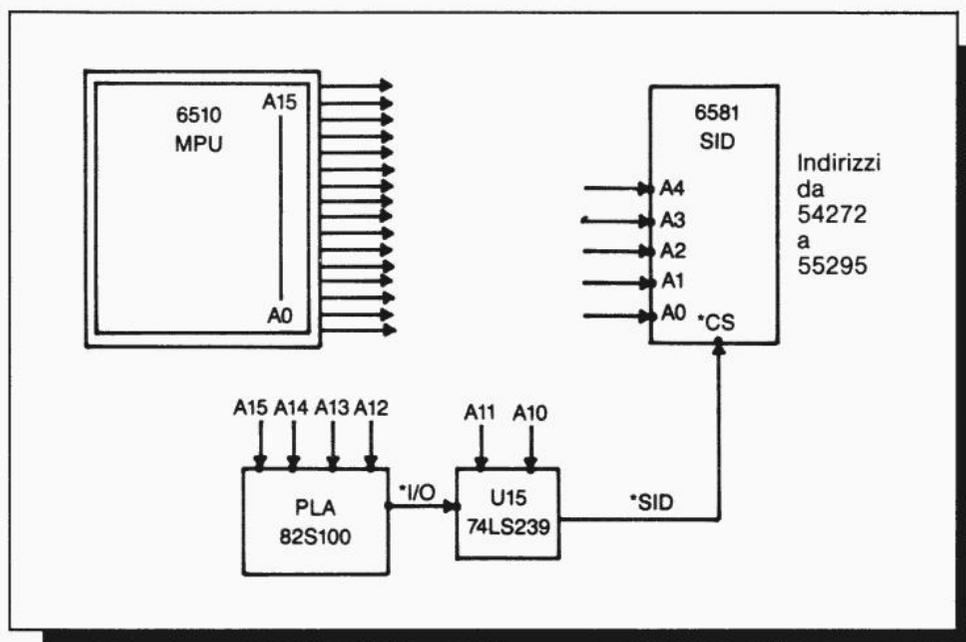



Figura 126. Il SID necessita solo di cinque linee d'indirizzo, oltre alla linea di selezione del chip, poiché ha solo 29 locazioni di registri.

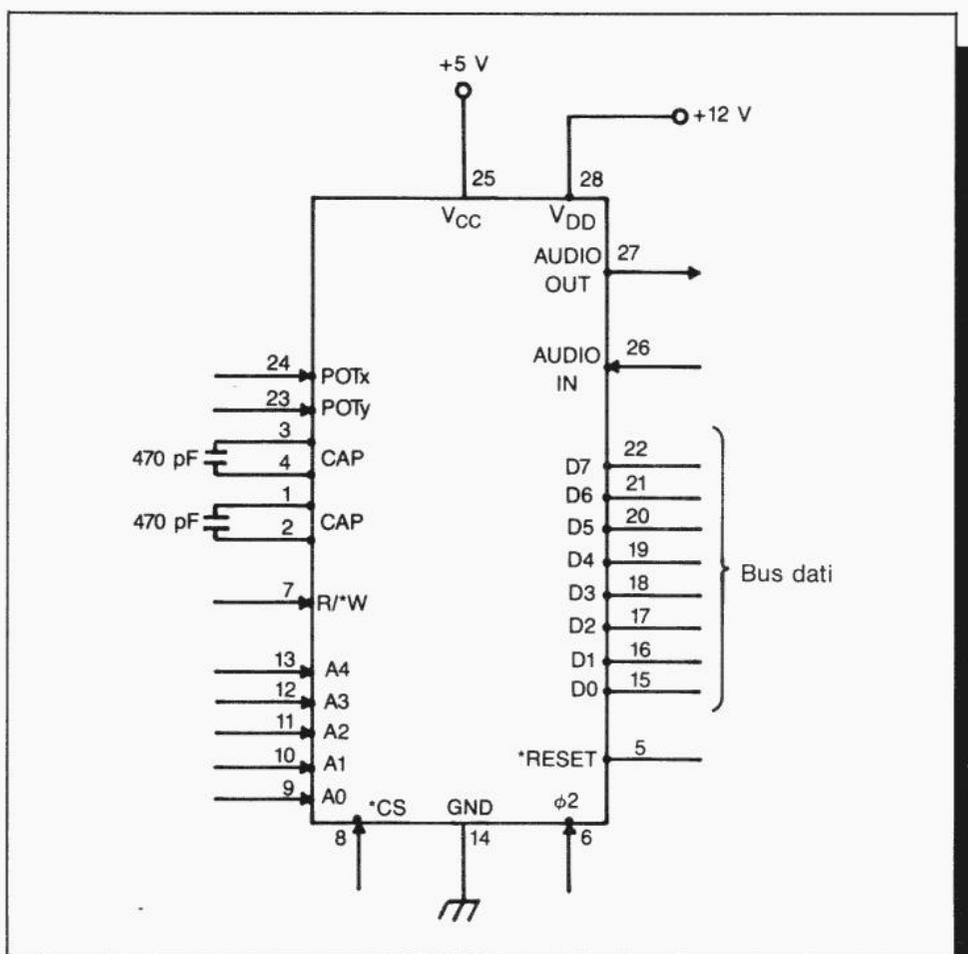



Figura 127. Il SID necessita di otto piedini di dati, poiché ciascuno dei suoi registri è ampio un byte.

Nella fig. 127 si osservano gli otto piedini di dati 22-15 collegati alle solite linee D7-D0. La MPU fornisce il dato al SID durante un'operazione di scrittura. Il SID invia il dato alla MPU durante una lettura. La linea R/*W proveniente dalla MPU decide la direzione del flusso dei dati. Quando un valore alto è presente su R/*W, il SID invia il dato alla MPU; quando il segnale R/*W è basso, è il SID che riceve il dato. I dettagli del funzionamento del SID saranno discussi nel cap. 19.

POTX e POTY, nei piedini 24 e 23, sono gli ingressi dalle porte di controllo; questi segnali saranno forniti dalle periferiche collegate a tali porte. Gli ingressi sono inviati ad un chip 4066 di quattro interruttori, da cui saranno avviati verso i piedini del SID. I segnali fissano le posizioni dei potenziometri nel chip. I piedini AUDIO IN e CAP servono per la miscelazione ed il filtraggio del segnale audio. Quest'argomento sarà trattato nel capitolo relativo al SID.

Il SID, dopo aver provvisto alla generazione e modulazione del segnale audio, presenta un'uscita audio al piedino 27. Tale uscita può avere un valore massimo picco-picco di due volt. C'è un livello di tensione continua di sei volt, che può essere accoppiato a qualsiasi amplificatore audio. Nel C-64, un transistor PN2222 ed un condensatore da 10 µF provvedono a tale accoppiamento, come si può vedere in fig. 125. L'uscita audio può quindi essere inviata al connettore audio-video. Il più delle volte, comunque, essa viene inviata al modulatore rf; qui essa viene accoppiata all'uscita video ed il segnale risultante va all'apparecchio TV impiegato dal computer per la visualizzazione.

Il SID è un chip complesso che contiene sia componenti MOS che TTL. Al piedino 28, V_{DD}, è applicata la tensione di +12 volt per alimentare le parti MOS; al piedino 25, V_{CC}, il chip riceve la tensione di +5 volt per l'alimentazione dei transistor bipolari.

Il SID è uno dei chip connesso alla linea di *RESET. Inoltre, esso dispone di un ingresso di clock Ø2 che ne garantisce la temporizzazione in accordo con la MPU.

RICERCA E RIPARAZIONE DEI GUASTI NELLE PORTE LOGICHE

Al fine di procedere in maniera intelligente nella ricerca e riparazione dei guasti nei vari chip di un computer, dovreste avere una certa comprensione del modo in cui sono numerate le locazioni, del significato degli "alti" e "bassi" che attraversano le porte, e del modo in cui questi valori sono memorizzati nei registri. I requisiti per la comprensione non sono così severi come potrebbero sembrare. Se vi fosse già capitato di aver a che fare con qualche tipo di codice, probabilmente non avreste alcuna difficoltà ad acquisire una certa familiarità con gli indirizzi ed i contenuti dei registri.

Il Commodore 64 può gestire due sistemi di numerazione. Uno è il sistema decimale, quello che avete usato per tutta la vita. Il secondo è il sistema binario, che ha solo due numeri, 1 e 0, rappresentati rispettivamente dai valori "alto" e "basso" di tensione. C'è un altro sistema che potrebbe rendersi necessario qualora doveste effettuare molte riparazioni del computer: si tratta del sistema esadecimale (talvolta abbreviato in "hex"). Comunque, per la maggior parte dei casi, dovreste essere in grado di effettuare le riparazioni del Commodore 64 servendovi solo dei sistemi decimale e binario. Nelle riparazioni, il sistema binario viene visto per lo più in termini di "alto" e "basso", anziché di 1 e 0. I valori 1 e 0 sono più utilizzati durante la programmazione; ma per i lavori di riparazione, gli "alti" e i "bassi" sono all'ordine del giorno.

Decimale e binario

I numeri decimali sono impiegati nel BASIC del Commodore 64 per l'elencazione degli indirizzi. Nella MPU 6510, c'è un registro di

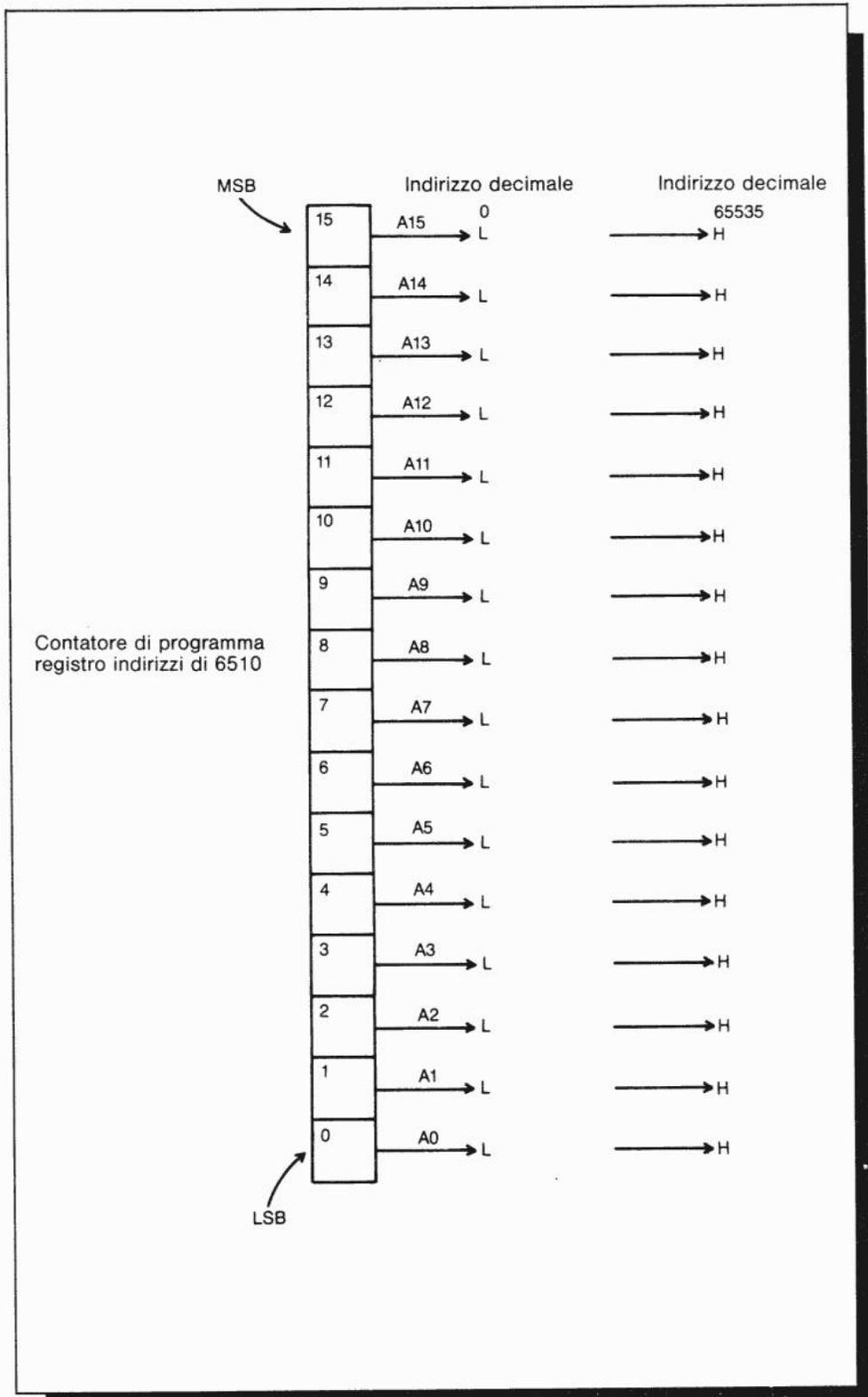



Figura 128. Il primo insieme possibile di bit nel PC codifica l'indirizzo decimale 0. L'ultimo insieme di bit codifica il decimale 65535.

16 bit chiamato contatore di programma ("program counter", o PC). Esso svolge la maggior parte dei compiti di indirizzamento della 6510. Già sapete che una sequenza di 16 bit può dar luogo a 64K combinazioni distinte. Ciascuna combinazione di "alti" e "bassi" nel contatore di programma può costituire uno dei 64K indirizzi della mappa di memoria del computer. I bit del contatore di programma sono connessi alle linee A15-A0 del bus di indirizzo.

La prima combinazione di bit nel contatore di programma è LLLL LLLL LLLL LLLL ("L" sta per "low", cioè basso). La riga di "L" in fig. 128 corrisponde all'indirizzo numero 0 in decimale. (In realtà, non c'è alcuno spazio tra i bit nel registro; qui sono stati scritti così per facilitarne la lettura.) Il contatore di programma pone automaticamente tali bit sul bus di indirizzo. Non appena tali bit lasciano la MPU, il contatore di programma viene automaticamente incrementato di uno. Il PC è predisposto a tal fine.

L'indirizzo successivo è LLLL LLLL LLLL LLLH. Questo gruppo di bit indirizzerà la locazione 1 in decimale ("H" sta per "high", cioè alto). L'indirizzo successivo è LLLL LLLL LLLL LLHL, che corrisponde all'indirizzo numero 2. Il contatore di programma continuerà ad essere incrementato. Se non fosse arrestato, esso continuerebbe a contare senza scopo fino a HHHH HHHH HHHH HHHH, che corrisponde alla locazione 65535: si tratta della 65536-ma locazione fisica, poiché la prima locazione ha un indirizzo 0.

Esaminiamo i valori H e L, per vedere la loro relazione coi numeri decimali; cioè, come avviene la conversione tra i due sistemi di numerazione. La decodifica è veramente semplice. Qui saranno impiegati registri di 16 bit, ma voi potrete applicare il metodo a registri di dimensione qualsiasi. Altri registri per cui potreste aver bisogno di fare la conversione sono le locazioni da 8 bit della ROM o le locazioni da 4 bit della RAM dei colori.

I bit del bus d'indirizzo hanno nomi da A15 ad A0. Il bit A15 è definito MSB (da "Most Significant Bit", cioè bit più significativo). Il bit A0 è definito LSB (da "Least Significant Bit", cioè bit meno significativo). I bit intermedi sono superiori o inferiori, a seconda dei bit cui sono riferiti. Il bit A0 (LSB), quando viene espresso in decimale, ha valore 0 o 1 a seconda che lo stato logico memorizzato sia "alto" o "basso". Ciò sembra ovvio. Non così ovvio è il bit successivo A1: infatti, questo ha un valore decimale di 0 o 2; precisamente, "basso" è 0, mentre "alto" è 2. Il bit successivo A2 ha un valore 0 o 4. I valori continuano a raddoppiare fino al bit A15, che ha un valore decimale di 0 o 32768.

Al fine di convertire in decimale il codice binario in un registro, non dovrete far altro che sommare i valori di tutti i bit. Qualsiasi contenitore di bit che contenga un "basso" sarà conteggiato come 0. Qualsiasi contenitore di bit che contenga un "alto" sarà conteg-

giato per la cifra significativa che esso rappresenta. La tab. V riporta i valori significativi.

Tabella V. Conversione da binario decimale.

Bit		Basso	Alto
LSB	A0	0	1
	A1	0	2
	A2	0	4
	A3	0	8
	A4	0	16
	A5	0	32
	A6	0	64
	A7	0	128
	A8	0	256
	A9	0	512
	A10	0	1024
	A11	0	2048
	A12	0	4096
	A13	0	8192
	A14	0	16384
MSB	A15	0	32768

Servendovi della tab. V, potrete convertire le sequenze di H e L in indirizzi decimali e viceversa. Per esempio, supponete di star sondando il bus d'indirizzo e di trovarvi una sequenza fissa di bit: il bus presenta sempre lo stesso numero, e non risponde ad alcun tentativo per modificarlo. Volete conoscere l'indirizzo a cui il bus sta puntando. I bit sono HLLH HHHH LLLL LHLL. Il bit più significativo (MSB) è il primo H, mentre il bit meno significativo (LSB) è l'ultimo L. L'indirizzo può essere convertito in decimale sommando i valori dei bit. La conversione dovrebbe essere di questo tipo:

	Binario	**Decimale**
MSB	H	32768
	L	0
	L	0
	H	. 4096
	H	2048
	H	1024
	H	512
	H	256
	L	0
	L	0
	L	0
	L	0

	L	0
	H	4
	L	0
LSB	L	0
Indirizzo		40708

L'indirizzo fisso sul bus corrisponde al numero decimale 40708. Nella mappa di memoria del Commodore 64, 40708 è un indirizzo impiegato da una cartuccia di ROM. Quest'informazione è un indizio che indica il luogo e la causa probabile del malfunzionamento.

Talvolta, è utile codificare un numero decimale nel suo equivalente binario. Questo potrebbe essere il caso in cui il C-64 risponde a certi indirizzi, ma non ad altri. Una delle linee d'indirizzo potrebbe presentare un cortocircuito con la massa o con un'altra linea. Supponete che uno degli indirizzi che non "risponde" sia il 1024. Convertendo il numero decimale 1024 in binario, potreste farvi qualche idea in merito alla linea non funzionante.

Per la conversione da decimale in binario, dovrete cercare una combinazione di bit che, sommati, daranno come totale 1024. Questo è un caso semplice: un valore alto di A10 corrisponde esattamente a 1024. In binario, l'indirizzo è LLLL LLHL LLLL LLLL. Quindi, sembra probabile che la linea A10 del bus sia la causa del malfunzionamento; essa potrà essere controllata per verificare la presenza di un corto circuito o di un circuito aperto.

In questo caso, la conversione è stata semplice. Supponete ora di dover codificare 53281 in binario. Ciò richiederà un po' più di manipolazioni coi numeri. La prima cosa da fare è individuare il valore del bit più vicino, ma inferiore, al numero desiderato. Dopodiché, dovrete continuare sommando i valori opportuni dei bit, finché non avrete ottenuto il codice binario corretto per il numero decimale in questione. La conversione di 53281 avviene nel modo seguente:

	Decimale	**Binario**
MSB	32768	H
	16384	H
	0	L
	4096	H
	0	L
	0	L
	0	L
	0	L

	0	L
	0	L
	0	L
	0	L
	0	L
	0	L
	0	L
	32	H
	0	L
	0	L
	0	L
LSB	1	H
Totale	53281	

La conversione in un senso o nell'altro non è difficile. La conversione in decimale di un codice binario consiste semplicemente nel sommare i valori decimali significativi di ciascun bit. L'ottenimento del codice binario di un numero decimale richiede la suddivisione del numero in un gruppo di numeri che rappresentano i valori decimali significativi; dopodiché, i corrispondenti bit possono essere disposti in sequenza, da MSB a LSB. La conversione tra i due sistemi di numerazione è necessaria durante alcuni lavori di riparazione del C-64.

Esadecimale

Durante la ricerca e la riparazione dei guasti nel C-64, il più delle volte sarà sufficiente conoscere i valori dei numeri decimali coinvolti ed i loro equivalenti binari. La ROM del BASIC è predisposta per i decimali. La sonda logica ed il voltmetro riveleranno i valori binari alto e basso nei vari punti di test. Se riuscite a porre intelligentemente in relazione le due rappresentazioni dei valori di tensione, potrete portare a termine praticamente qualsiasi lavoro in cui entri in gioco il sistema di numerazione.

Tuttavia, ci sono alcune occasioni in cui sarebbe utile l'uso del sistema esadecimale. Questo non è altro che un terzo modo di esprimere i valori decimali o binari. Esso viene impiegato largamente nella programmazine in linguaggio macchina. Durante i lavori di riparazione, il sistema esadecimale viene usato per codificare i valori binari in un altro modo.

Il termine "esadecimale" significa "sei più dieci": cioè, si tratta di un sistema di numerazione in cui ci sono dieci numeri da 0 a 9, se-

guiti da sei lettere A, B, C, D, E, F. Dopo F, viene 10. Il sistema esadecimale ("hex") si adatta particolarmente al computer, poiché un nybble di valori binari può rappresentare valori compresi tra 0 (LLLL) e 15 (HHHH). I numeri hex hanno una corrispondenza biunivoca coi numeri binari. La tab. VI mostra gli equivalenti binari per i numeri esadecimali da 0 a F.

Tabella VI. Numeri esadecimali e loro equivalenti binari.

Hex	Binario
0	LLLL
1	LLLH
2	LLHL
3	LLHH
4	LHLL
5	LHLH
6	LHHL
7	LHHH
8	HLLL
9	HLLH
A	HLHL
B	HLHH
C	HHLL
D	HHLH
E	HHHL
F	HHHH

Il sistema hex costituisce per i programmatori un buon metodo per trattare coi numeri binari. La tab. VI mostra che un numero hex può rappresentare quattro stati binari di tensione. Questo è il motivo per cui è stato posto uno spazio dopo ogni gruppo di quattro livelli di tensione. Ciascuno spazio separa un numero esadecimale. Per un programmatore, è molto più semplice codificare un solo numero hex che quattro stati di tensione, cioè quattro "1" e "0", o quattro "vero" e "falso", o quattro "alto" e "basso", o qualsiasi altra coppia di entità opposte con cui un tecnico o un programmatore decida di identificare gli stati logici binari.

Per convertire in esadecimale un numero binario, separate con uno spazio ciascun gruppo di quattro bit. Trovate quindi l'equivalente esadecimale di ciascun gruppo. La dimensione totale in bit del numero binario non è importante. Come mostrato in fig. 129, c'è un contenitore di quattro bit in ciascuna locazione della RAM dei colori. Potete esprimere con un numero hex il gruppo di bit contenuto in ogni locazione. Invece, in ciascuna locazione della ROM, ci sono otto bit: essi possono essere espressi come due numeri hex. Ogni indirizzo nel C-64 è un numero binario di 16 bit: pertanto, ciascun indirizzo può essere espresso tramite quattro cifre binarie. Fate riferimento alla fig. 129.

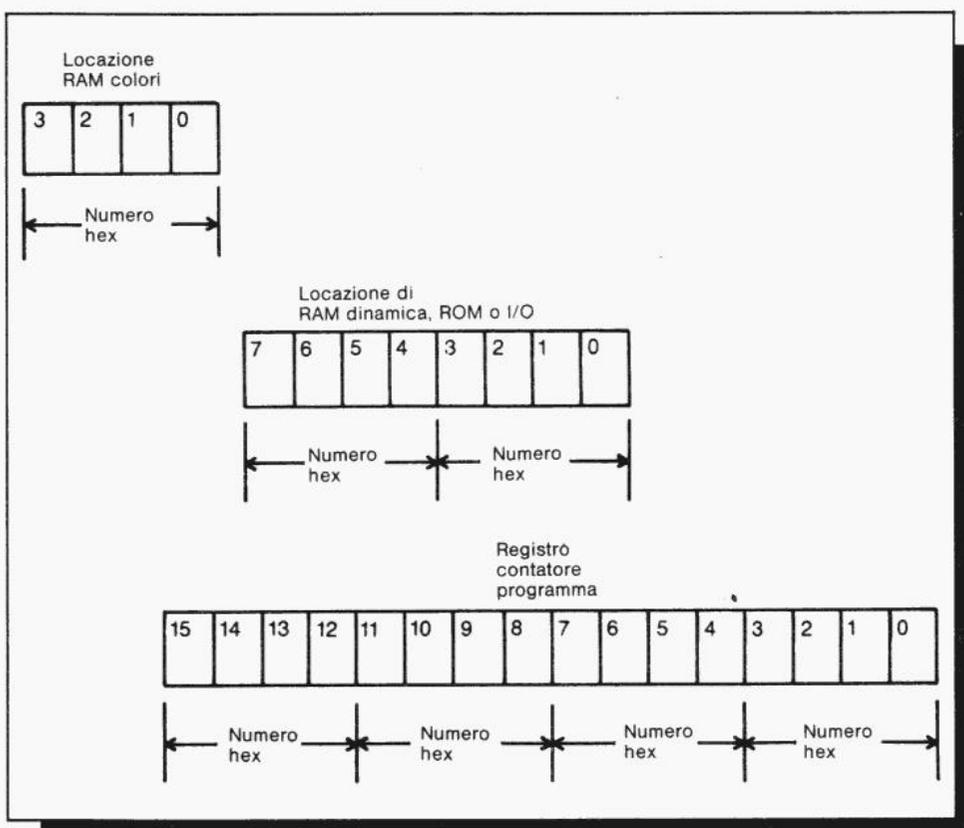



Figura 129. Un numero esadecimale (hex) è usato per codificare quattro cifre binarie. Due numeri hex possono codificare un byte; il PC da 16 bit può essere codificato con quattro numeri hex.

PEEK e POKE

Esistono due routine nella ROM del BASIC che vi saranno molto utili durante le riparazioni. Tali routine possono essere impiegate normalmente quando il C-64, pur presentando un problema, visualizza normalmente il messaggio READY col cursore lampeggiante. Qualora il malfunzionamento impedisse la visualizzazione del messaggio iniziale, i seguenti metodi di ricerca dei guasti non potrebbero essere utilizzati.

Supponendo che ci sia un malfunzionamento, e che comunque il C-64 riesca a visualizzare il messaggio iniziale, potrete seguire una tecnica di "tracciamento dei segnali" nei residenti della mappa di memoria, servendovi dei comandi PEEK e POKE del BASIC. Tramite la funzione PEEK potete leggere il contenuto di una locazione, mentre POKE vi consente di inserire un byte in qualsiasi locazione che normalmente accetti un byte. Queste due capacità si rivelano eccellenti metodi per la ricerca dei guasti.

PEEK è una funzione, e non un comando; per funzionare, essa necessita di un comando. Di solito, tale comando è PRINT, che vi consente di visualizzare sullo schermo il contenuto prelevato dalla locazione.

Per vedere rapidamente il contenuto della locazione 1024, basta digitare PRINT PEEK(1024) e pigiare il tasto di ritorno-carrello (Return). Qualsiasi bit ivi presente comparirà sullo schermo TV; tuttavia, i bit saranno codificati in decimale.

La locazione 1024 è la prima sullo schermo TV, nell'angolo superiore sinistro. Se fosse visualizzato il carattere "P", il risultato della PEEK sarebbe il codice 16. Questo codice viene prelevato dal VIC ogni cinquantesimo di secondo per aggiornare il video; il codice 16 ordina al VIC di visualizzare una "P".

POKE è un comando. Se voleste inserire il numero 7 nella locazione 53280, dovreste digitare POKE 53280, 7 e pigiare Return. La routine del BASIC trasferirebbe il numero 7 sul bus di dati, attraverso la MPU 6510. Nel frattempo, la MPU invierebbe in uscita gli stati binari equivalenti al numero decimale 53280 e contatterebbe tale locazione. L'equivalente binario del numero decimale 7, cioè LHHH, sarebbe inserito nel contenitore di quattro bit della locazione, e l'esecuzione del comando POKE sarebbe terminata.

La locazione 53280 è quella in cui è memorizzato il colore del bordo del quadro TV. La sequenza LHHH fa divenire giallo il colore del bordo. Questa è una prova. Se il bordo seguisse l'istruzione e divenisse giallo, allora tutti i componenti che hanno contribuito all'esecuzione del comando, dalla tastiera allo schermo TV, sarebbero a posto. Qualora il bordo non diventasse giallo, si avrebbe un sintomo di malfunzionamento, e ciò potrebbe portare all'individuazione della radice del problema.

Le istruzioni PEEK e POKE sono due strumenti molto utili nella ricerca dei guasti. Tramite essi, si può seguire il percorso di un segnale attraverso molti circuiti del C-64. Naturalmente, dovrete essere capaci di comprendere ciò che accade nei circuiti dalle cui locazioni prelevate un dato, tramite una PEEK, o in cui inserite un dato, tramite una POKE. Ulteriori dettagli sulle istruzioni PEEK e POKE saranno forniti nel resto del libro.

Porte

La maggior parte dei circuiti nel C-64 sono composti da porte logiche e registri. I registri saranno trattati in dettaglio nel prossimo capitolo. Gli stati logici che viaggiano attraverso le sezioni digitali del computer sono manipolati dalle porte. La maggior parte della

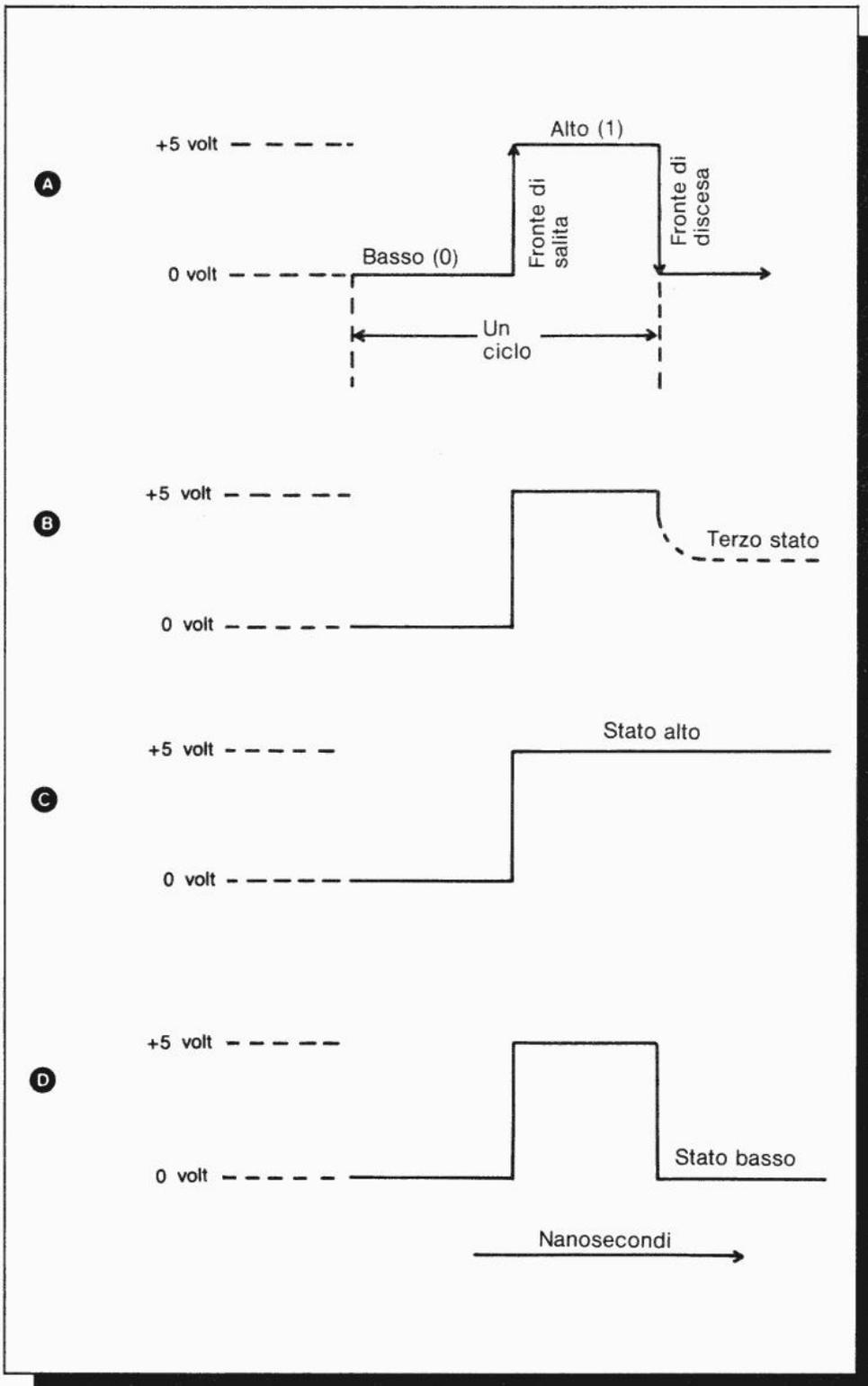



Figura 130. Gli stati alto e basso sono rappresentati graficamente da tensioni sull'asse verticale e dal tempo sull'asse orizzontale. (A) transizione di stato; (B) terzo stato; (C) stato stazionario basso; (D) stato stazionario alto.

manipolazione consiste nel mantenere la tensione in un bit o nel modificare uno stato di tensione. Gli stati logici percorrono i circuiti in tempi misurabili in nanosecondi (miliardesimi di secondo) e sono modificati da +5 volt a 0 volt e viceversa. Esaminate la fig. 130.

I registri sono aree di memoria per i bit. Potete porre un valore alto o basso nel bit di un registro, ed esso sarà conservato fintantoché l'alimentazione sarà presente. I registri sono presenti in varie dimensioni. Ci sono registri di nybble che contengono quattro bit, registri di byte che contengono otto bit, e regitri di parola ("word"), che sono lunghi 16 bit. I registri contengono i bit seguendo tre metodi generali. Nei chip della ROM, i bit sono inseriti permanentemente nei registri. I registri-tampone ("latch") ed i chip della RAM

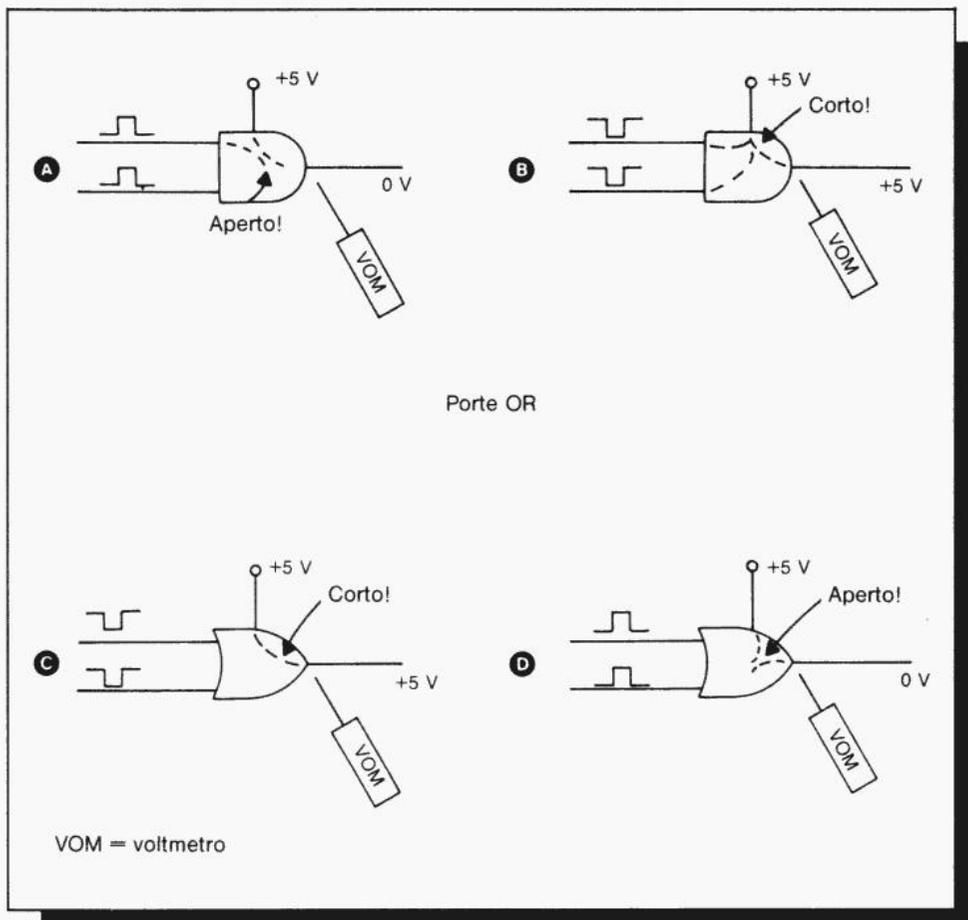



Figura 132. (A) Se in una porta AND ci fosse un circuito aperto, ci potrebbero essere due stati alti in ingresso mentre l'uscita potrebbe essere alta. (B) Un cortocircuito in una porta AND potrebbe dar luogo ad un'uscita alta in presenza di due stati bassi in ingresso. (C) Un cortocircuito in una porta OR potrebbe dar luogo ad un'uscita alta in presenza di due stati bassi in ingresso. (D) Un circuito aperto in una porta OR potrebbe produrre un'uscita alta anche quando i due ingressi sono bassi.

statica usano flip-flop. La RAM dinamica memorizza stati di tensione nei condensatori formati tra le porte isolate ed il substrato dei transistor FET nei MOS.

Tramite la modifica accurata degli stati logici nelle porte e la memorizzazione affidabile nei registri, viene realizzata l'elaborazione dei dati nel computer. Quando si presenta un malfunzionamento, esso è in genere dovuto ad un guasto in una porta logica o in un registro. I circuiti elettronici in un chip possono essere soggetti a cortocircuiti, ad interruzioni, o a perdite di corrente, allorché vengono sottoposti a tensioni o temperature oltre i limiti di tolleranza. La fig. 131 illustra alcuni tipi di guasti che possono presentarsi in un chip.

Per la ricerca e la riparazione di guasti di questo tipo, è essenziale che comprendiate ciò che accade agli stati di tensione allorché si fanno strada tra le porte logiche ed i registri. In tal modo, i controlli che avrete effettuato col voltmetro e la sonda logica avranno significato e vi aiuteranno a scoprire rapidamente la causa del malfunzionamento.

Ci sono molte porte logiche nel Commodore 64. La più importanti sono i DIP da 14 piedini 7406 e 74LS08. Il chip 7406 ha sei invertitori, mentre il 74LS08 contiene quattro porte AND.

Non altrettanto distinte sono le porte nei chip 74LS257 e 74LS258. Ognuno di questi DIP da 16 piedini ha tre invertitori, otto porte AND e quattro porte OR. Mentre il 74LS09 ha le proprie porte separate, con un piedino assegnato a ciascun ingresso o uscita, le porte nei chip del multiplexer sono internamente collegate tra loro. Le uscite di una porta AND sono connesse agli ingressi delle porte OR. Non potete usare una sonda per un test sulle connessioni AND-OR.

Anche i decodificatori 74LS139 contengono porte interne. La ROM dei caratteri ha una porta AND nel suo circuito di selezione del chip. Tutti i chip più grandi hanno varie porte. I dispositivi periferici contengono porte logiche. Il funzionamento di qualsiasi circuito digitale dipende da qualche porta. Anche una porta logica, come qualsiasi altro circuito elettronico, è soggetta ai guasti. Dovete conoscere il modo in cui trattare le porte, se volete essere in grado di riparare il vostro Commodore 64.

Le porte di maggior interesse per il C-64 sono quelle di tipo YES, NOT, AND, OR e XOR (OR esclusivo). Le altre porte di cui avrete udito parlare, quali NAND, NOR e XNOR (NOR esclusivo), non sono utilizzate nel C-64 in modo evidente. Per la riparazione del C-64, non sarà necessario aver alcuna informazione in merito a queste porte. Qualsiasi funzione NAND, NOR o XNOR che potrebbe presentarsi sarà trattata come una combinazione di NOT, AND, OR e XOR.

La porta YES

Come implica il nome, una "porta" è una barriera in un cammino: essa può essere aperta, e consentire il passaggio del segnale; oppure chiusa, ed impedirne il passaggio. La porta YES svolge esattamente tale funzione. Essa presenta due connessioni: un ingresso ed un'uscita. Se un "alto" o un "basso" arriva all'ingresso, ed il passaggio è permesso, il medesimo tipo di segnale sarà presente in uscita. Cioè, se entra un "alto", uscirà un "alto"; se arriva un "basso", uscirà un "basso". Osservate la fig. 132: lo stato logico non subisce alcuna modifica attraversando la porta. Potreste chiedervi: se la porta non modifica il segnale, a che serve?

La porta YES è uno stadio amplificatore: essa serve ad amplificare i livelli di corrente e ad adattare le impedenze da un circuito al successivo. Essa trae il suo nome YES ("sì") dal fatto che lo stato logico del segnale non varia nel passaggio da uno stadio all'altro. Le porte YES si trovano nei maggiori chip del C-64. Essi costituiscono i buffer che sono stati menzionati all'occorrenza.

All'interno di una porta YES, c'è un amplificatore a transistor. Quando il chip impiega componenti bipolari, l'amplificatore potrebbe essere basato su un transistor npn. Il circuito è semplice come mostrato in fig. 133. Il transistor npn è normalmente alimenta-

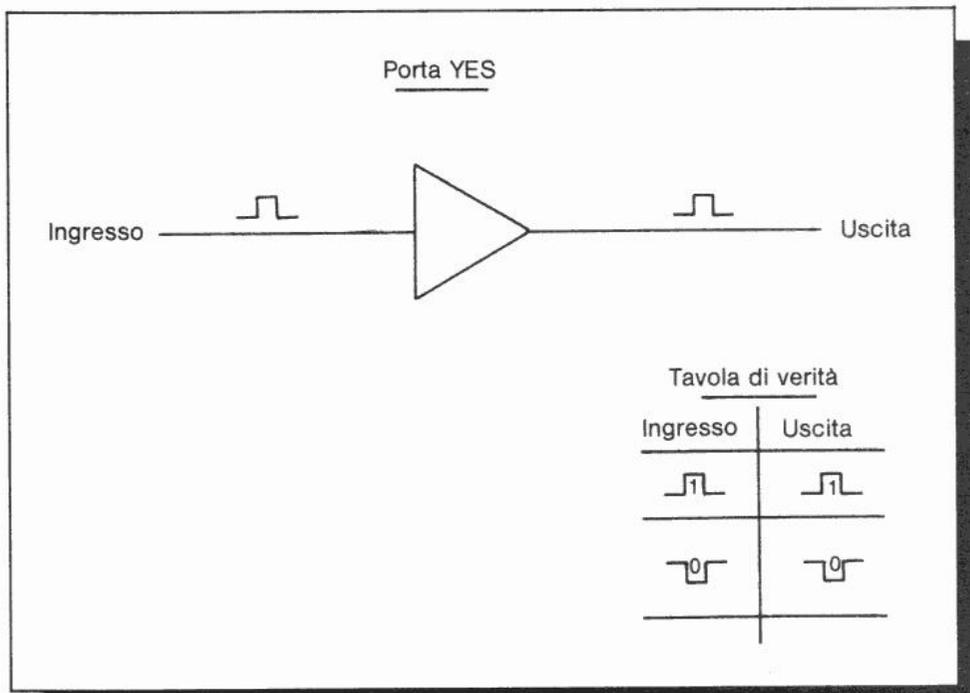



Figura 132. La porta YES è chiamata così perché l'uscita ha il medesimo stato dell'ingresso.

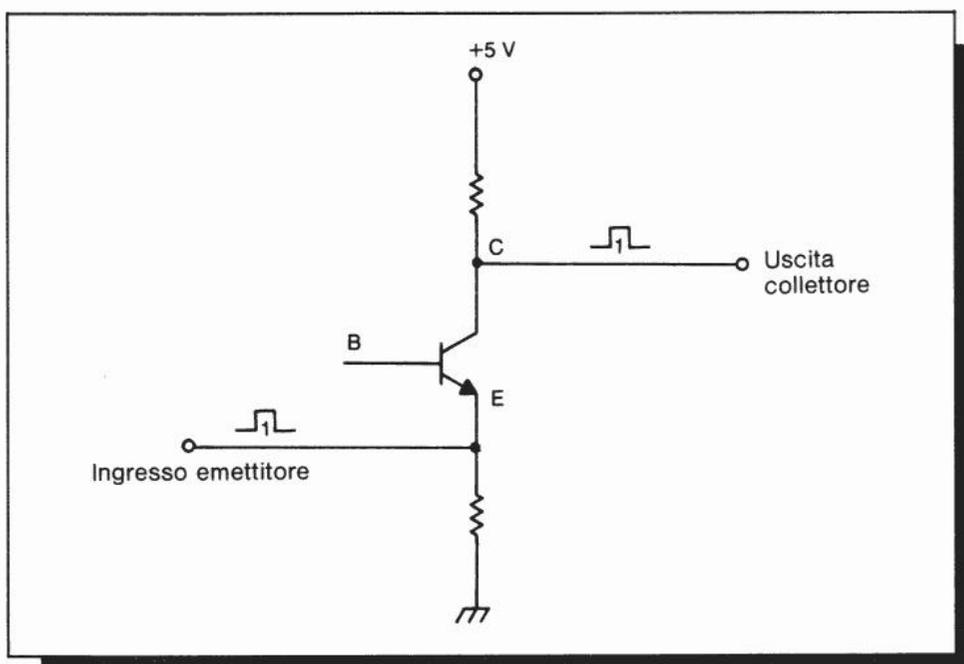



Figura 133. Una porta YES potrebbe essere realizzata tramite un transistor con ingresso nell'emettitore ed uscita dal collettore. Qualunque sia lo stato applicato in ingresso, esso si ritroverà in uscita.

to dalla tensione a +5 volt. L'ingresso alto o basso è applicato all'emettitore. L'uscita viene prelevata dal collettore. Quando un segnale viene applicato all'emettitore, esso non subisce alcuna inversione di fase: il segnale viene amplificato ed uscirà col medesimo stato logico con cui è entrato. Le sole variazioni riguardano l'aumento di potenza del segnale e l'impedenza di uscita, che viene modificata in modo da adattarsi al circuito successivo.

In realtà, i circuiti interni di una porta YES sono più complessi di quello mostrato nell'esempio, ma il funzionamento è identico. Su un normale schema elettrico, poiché i collegamenti interni non sono accessibili, l'intera porta YES è rappresentata con un triangolo. Il terminale di ingresso è al centro di un lato del triangolo, mentre il terminale di uscita è sul vertice opposto all'ingresso.

Ad ogni porta è associata una tavola di verità. Questa trae il proprio nome dai valori logici "vero" e "falso" impiegati dai tecnici per descrivere gli stati logici binari. Se avessero adottato i valori "alto" e "basso", la tavola si sarebbe potuta chiamare "tavola dell'altezza". I tecnici pensano in termini di "alto" (H) e "basso" (L) quando vedono una tavola di verità. In essa, gli stati logici potrebbero essere descritti in vari modi equivalenti, come mostrato in fig. 134.

La tavola della verità è un valido strumento di test. Le colonne sono etichettate come Ingresso (Input) e Uscita (Output). Nella tavola di verità di una porta YES, se l'ingresso è H, anche l'uscita è H;

1 logico	0 logico
Vero	Falso
Alto	Basso
H	L
+5 V	0V
Set	Clear
Set	Reset
Si	No

Figura 134. Qui ci sono nove modi diversi per descrivere una coppia di stati logici. Indipendentemente dai nomi, gli stati logici sono soltanto tensioni.

se l'ingresso è L, anche l'uscita è L. Pertanto, quando controllate una porta YES con una sonda logica od un voltmetro, il valore rilevato in uscita dovrebbe coincidere con quello presente in ingres-

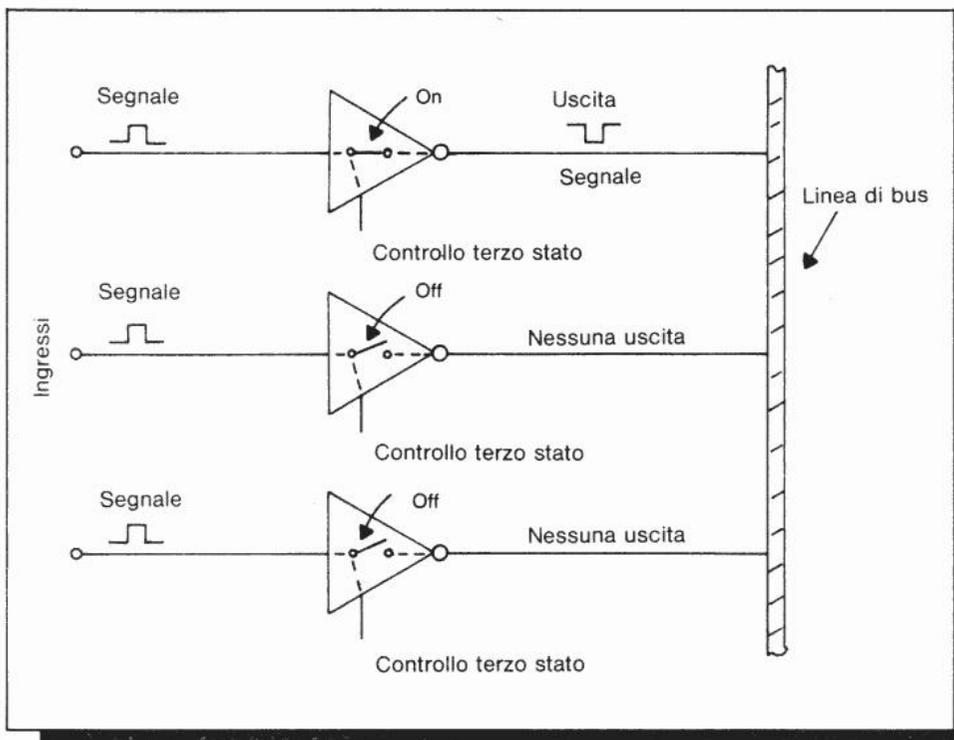



Figura 135. Il terzo stato logico, allorché il chip viene disattivato di proposito, è d'importanza vitale per disabilitare tutti i circuiti, tranne quello utilizzato nelle operazioni, affinché non ci siano interferenze reciproche.

so. La tavola di verità è in effetti una tabella di test sugli stati di tensione.

Il controllo del terzo stato apre o chiude la porta YES. I controlli sul terzo stato sono impiegati largamente nel Commodore 64. Essi servono a controllare i buffer delle porte YES ed altri circuiti dei chip. La fig. 135 riesamina i tre stati logici: alto, basso e terzo stato. Quest'ultimo è di importanza vitale per il funzionamento del computer.

Per esempio, le linee d'indirizzo possono effettuare una connessione con qualsiasi locazione della mappa di memoria. L'indirizzo che esce dal contatore di programma e giunge sulle 16 linee del bus deve rendere accessibile un solo indirizzo. Se la lettura o scrittura avvenisse in più di un indirizzo, l'elaborazione andrebbe a rotoli.

Per evitare che ciò avvenga, qualsiasi locazione nel computer può essere dotata della propria porta YES, che disponga anche di un controllo sul terzo stato. Mentre il computer non sta indirizzando alcuna locazione, tutti i controlli del terzo stato saranno disattivati ("off"), per cui l'accesso alla mappa di memoria sarà impedito. Non appena un indirizzo comparirà sulle linee di bus A15-A0, sarà reso attivo ("on") il controllo sul terzo stato della porta AND dell'unica locazione indirizzata. In tal modo, solo quella locazione sarà contattata, mentre tutte le altre resteranno nella condizione inaccessibile di terzo stato. Ci sono molti dispositivi con terzo stato nel C-64. La MPU 6510, la RAM, la ROM, le porte nelle linee dei bus di dati e d'indirizzo, ed altre ancora, sono tutte dotate della capacità di controllo sul terzo stato.

La porta NOT

La porta NOT in fig. 136 somiglia molto alla porta YES su uno schema elettrico. Essa ha il medesimo simbolo triangolare e gli stessi terminali di ingresso e uscita. L'unica differenza è un circoletto interposto tra il vertice ed il terminale di uscita, chiamato "cerchio NOT". Il cerchio NOT è ciò che rende il dispositivo una porta NOT. Qualunque sia lo stato logico applicato in ingresso, sull'uscita sarà presente lo stato opposto. Se l'ingresso è alto, l'uscita è bassa; se un valore basso è applicato in ingresso, esso sarà modificato in un valore alto, che comparirà all'uscita della porta. La tavola della verità per la porta NOT è mostrata in figura.

La fig. 137 illustra il circuito bipolare in una porta NOT. Esso somiglia per certi aspetti a quello della porta YES. La porta potrebbe

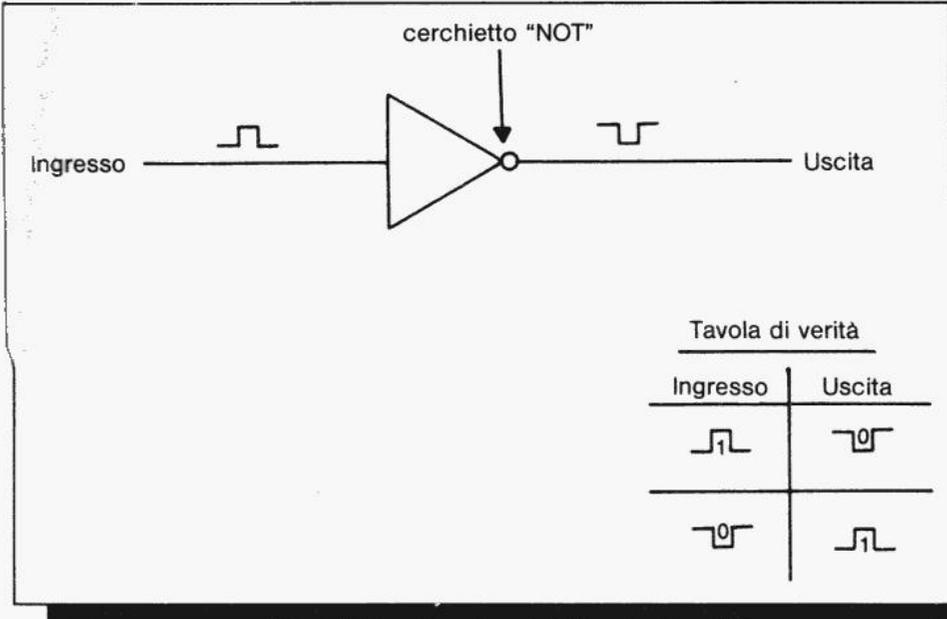



Figura 136. Il simbolo della porta NOT nello schema elettrico somiglia a quello della porta YES, con la differenza del cerchio NOT sul vertice di uscita.

essere realizzata tramite un transistor npn. La tensione Vcc è ancora +5 volt. La differenza evidente tra i due circuiti è nell'ingresso. L'ingresso della porta NOT è connesso alla base del transistor npn, mentre nella porta YES l'ingresso è sull'emettitore. Inoltre, con l'in-

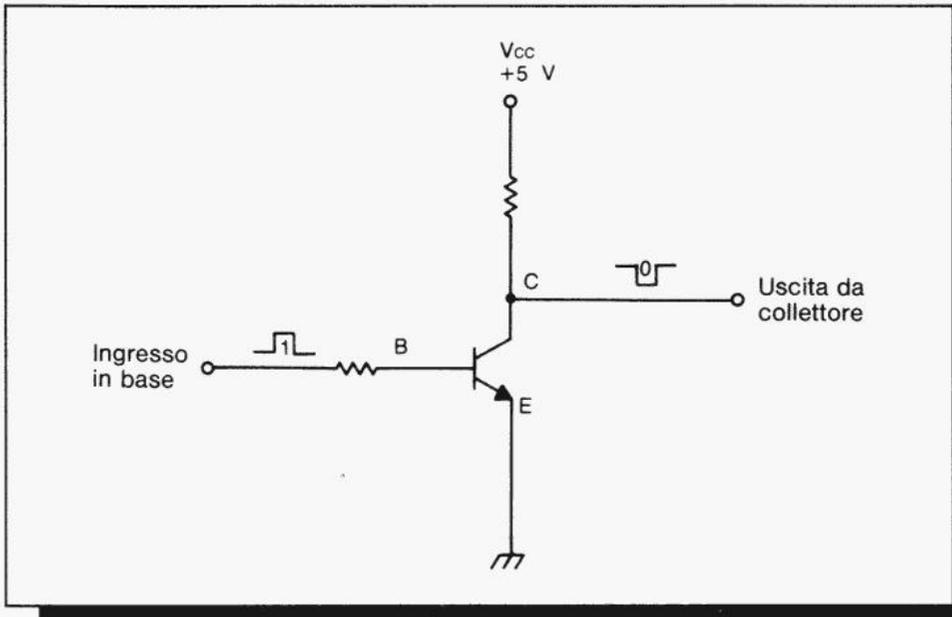



Figura 137. La porta NOT può essere realizzata col medesimo tipo di transistor npn impiegato per la porta YES. L'ingresso viene applicato alla base, anziché all'emettitore, per cui si ha un'inversione dello stato logico in uscita.

gresso sull'emettitore, non c'era alcun rovesciamento dello stato logico; nella porta YES, invece, lo stato logico viene invertito. Questo è il motivo per cui il chip della porta NOT viene definito anche invertitore.

La porta NOT, o il singolo cerchiolino che la rappresenta, è una delle funzioni più usate nel computer. L'inversione dello stato logico è l'opposto o il complemento. Le porte NOT presentano sempre in uscita il complemento dell'ingresso. Durante la ricerca di un guasto, il fatto che il livello logico dell'uscita debba sempre essere l'opposto dell'ingresso consente di effettuare un rapido test dell'invertitore.

Il chip 7406N nel C-64 ha sei invertitori. Essi vengono tutti impiegati in linee di uscita che devono presentare il valore complementare. Questo chip è stato discusso nel cap. 8. Ci sono molte altre porte NOT o i cerchi equivalenti in molti altri chip del C-64. Essi sono di importanza vitale per le operazioni del computer.

La funzione NOT si trova ovunque nel Commodore 64. Se esaminate con cura lo schema elettrico durante la ricerca di un guasto, vedrete molti termini con una lineetta sul nome. Tale lineetta, definita "lineetta del NOT", indica la negazione del nome sottostante, cioè designa una quantità invertita. L'asterisco impiegato in questo libro come prefisso ai nomi di alcuni segnali è un sostituto di tale lineetta, ed è stato usato in questa sede perché risulta di più facile scrittura. Quando vedete l'asterisco usato in tal senso, il suo significato è dunque identico a quello della lineetta del NOT: anch'esso viene riconosciuto come NOT.

Quando un segno NOT viene impiegato su un terminale, generalmente esso segnala il tipo di stato logico che abiliterà il terminale. Per esempio, se vedete un terminale chiamato *RESET, ciò significa che il piedino viene solitamente mantenuto nello stato alto quando la funzione di reset non è attiva. Se e quando giunge il momento di abilitare il reset, al terminale sarà applicato un valore basso, e sarà intrapresa la routine di reset.

D'altro canto, se il terminale fosse chiamato RESET, senza lineetta o asterisco, l'effetto sarebbe opposto. Il terminale sarebbe mantenuto basso durante l'inattività, e la funzione di reset sarebbe abilitata inviando un valore alto al piedino; cioè, il valore alto avvierebbe la routine di reset.

Quando leggete uno schema elettrico e vedete il nome del terminale che ne descrive la funzione, cercate di interpretare il nome. Per esempio, la linea "read/write" di lettura/scrittura nel C-64 è descritta come R/*W (che potrebbe essere letta come "Read-NOT-Write"). In effetti, la linea di lettura/scrittura ha normalmente un valore alto nello stato di lettura. Per abilitare un'operazione di scrittura, un valore basso dev'essere applicato alla linea. Un altro

esempio è la linea *IRQ, che significa "interrupt request", cioè richiesta di interruzione. Essa è tenuta alta fino alla richiesta di interruzione; dopodiché, un valore basso viene applicato alla linea. Un terzo esempio è READY, la linea del segnale di "pronto". Per attivare la RDY, la linea viene posta in uno stato alto. Questa forma di pensiero dovrebbe divenire una seconda natura allorché controllate i vari punti di test sui chip e le connessioni.

La porta AND

Il simbolo schematico della porta AND è illustrato in fig. 138. Esso somiglia ad una pallottola. Diversamente dalle porte YES e NOT, ciascuna delle quali ha due terminali, ogni porta AND nel chip 74LS08 del C-64 ha tre terminali: due ingressi ed un'uscita. In effetti, una porta AND può avere anche tre o più ingressi, ma comunque ha sempre una sola uscita.

Quando la porta AND è dotata di un cerchietto NOT interposto tra l'estremità arrotondata ed il terminale di uscita, come mostrato in fig. 139, essa diviene una porta NOT AND, normalmente abbreviata in NAND. probabilmente, avrete già visto qualche porta NAND. L'uscita di una porta NAND è il complemento della porta AND. Noi discuteremo per lo più la porta AND, e non la porta NAND. Nel C-64, c'è un chip di porte AND, il 74LS08, che fu discusso nel cap. 8. Non c'è alcuna particolare porta NAND nel computer.

Ingressi A	Ingressi B	Uscita
0	0	0
0	1	0
1	0	0
1	1	1

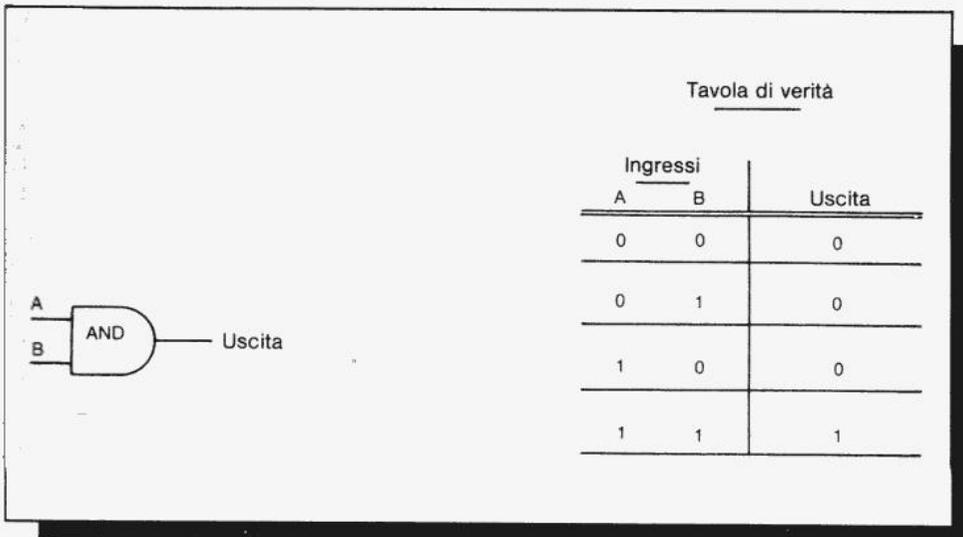



Figura 138. L'uscita della porta AND è bassa in qualsiasi caso, tranne quello in cui tutti gli ingressi sono alti.

Ingressi A	Ingressi B	Intermedio	Uscita
0	0	0	1
0	1	0	1
1	0	0	1
1	1	1	0

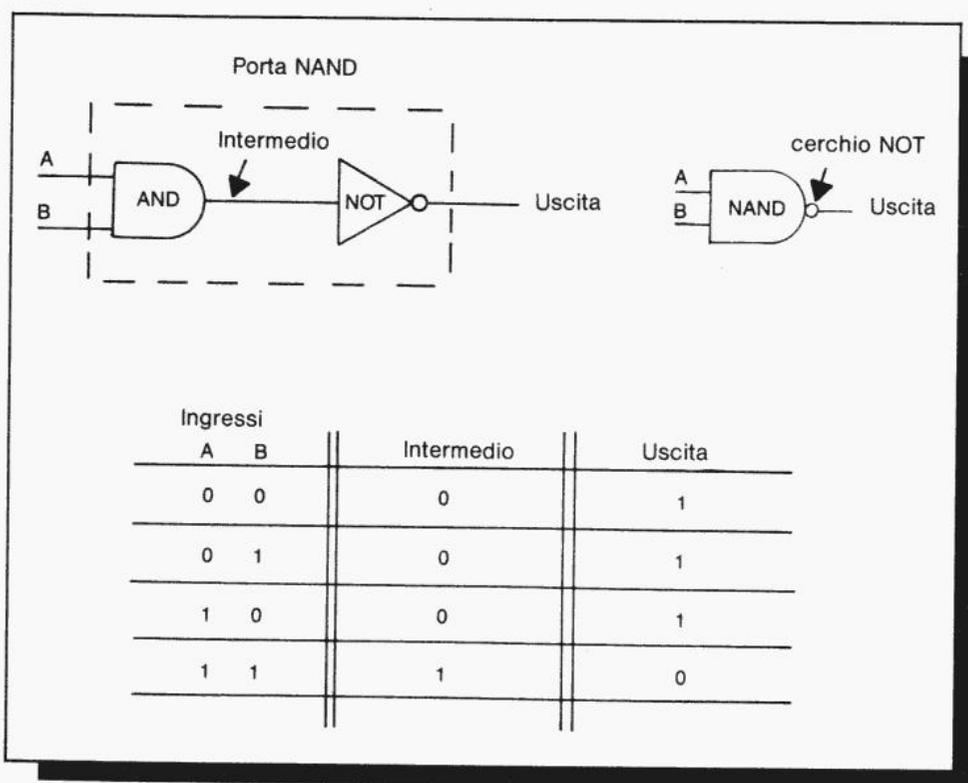



Figura 139. La porta NAND è effettivamente una porta NOT AND. Lo stato intermedio rappresenta l'uscita della porta AND.

All'interno della porta AND, come pure nelle altre porte, ci sono vari componenti microscopici. Potrebbero esserci transistor, resistori, diodi, e così via. In effetti, qualsiasi porta potrebbe essere formata configurando in modo particolare porte di altro tipo sul chip, cioè collegandole in modo da costituire una porta particolare. Le piccole "pallottole", dal canto loro, potrebbero designare dozzine di componenti separati.

Dal punto di vista della ricerca e riparazione dei guasti, tutto ciò che serve è considerare la porta nei termini più semplici, affinché i controlli e le riparazioni possano procedere il più rapidamente possibile. In tal modo, potrete seguire il cammino di un segnale ed individuare la causa del problema. A parte la vostra naturale curiosità, non è realmente importante conoscere quale sia la sezione precisa di un microscopico transitor interno che si è guastata. La cosa importante è rendersi conto che l'intera porta ha cessato di funzionare e deve quindi essere sostituita. Potete effettuare un test sui valori presenti in ingresso e, tramite le vostre conoscenze della logica, dovreste essere in grado di predire lo stato dell'uscita. Se in uscita è presente lo stato corretto, allora la porta è a posto. Qualora lo stato logico presente in uscita non fosse quello previsto, la porta diverrebbe "sospetta".

La descrizione elettrica classica di una porta AND è illustrata in fig. 140: si tratta di un circuito consistente di due interruttori in serie, con un carico in uscita, come una lampadina. L'unica situazione in cui la lampadina può accendersi è quando entrambi gli interruttori sono chiusi. Se uno o entrambi gli interruttori fossero aperti, il circuito sarebbe aperto, per cui la lampadina rimarrebbe spenta. Ci sono quattro possibili configurazioni che le posizioni degli interruttori possono assumere. Supponete che l'energia venga fornita da una batteria da +5 volt. Alla lampadina è applicato un valore alto di +5 volt quando gli interruttori sono entrambi chiusi, o un valore basso di 0 volt quando uno degli interruttori o entrambi sono aperti. Possiamo indicare con "L" l'interruttore aperto e con "H" l'interruttore chiuso. Le possibili combinazioni di valori in ingresso ed i rispettivi risultati sono i seguenti:

Ingressi	**Risultato**
L-L	Spenta
L-H	Spenta
H-L	Spenta
H-H	Accesa

Lo stesso tipo di eventi ha luogo quando ci sono tre ingressi AND anziché due. L'unica differenza è che tre ingressi producono

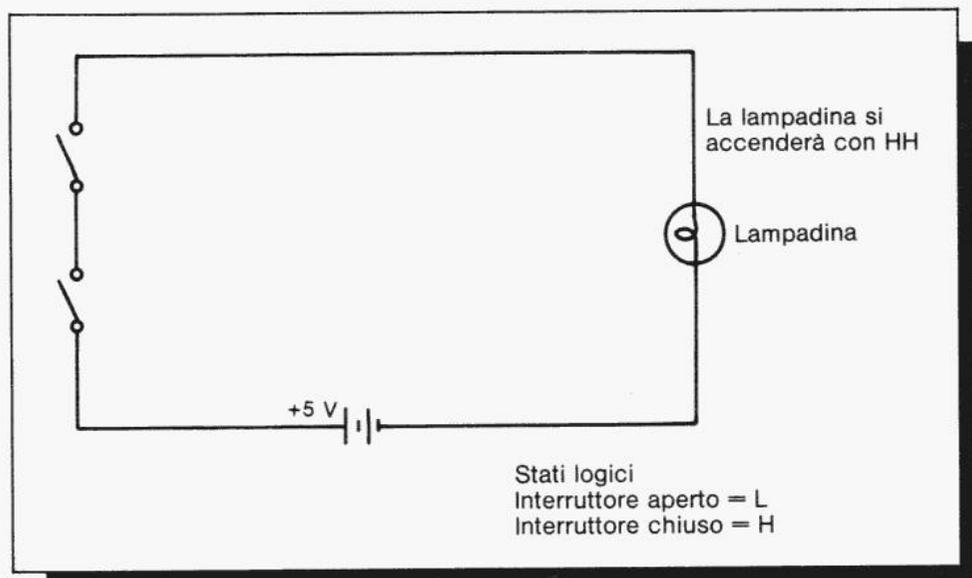



Figura 140. La descrizione classica di un circuito AND comprende una batteria, una lampadina, e due interruttori in serie. Un interruttore aperto rappresenta un ingresso basso (L), mentre un interruttore chiuso un ingresso alto (H). Solo l'applicazione di HH farà illuminare la lampadina.

otto possibili combinazioni applicabili alla porta. Di queste, solo una combinazione produrrà l'illuminazione della lampadina: la chiusura contemporanea di tutti e tre gli interruttori. Gli ingressi applicabili ed i rispettivi risultati sono mostrati appresso:

Ingressi	**Risultato**
L-L-L	Spenta
L-L-H	Spenta
L-H-L	Spenta
L-H-H	Spenta
H-L-L	Spenta
H-L-H	Spenta
H-H-L	Spenta
H-H-H	Accesa

Quando una porta AND ha quattro ingressi, ci sono 16 combinazioni; cinque ingressi rendono possibili 32 combinazioni di stati logici; e così via. Indipendentemente dal numero degli ingressi, una porta AND produrrà un valore alto in uscita se, e solo se, tutti i suoi ingressi sono nello stato alto. Quando rilevate lo stato dell'uscita di una porta AND, un valore alto significa che ogni ingresso dev'essere alto. Pertanto, se qualche ingresso fosse basso,

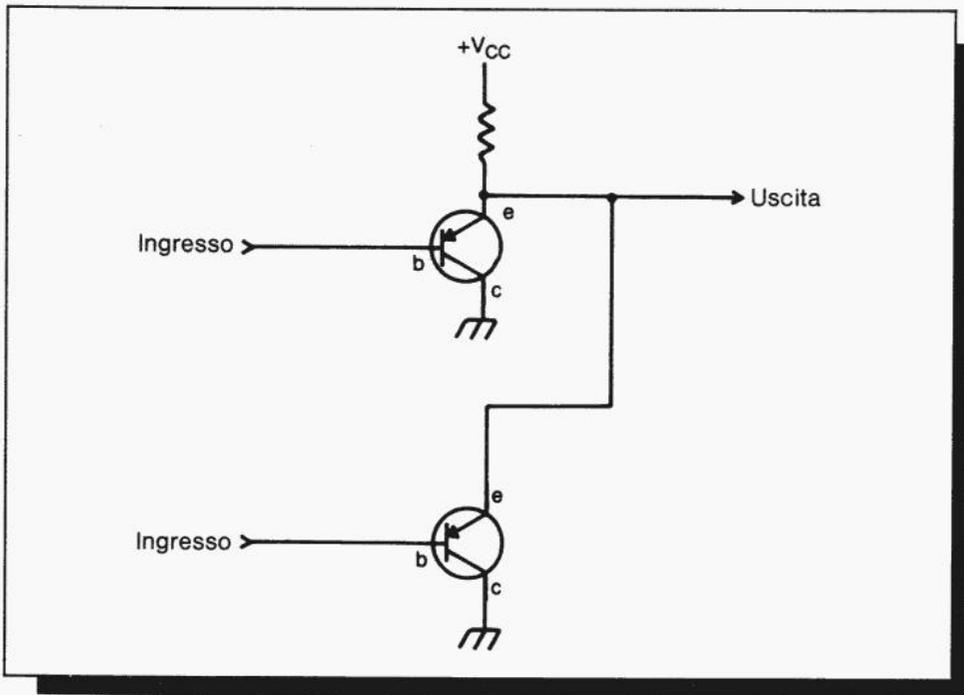



Figura 141. Una porta AND può essere realizzata tramite due transistor collegati in parallelo, con gli ingressi applicati alle basi e l'uscita prelevata dall'emettitore.

mentre l'uscita è nello stato alto, si avrebbe un sintomo di malfunzionamento: la porta potrebbe aver subìto un cortocircuito o un'interruzione che ne causa il valore alto rilevato in uscita.

Il circuito effettivo della porta AND potrebbe essere basato su una coppia di transistor bipolari collegati in parallelo. Esaminate la fig. 141. Gli emettitori di entrambi i transistor pnp sono connessi a +5 volt attraverso un resistore. L'uscita della porta AND viene prelevata dagli emettitori. Gli ingressi della porta AND sono applicati alle basi dei due transistor.

Quando un valore basso di tensione viene applicato ad uno degli ingressi o ad entrambi, uno dei transistor o entrambi condurranno, per cui l'uscita sarà nello stato basso. L'unico modo in cui l'uscita può presentare un valore alto è quando a ciascun ingresso è applicato un valore alto. Quando ciò accade, nessuno dei due transistor pnp può condurre la corrente, per cui le tensioni sugli emettitori saliranno fino a +5 volt.

Potreste considerare la porta AND come una specie di serratura a combinazione elettronica: un valore basso è presente in uscita quando la combinazione in ingresso non è quella "giusta"; l'unico modo per "aprire la serratura" è quello di applicare in ingresso la combinazione "giusta", cioè quella in cui tutti gli ingressi hanno un valore alto.

La porta OR

Nel Commodore 64, non c'è alcun chip di porte logiche OR. Le uniche porte OR presenti nel C-64 (e ce ne sono in abbondanza) si trovano nei collegamenti interni di altri chip. La fig. 142 mostra che i chip 74LS257 impiegano porte OR nei propri circuiti circuiti interni. Le uscite delle porte OR sono connesse a piedini del chip, ma gli ingressi provengono dalle porte AND con cui le porte OR svolgono la funzione di multiplexing. Gli ingressi del chip, provenienti dal bus d'indirizzo, sono applicati agli ingressi delle porte AND. Questo chip fu discusso anche nel cap. 8.

Il simbolo della porta OR somiglia più ad un proiettile di artiglieria, che non ad una pallottola come la porta AND. Esaminate la fig. 143: anche la porta OR ha una rappresentazione elettrica classica, con interruttori e lampadina. I collegamenti sono diversi da quelli del circuito della porta AND: mentre in quella gli interruttori erano collegati in serie, nella porta OR gli interruttori sono in parallelo. Mentre nel circuito AND tutti gli interruttori dovevano essere chiusi per accendere la lampadina, nel circuito OR basta la chiusu-

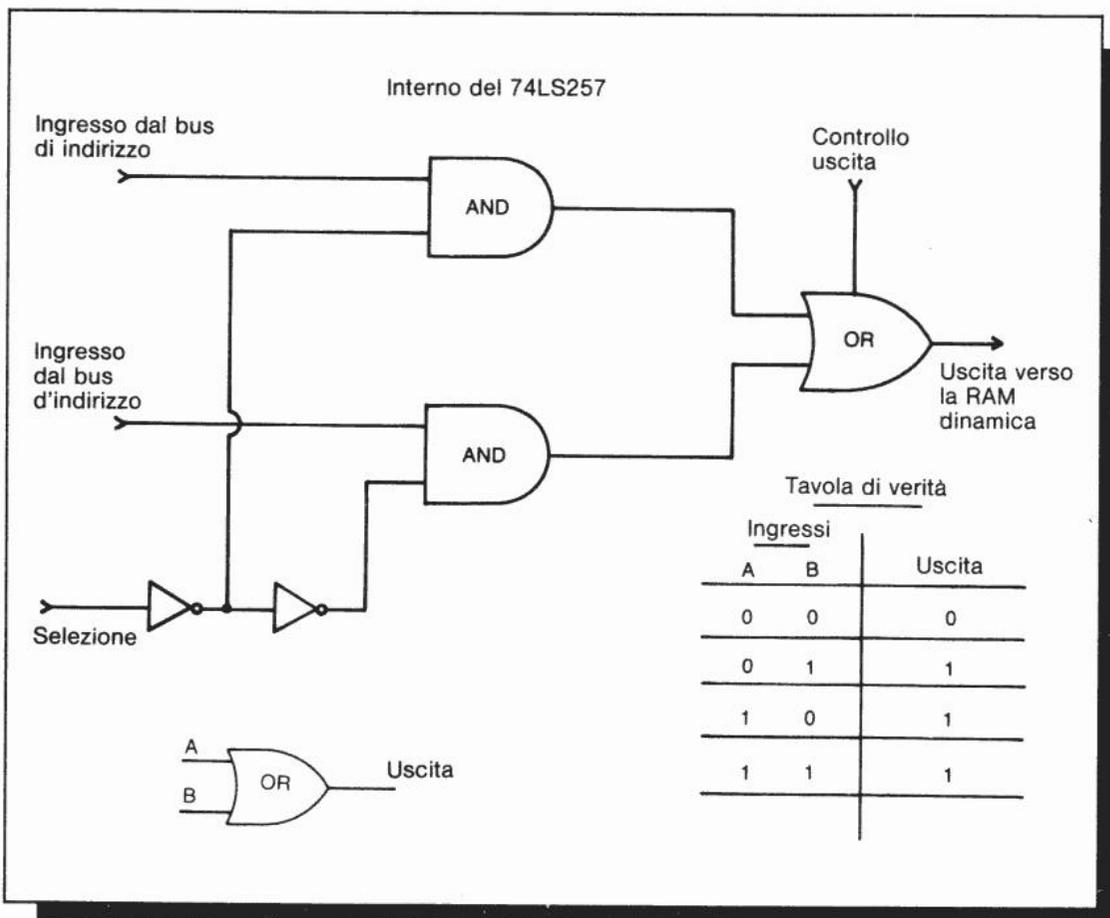



Figura 142. La porta OR su un piedino di uscita del chip 74LS257 riceve i segnali d'ingresso da due porte AND. All'ingresso di ogni porta AND è applicato un bit d'indirizzo ed un segnale di selezione. Il simbolo della porta OR somiglia ad un proiettile di artiglieria visto di lato. L'uscita della porta OR è alta, a meno che tutti gli ingressi non siano bassi.

ra di un solo interruttore per l'accensione. Le possibili combinazioni degli ingressi ed i rispettivi risultati sono i seguenti:

Ingressi	**Risultato**
L-L	Spenta
L-H	Accesa
H-L	Accesa
H-H	Accesa

Anche la porta OR può avere più di due ingressi. Ce ne possono essere tre, quattro, o più. Come per la porta AND, due ingressi producono quattro possibili combinazioni di ingresso; tre ingressi possono dar luogo a otto combinazioni di H e L; quattro ingressi

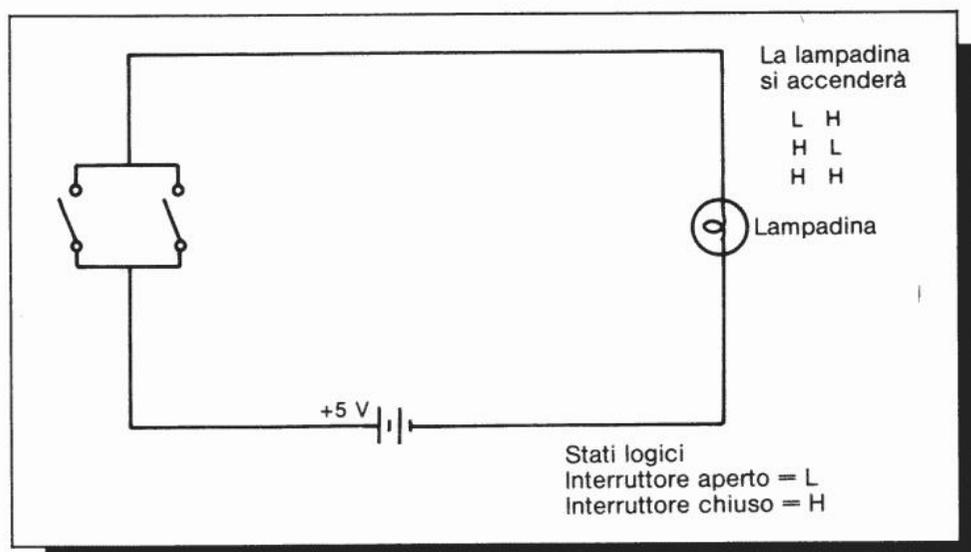



Figura 143. La porta OR può essere rappresentata da due interruttori in parallelo. La lampadina si accende quando almeno uno degli interruttori è chiuso.

rendono possibili sedici combinazioni; e così via. Comunque, indipendentemente dal numero degli ingressi, la porta OR produce un valore basso in uscita se, e solo se, tutti gli ingressi sono nello stato basso. In tutti gli altri casi, l'uscita sarà nello stato alto: se anche un solo ingresso fosse alto e tutti gli altri bassi, la porta OR produrrebbe un valore alto in uscita.

Una porta OR può essere realizzata con un certo numero di diodi ed un resistore, come mostrato in fig. 144. Per una porta a due ingressi, sono usati due diodi; per una porta a tre ingressi, sono necessari tre diodi. Un diodo è necessario per ciascun ingresso.

I diodi sono collegati in parallelo. Gli anodi dei diodi sono i piedini di ingresso, mentre i catodi sono collegati insieme. Un resistore è collegato tra l'alimentazione a −5 volt e la connessione dei catodi. Tale connessione è anche il piedino di uscita della porta OR.

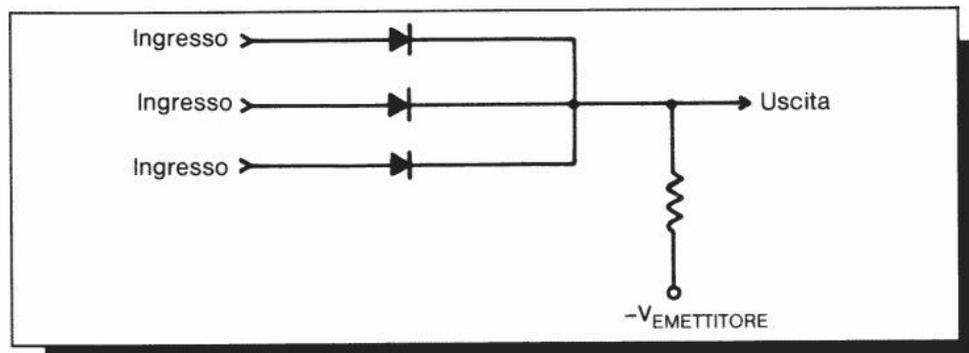



Figura 144. La porta OR può essere realizzata con diodi di ingresso in parallelo.

Quando tutti gli ingressi sono prossimi a 0 volt, i diodi conducono tutti e l'uscita è mantenuta a 0 volt, che rappresenta lo stato logico basso. Se un valore alto (prossimo a +5 volt) viene applicato ad uno degli anodi di ingresso, solo il diodo corrispondente conduce: ciò farà salire la tensione dei catodi di 5 volt, fino a raggiungere uno stato alto. Un valore alto su uno qualsiasi degli anodi produrrà un valore alto in uscita. Questo è un comportamento da OR logico.

La porta OR esclusivo (XOR)

Il C-64 non usa alcun chip con porte di OR esclusivo (abbreviato in XOR). Comunque, la funzione di OR esclusivo è molto importante per il computer. Una delle istruzioni cui risponde la MPU 6510 è EOR, che è un altro nome per descrivere la medesima azione. EOR è l'acronimo di "exclusive-or". Quando alla MPU 6510 viene ordinato di eseguire l'istruzione EOR, essa produrrà l'OR esclusivo dei bit contenuti nel registro accumulatore con quelli presenti nella locazione di memoria specificata. Ulteriori dettagli in merito saranno forniti nel prossimo capitolo sui registri. Nel frattempo, riesamineremo la porta XOR, cosicché sarete in grado di comprendere l'istruzione EOR all'occorrenza.

Il simbolo della porta XOR, illustrato in fig. 145, somiglia molto al simbolo della porta OR. La sola differenza è uno spazio tra i terminali di ingresso ed il fondo del simbolo. Un esame più attento rivela che, in ingresso, i terminali sono connessi ad una curva e che c'è uno spazio tra tale curva ed il resto del simbolo. Se immaginate il

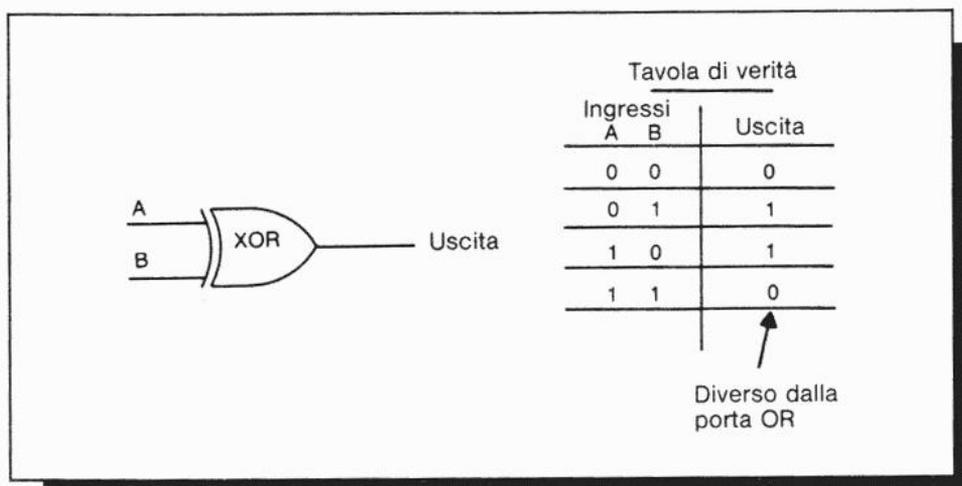



Figura 145. La porta XOR è simile alla porta OR; la differenza è che l'uscita della porta XOR è bassa quando gli ingressi sono entrambi alti.

simbolo come un proiettile di artiglieria, allora potreste raffigurarvi i terminali di ingresso come la "bacchetta" che serve a spingere il proiettile nella bocca del cannone. Il terminale di uscita è sull'estremità appuntita del simbolo a forma di proiettile.

Confrontiamo gli ingressi e le uscite delle porte OR e XOR per vedere la differenza che implica l'esclusività. Se steste effettuando un test su una porta OR o XOR a due ingressi, ci sarebbero quattro possibili combinazioni di ingresso per l'una o l'altra porta. Tali combinazioni sono sempre le medesime, indipendentemente dal fatto che la porta sia OR o XOR. La differenza è nell'uscita.

All'uscita della porta OR, lo stato logico sarà sempre alto, tranne che nel caso in cui entrambi gli ingressi siano bassi. Se pensate logicamente a questi risultati in termini di "vero" o "falso", vedrete che essi equivalgono all'espressione "l'uno o l'altro ingresso, o entrambi": pertanto, l'uscita sarà "vera" quando almeno uno degli ingressi è "vero", e ciò vale anche se lo fossero entrambi.

La porta XOR, invece, segue la logica dell'OR esclusivo: "l'uno o l'altro ingresso, ma NON entrambi". Se entrambi gli ingressi sono "veri", l'uscita della porta XOR è "falsa". Quando si considerano le quattro possibili combinazioni di ingressi ed i rispettivi risultati, si riconosce che la porta XOR equivale alla porta OR tranne per l'ultimo caso, "vero-vero", o H-H. Quando gli ingressi di una porta XOR sono entrambi alti (H-H), l'uscita è bassa (L). L'uscita della porta XOR sarà alta solo quando l'uno o l'altro degli ingressi è alto, ma non entrambi. Se gli ingressi sono identici, sia bassi (L-L) che alti (HH), l'uscita è bassa.

Le porte NOR e XNOR

Non dovrete preoccuparvi delle porte NOR, XNOR né di altre varianti. Il C-64 ha a che fare per lo più con porte AND, OR, NOT, e qualche porta XOR. Se conoscerete queste quattro funzioni e sarete in grado di stabilire il valore delle uscite conoscendo la configurazione degli stati logici di ingresso, la ricerca e la riparazione dei guasti nel C-64 sarà notevolmente facilitata. Includerò una breve descrizione di queste altre porte semplicemente per completezza.

NOR significa NOT OR, mentre XNOR significa NOT OR-esclusivo. Il NOT cambia semplicemente l'uscita nel suo complemento. L'uscita di una porta NOR è il complemento dell'uscita della porta OR. Lo stesso dicasi per la porta XNOR rispetto alla XOR. La fig. 146 illustra le relazioni complementari; queste dovrebbero essere confrontate con quelle riportate nelle figure 142 e 145.

A	B	Uscita
L	L	H
L	H	L
H	L	L
H	H	L

A	B	Uscita
L	L	H
L	H	L
H	L	L
H	H	H

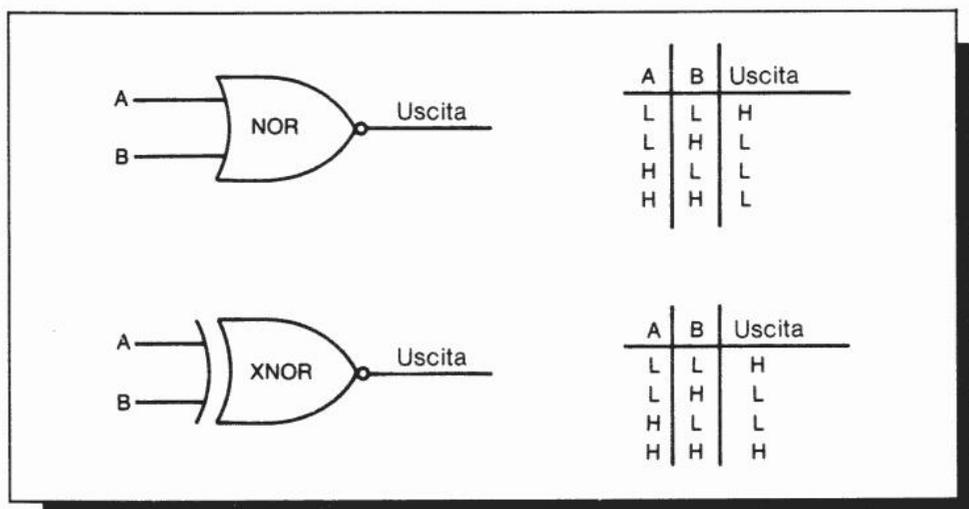



Figura 146. I simboli delle porte NOR e XNOR e le rispettive tavole di verità.

Metodi di test delle porte logiche

Per eseguire un test su una porta logica, gli strumenti più adatti sono il voltmetro ed una sonda logica. Tuttavia, questi strumenti possono fornirvi solo le indicazioni di superficie. Come si è visto, i chip sono circuiti all'interno di circuiti interni ad altri circuiti. A livelli di profondità inaccessibili, ci sono i transistor bipolari, i FET ed altri componenti, che svolgono effettivamente l'elaborazione. Essi sono sigillati per sempre nel loro mondo microscopico durante il processo di produzione. Potrete cercare di immaginarveli; tuttavia, durante le normali circostanze di riparazione di un guasto, non avrete a che fare direttamente con essi.

Una porta si colloca al livello precedente di profondità (o di dimensione), ed essa dispone effettivamente di nodi di test in cui potrete effettuare delle misurazioni ed ottenere dei valori. Il livello circuitale di porta è quello più soggetto al rilevamento dei valori di tensione e degli stati logici. Ci sono piedini di ingresso, di uscita, di tensioni di collettore (V_{CC}) e di pozzo (V_{DD}), su cui si possono effettuare letture immediate. Quanto maggiore sarà la vostra conoscenza sul modo in cui gli stati logici H e L attraversano i circuiti a livello di porta, tanto più rapidamente riuscirete ad individuare le discrepanze negli stati logici ed i responsabili del guasto.

Il massimo livello circuitale è rappresentato dal chip stesso. Allorché il chip è considerato come un singolo componente, che può essere sostituito per un test, siete nella modalità "panoramica". Questo è il primo approccio ad una riparazione, ed ha costituito il "nocciolo" dei capitoli fino a questo. Più del 50% delle ripara-

zioni effettive possono essere portate a termine in questa modalità panoramica. Come dato di fatto, i produttori si sono spinti ancor oltre di un paio di passi in questa direzione di assistenza per la riparazione dei guasti: talvolta, viene sostituita l'intera piastra, o perfino l'intero computer, affinché possiate riprendere il vostro lavoro. Il computer malfunzionante potrà quindi essere rimandato sulla linea di produzione in fabbrica, per essere riciclato.

I tecnici riparatori indipendenti, che non hanno alle spalle una grande fabbrica, seguono i medesimi procedimenti che hanno seguito per anni nelle riparazioni TV. I computer si possono trasportare facilmente. Il possessore di un home computer o di un microcomputer da ufficio può scollegare l'unità che non funziona e portarla nel laboratorio di un tecnico addetto alle riparazioni. Questi procederà alla riparazione osservando i sintomi del malfunzionamento e sostituendo negli zoccoli i chip più sospetti in base ai sintomi. Qualora i chip negli zoccoli fossero a posto, il tecnico ne prenderà nota e comincerà ad esaminare i punti di test tramite un voltmetro ed una sonda logica. Egli cercherà le tensioni scorrette e gli stati logici errati o assenti: tensioni di alimentazione sbagliate o assenti; "alti" dove dovrebbero esserci "bassi", e viceversa; condizioni di terzo stato nei posti sbagliati; e così via. Come potete vedere, è essenziale conoscere il modo in cui i valori logici alti e bassi sono elaborati dalle porte.

RICERCA E RIPARAZIONE DEI GUASTI NEI REGISTRI DIGITALI

A questo punto, dovreste sapere che, oltre alle porte logiche, l'elettronica digitale richiede un'altra intera categoria di dispositivi TTL e MOS, denominati registri. I registri si trovano dappertutto nei circuiti digitali. Ce ne sono molti in tutti i principali circuiti LSI. Ce ne sono migliaia e migliaia nella RAM e nella ROM. Ciascun residente nella mappa di memoria è un registro di un certo tipo. Un certo numero dei restanti chip più piccoli sono forme di registri.

La differenza importante tra una porta ed un registro è illustrata in fig. 147. Un registro può memorizzare uno stato alto o basso, mentre una porta non è in grado di farlo. Non appena uno stato logico alto o basso giunge ad una porta, questa sarà attraversata rapidamente dal segnale e lo stato logico appropriato comparirà in uscita (se la porta non è in condizione di terzo stato). Lo stato logico non può indugiare entro la porta, ma è costretto a procedere. Il solo tempo richiesto è l'intervallo di propagazione del flusso elettronico, che ha un valore tipico di 15 nanosecondi. Dopo questa pausa di 15 miliardesimi di secondo, lo stato passa attraverso la porta.

Un registro, d'altro canto, è dotato di contenitori di bit. Una volta che uno stato logico alto o basso sia entrato in un contenitore di bit, esso vi resterà per tutto il tempo che volete, purché sia presente l'alimentazione.

Un registro è composto da uno o più contenitori di bit singoli. Nei chip della RAM dinamica 4164, ci sono 65536 registri di un solo bit in ciascun chip, organizzati come una matrice 65536 x 1. Il chip della RAM dei colori 2114 è organizzato come una matrice 1024 x 4: questo chip ha 1024 registri da quattro bit nella sua ma-

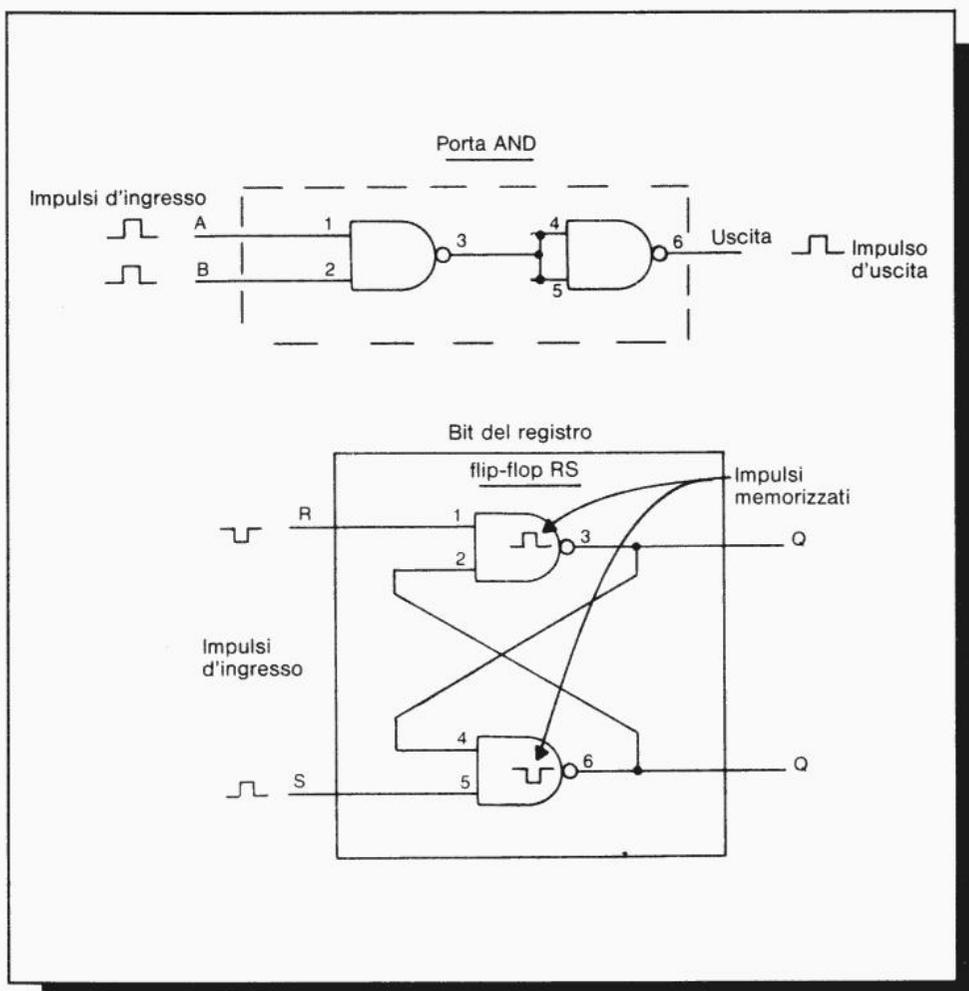



Figura 147. La differenza principale tra una porta ed un registro è che il registro può memorizzare uno stato logico, mentre la porta non può. Nel circuito superiore, due porte NAND sono collegate tra loro per formare una porta AND. I segnali passano rapidamente dall'ingresso al'uscita. Il circuito inferiore mostra le due stesse porte AND interconnesse come un bit di un registro. Lo stato dell'ingresso può essere memorizzato nella circuiteria interna.

trice di memoria. Il chip 74LS373 del registro-tampone (latch) di tipo D connesso alla RAM dei colori è un registro di otto bit. Il contatore di programma nella MPU 6510 è un registro di 16 bit. Tutti i registri svolgono la medesima funzione, indipendentemente dalla loro dimensione: essi sono tutti in grado di memorizzare i bit, in accordo con la loro organizzazione.

Ogni tipo di registro, eccetto quelli della RAM dinamica, impiegano circuiti flip-flop come contenitori di bit. La RAM dinamica utilizza le tensioni delle cariche accumulate nei microscopici condensatori. Il cap. 8 contiene ulteriori informazioni su ognuno dei chip descritti di seguito.

Flip-Flop

Il circuito flip-flop è vecchio quanto l'elettronica stessa. Esso è un mezzo per immagazzinare la carica. In un circuito digitale, la presenza di una carica è un "alto", mentre la sua assenza è un "basso". Con un flip-flop, potete non solo immagazzinare la carica, ma anche manipolarla. Potete modificare un "alto" in un "basso", o viceversa. Tale capacità è molto preziosa: quando accoppiate le funzioni di memorizzazione e modifica degli stati logici con le porte logiche NOT, AND, OR e XOR, ottenete la capacità di elaborazione tipica del computer.

Un flip-flop può essere realizzato tramite il collegamento incrociato di due tubi a vuoto (triodi), o di due transistor npn o pnp, o di due FET, o anche di due porte. Tutti questi componenti sono in grado di realizzare il comportamento bistabile tipico di un flip-flop. Esaminiamo passo per passo l'azione del flip-flop del circuito in fig. 148.

Il circuito mostra due transistor con gli ingressi applicati alle basi. Poiché gli ingressi sono nelle basi, i singoli transistor pnp sono collegati come invertitori, con ciascuna base accoppiata al collettore dell'altro transistor. Quando fornite l'alimentazione ai due pnp, ciascuno di essi cerca di entrare in conduzione. Comunque, uno dei due è sempre leggermente più veloce dell'altro. C'è una

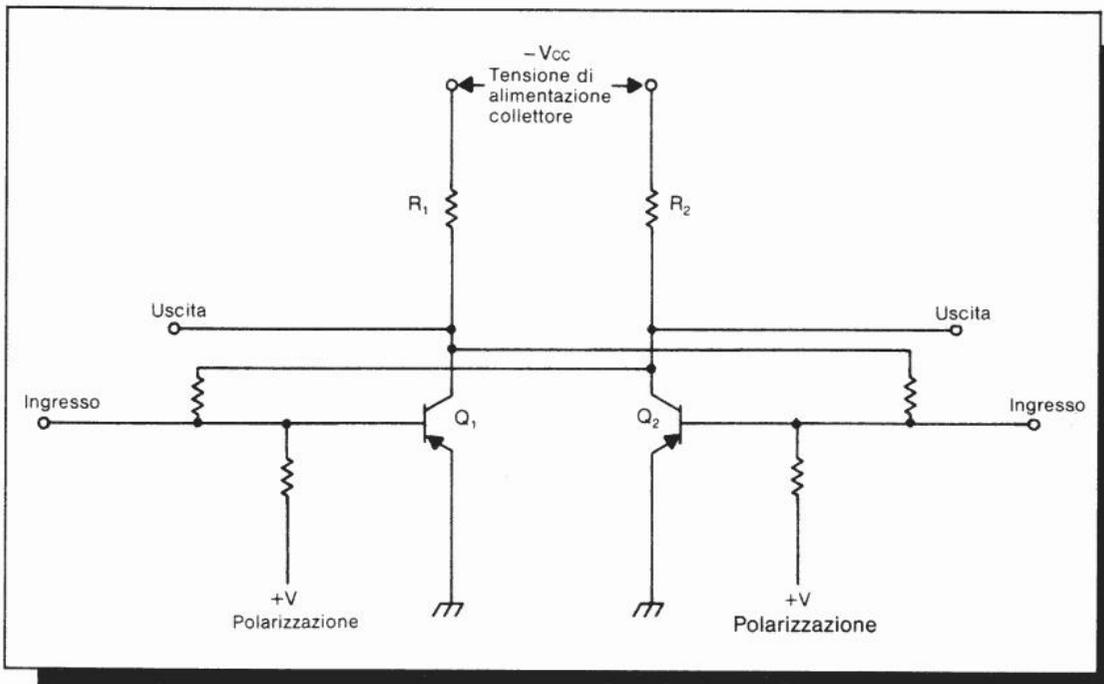



Figura 148. Il flip-flop fondamentale può essere realizzato tramite due transistor pnp.

retroazione da ciascun collettore verso la base opposta. Il pnp più veloce andrà in saturazione; di conseguenza, il più lento sarà costretto all'interdizione. Essi manterranno lo stato raggiunto.

Il transistor in saturazione presenterà un valore alto in uscita, poiché il resistore di pull-up ha una grande caduta di tensione ai suoi capi. L'uscita del transistor in interdizione presenterà un valore basso, poiché non c'è caduta di tensione ai capi del suo resistore, e raggiungerà il valore −Vcc della tensione di alimentazione. I due transistor manterranno questo stato. L'unico modo per cambiarlo sarebbe quello di applicare un impulso alto alla base del transistor in interdizione o un impulso basso alla base del transistor in saturazione. Se l'uno o l'altro dei suddetti eventi avesse luogo, si avrebbe la commutazione di tipo flip-flop dei due stati logici: il transistor già interdetto entrerebbe in saturazione, mentre quello già saturo verrebbe interdetto. Il circuito flip-flop manterrà dunque il nuovo stato, finché non interverrà un altro impulso per modificarlo.

Anche se non potete entrare in un chip per eseguire un test su un flip-flop, è utile capire in che modo esso memorizzi uno stato logico di tensione. C'è un certo numero di test che potete eseguire sui circuiti flip-flop, per verificare che siano in grado di memorizzare i valori di tensione. Per esempio, se conoscete l'indirizzo di un registro o di un contenitore di bit "sospetto", potete servirvi della funzione PEEK del BASIC per verificare che esso contenga effettivamente i valori logici previsti. Il comando POKE può essere usato per installare alcuni bit di test nel registro, che potranno poi essere prelevati da una PEEK per verificare che siano giunti corret-

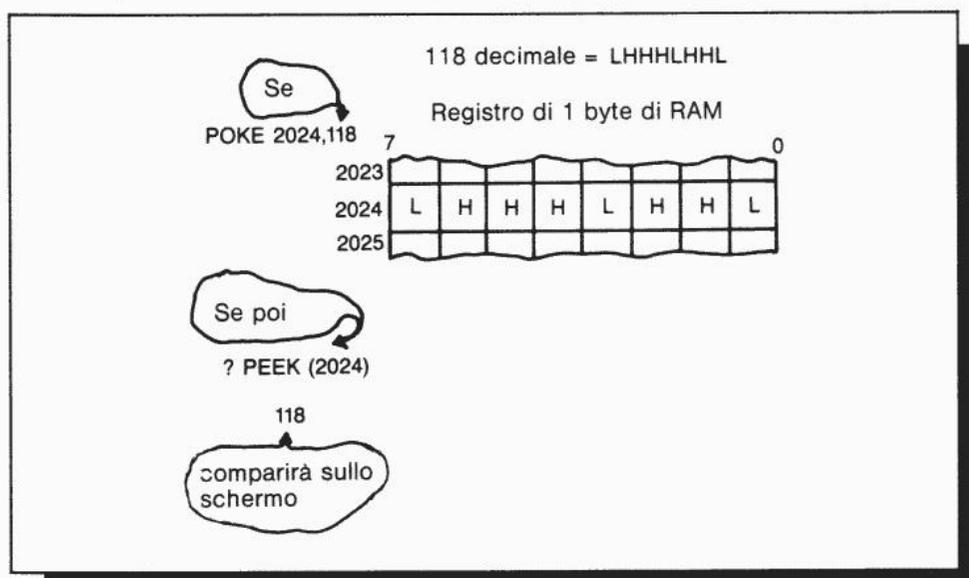



Figura 149. Qualsiasi registro nella mappa di memoria e qualsiasi bit in esso contenuto possono essere esaminati tramite i test con PEEK e POKE.

tamente a destinazione, come illustrato in fig. 149. Ulteriori dettagli in merito saranno forniti nei prossimi capitoli.

Il C-64 contiene un certo numero di chip di tipo flip–flop. Il chip 74LS274 nel circuito di clock contiene due flip-flop di tipo D. Il chip 74LS373 è definito latch di tipo D, mentre il chip 74LS193 nella configurazione del clock è noto come contatore binario.

Il chip 556 contiene due flip-flop distinti. Tali flip-flop sono completamente indipendenti l'uno dall'altro, tranne per il fatto condividere la tensione di alimentazione Vcc e la massa. La capacità di temporizzazione deriva da alcuni circuiti comparatori, realizzati anch'essi nella piastrina di silicio. Esaminiamo ora i chip di tipo flip-flop presenti nel Commodore 64.

I flip-flop di tipo D nel chip 74LS74

Il chip 74LS74 contiene due circuiti di flip-flop. La rappresentazione della piedinatura fu già illustrata in fig. 93. Ci sono due piedini per Vcc e la massa, e sei altre connessioni.

Il flip-flop (FF) di tipo D ha un ingresso per i dati. In effetti, questo è il motivo per cui viene chiamato "D". Esistono flip-flop di altro tipo, denominati latch di tipo D o RS. Il tipo D ha un ingresso per il dato (D), che può essere alto o basso in un certo istante. Quando il livello logico entra nel piedino D, esso viene memorizzato nel circuito di flip-flop.

Quando un valore basso entra in D, un valore basso comparirà all'uscita Q. Questa è l'uscita importante. L'altra uscita *Q assumerà un valore alto. Questa non è un'uscita importante. Essa può rivelarsi utile qualche volta, ma l'uscita Q è generalmente quella che viene usata per lo stato logico.

Tuttavia, il flip-flop non presenterà così facilmente in uscita lo stato logico memorizzato. Esso dev'essere abilitato dalla transizione basso-alto di un impulso di clock. Il FF rilascerà lo stato logico solo quando arriverà un valore alto del clock. Il chip 74LS74 richiede che l'impulso di clock sia alto per effettuare il trasferimento dello stato logico da D a Q. Altri FF possono richiedere un valore basso del clock per trasferire il dato.

Il chip 74LS74 ha altri due piedini di ingresso, chiamati Preset (preassegnazione) e Clear (azzeramento), che sono usati all'occorrenza. Quando è necessario preassegnare lo stato alto all'uscita, al piedino di ingresso Preset viene applicato un segnale basso; quando l'uscita Q deve avere un valore basso, un valore alto viene applicato al piedino Clear.

La fig. 94 mostrava i collegamenti dei due flip-flop 74LS74 installati nel circuito di clock del computer. Un flip-flop era connesso al ponticello per la selezione della frequenza nel suo piedino 4 di Preset, mentre l'uscita Q era collegata ad un piedino del contatore binario. I piedini di Clear (D) e di Clock (1, 2, 3) erano tutti collegati a massa. Pertanto, il flip-flop ha un ingresso di preassegnazione ed un'uscita Q. Nella stessa figura, il ponticello per la selezione della frequenza è collegato a massa ("basso"), in conformità con lo standard TV NTSC del Nord America. Negli Stati Uniti l'ingresso di Preset riceve un segnale basso, il che rende alta l'uscita. Pertanto, il flip-flop predispone la frequenza del circuito allo standard statunitense, tramite l'applicazione di un segnale alto al contatore binario; per predisporre il circuito allo standard PAL europeo, il ponticello viene collegato all'alimentazione a +5 volt. Questa è la sola funzione svolta da tale flip-flop. L'uscita *Q non ha alcuna connessione, ed i restanti piedini sono collegati a massa.

L'altro flip-flop riceve un segnale di clock dal contatore al piedino 11. Gli ingressi Preset (piedino 10) e Clear (piedino 13) sono entrambi tenuti alti a Vcc. I valori alti li tengono inattivi, poiché la loro azione su Q si manifesta solo quando sono bassi. D e *Q sono collegati tra loro, e ciò li rende inattivi. Il segnale di clock fa quindi assumere all'uscita Q i valori alto e basso, alternativamente. L'uscita Q viene inviata alla sezione di rivelazione di fase del chip MC4044. Tale chip viene dunque pilotato dalla frequenza di Q.

Questo è il modo in cui sono impiegati i due flip-flop del chip 74LS74 nel Commodore 64. Potete sottoporli a test tramite la sonda logica. Le informazioni sui punti di test, presentate nella fig. 93, forniscono i risultati che dovrebbero essere rivelati dagli appositi strumenti. Qualsiasi discrepanza da tali valori potrebbe essere il sintomo di un guasto.

Il latch di tipo D del chip 74LS373

Il chip 74LS373 è un latch (registro-tampone) di tipo D. Il latch D è un parente stretto del flip-flop D. Questo latch contiene otto FF. Un latch può contenere quattro, sei, oppure otto FF in un singolo contenitore. Di solito, sono impiegati nelle linee di bus; a seconda delle applicazioni, sono usati contenitori diversi. Il Commodore 64 impiega il contenitore di latch da otto FF nel bus di indirizzo. Le otto linee di ingresso per il dato, D7-D0, sono connesse alle linee

di indirizzo bidirezionale del VIC ed all'uscita del chip multiplexer 74LS258. Le uscite Q7-Q0 sono collegate alle linee A7-A0 del bus di indirizzo. Fate riferimento alle figg. 106 e 107.

Un latch è un dispositivo con uscita parallela. Con questo contenitore da otto FF, potete inviare otto bit su otto linee di indirizzo, e continuare ad averle memorizzate fino a che non abbiano completato il proprio "giro". Il latch è diverso dal flip-flop di tipo D, in quanto il secondo impiega un ingresso cadenzato dal clock per rilasciare il contenuto memorizzato. Invece, un latch utilizza un apposito piedino di abilitazione, che in questo caso è il piedino 11.

Allorché i dati arrivano agli otto FF, essi vengono memorizzati. Il latch conserverà i dati fintantoché un valore basso è applicato al piedino di abilitazione. Non appena un valore alto arriva al piedino di abilitazione, i dati sono liberati e possono passare all'uscita Q. In questo circuito del C-64, i dati hanno due provenienze. Il dato entrante in D5-D0 è un indirizzo proveniente dal VIC. Il dato in D7 e D6 proviene dal chip del multiplexer. I piedini di uscita Q7-Q0 sono connessi alle linee A7-A0 del bus di indirizzo. Il chip dà il proprio contributo al complesso compito dell'indirizzamento. Sia la MPU che il VIC, in istanti diversi, devono indirizzare la RAM. Il latch ottale 74LS373 coopera col chip del multiplexer e col VIC per fornire i corretti bit di indirizzo negli istanti appropriati.

Ciascuno degli otto flip-flop ha un ingresso D ed un'uscita Q. I numeri associati a D e Q individuano il flip-flop a cui si riferiscono. Per esempio, D0 è l'ingresso a FF 0, mentre Q0 è l'uscita da FF 0. Tutti i flip-flop sono collegati insieme ad una linea di clock e ad una linea di controllo del terzo stato. Il piedino 11 è l'ingresso del segnale di clock, che aggiorna il latch col segnale di abilitazione *RAS proveniente dal VIC. Esso renderà accessibile il latch e consentirà il trasferimento degli otto bit sulle uscite Q. Quasi contemporaneamente, sarà accettata una nuova sequenza di otto bit, che prenderà il posto dei bit appena trasferiti.

Il piedino 1, *OE, è il controllo del terzo stato per l'intero chip. Il segnale AEC, anch'esso proveniente dal VIC, attiverà il chip o disattiverà il chip, esercitando l'azione di controllo sul terzo stato.

Il latch ottale è un registro da otto bit. Si tratta di un tipo limitato di registro: tutto ciò che può fare è ricevere gli otto bit e contenerli, finché non arriva un segnale di abilitazione, che consentirà il trasferimento degli otto bit in uscita. Il latch è un dispositivo utile per la memorizzazione temporanea dei bit, quando essi percorrono come un lampo le linee dei bus, durante il trasferimento di un indirizzo o di un dato. I circuiti di flip-flop sono molto più versatili di quanto non appaia dal comportamento del latch. Vediamo quali altre funzioni svolgono i flip-flop nel C-64.

Il contatore diretto/inverso del chip 74LS193

Un computer dev'essere un buon calcolatore, ed il C-64 lo è. I conti possono essere effettuati tramite il circuito di fig. 150. Esso ha due porte AND ed un flip-flop. Un solo flip-flop non può spingersi molto in là con il conteggio: esso è in grado di contare solo da 0 a 1, però può contare. La sua limitazione a 0 e 1 è dovuta al fatto che può avere solo due stati, basso e alto: il primo stato rappresenta il numero 0, ed il secondo il numero 1. Oltre a registrare i numeri 0 e 1, il flip-flop, con l'ausilio delle porte AND, è in grado di realizzare un riporto aritmetico.

Il contatore binario, non appena viene alimentato, potrebbe partire da uno stato di uscita basso: cioè, numericamente, dal numero 0. Lo stato 0 si presenta allorché i due circuiti incrociati sviluppano gli stati seguenti. Un flip-flop dispone di due ingressi e due uscite. Denotiamo con S e R gli ingressi e con Q e *Q le uscite. Questi sono i nomi dei piedini di un tipo comune di FF, chiamato flip-flop RS (fig. 151).

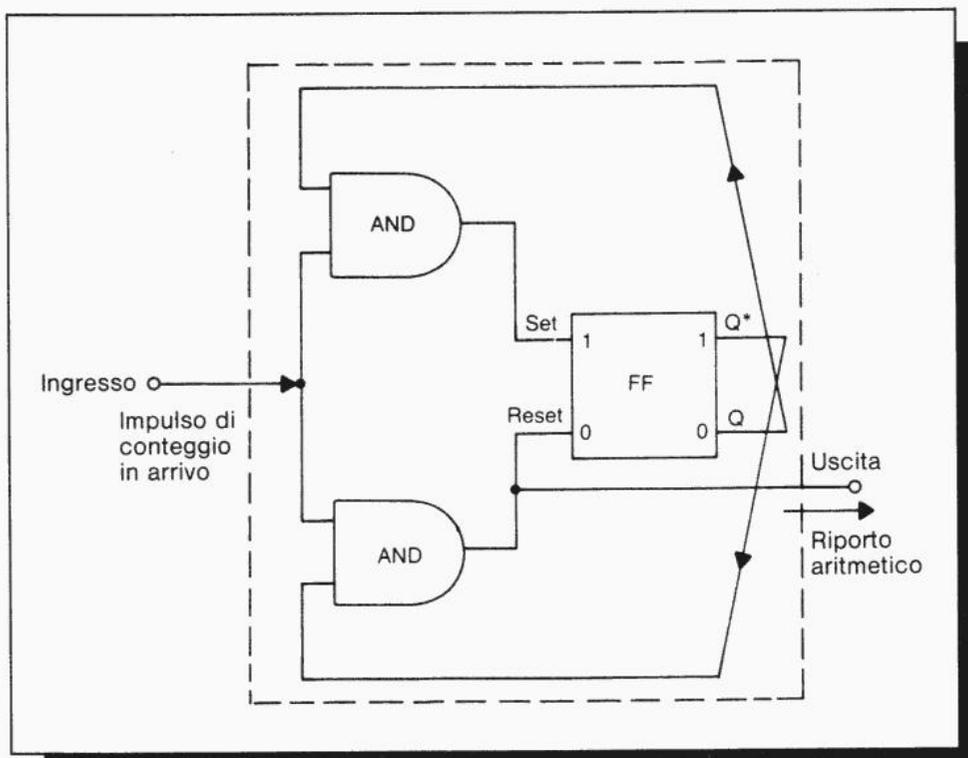



Figura 150. Il tipico contatore binario può contare da 0 a 1. L'impulso di uscita può poi essere applicato ad uno stadio successivo come un riporto aritmetico.

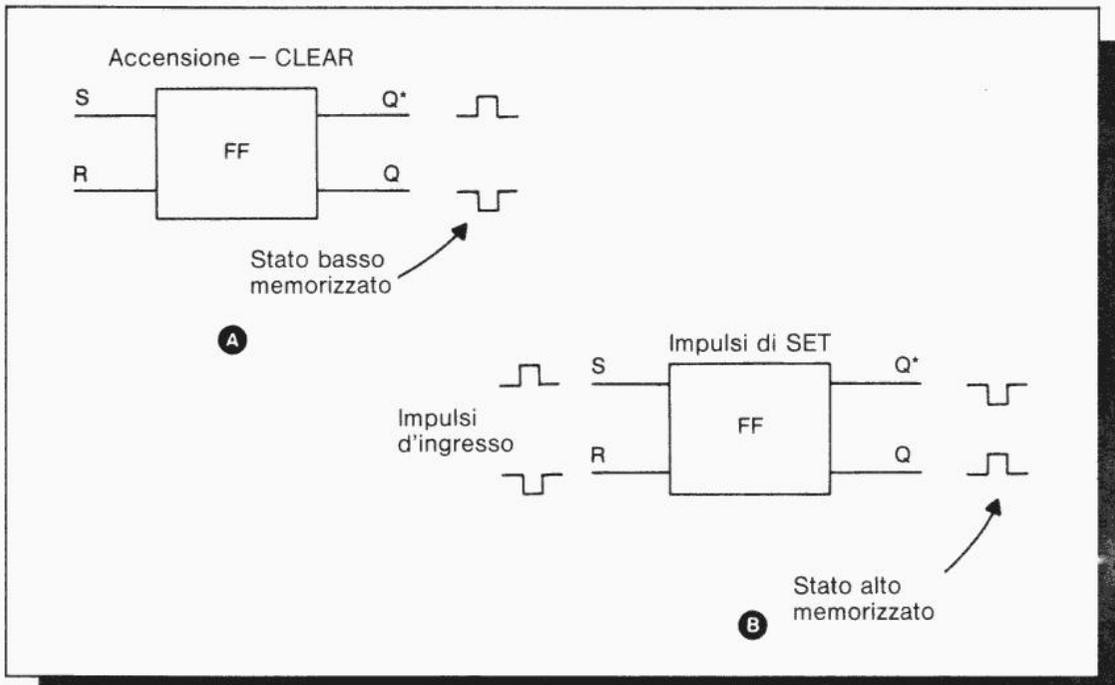



*Figura 151. Nel flip-flop RS, l'uscita Q manifesta lo stato logico. L'uscita *Q ha sempre valore opposto a quello di Q.*

Se immaginate i due circuiti accoppiati di fig. 150 come due transistor bipolari pnp, R e S sono gli ingressi di base, *Q è il collettore del pnp S, mentre Q è il collettore del pnp R. All'accensione, l'uscita *Q assume lo stato alto 1, mentre l'uscita Q lo stato basso 0. Mentre Q è nello stato basso, l'intero FF può essere considerato nello stato 0. L'uscita *Q viene tenuta automaticamente alta quando Q è bassa: le due uscite sono l'una il complemento dell'altra.

In tale istante, se un impulso alto viene applicato all'ingresso S-*Q, esso causerà la commutazione del flip-flop. Le uscite *Q e Q invertiranno i propri stati: *Q diventerà bassa, mentre Q diverrà alta. Con l'uscita Q nello stato alto, l'intero FF viene considerato nello stato 1. Pertanto, il contatore binario ha fatto ciò che segue: ha ricevuto gli impulsi in ingresso; l'arrivo di ciascun impulso ha modificato lo stato del contatore. Se il contatore è nello stato 0, esso commuta a 1; se è nello stato 1, commuta a 0. Incidentalmente, la "S" sta per "Set", mentre la "R" sta per "Reset".

Poiché un flip-flop può solo contare da 0 a 1, allorché il contatore viene azzerato (cioè riportato nello stato 0), un impulso lascia Q. Questo è un riporto aritmetico, che potrebbe essere applicato all'ingresso del successivo FF in un registro.

Le porte AND nel circuito sono impiegate per indirizzare gli impulsi in arrivo ai terminali di ingresso S o R. La porta AND superiore dispone di due ingressi propri: uno proviene da Q e l'altro dall'im-

pulso di conteggio in arrivo. Gli ingressi della porta AND inferiore provengono da *Q e dal medesimo impulso in arrivo. L'uscita della porta AND superiore viene applicata a Set, mentre l'uscita della porta AND inferiore viene applicata a Reset. Il riporto aritmetico esce da Reset.

La porta AND che riceve due valori alti durante la modifica dello stato sarà abilitata ed invierà in uscita un valore alto alla sua connessione col FF. L'altra porta AND riceverà un valore alto ed uno basso. Essa sarà disabilitata ed invierà un valore basso alla propria connessione. Entrambe le porte AND riceveranno insieme valori alti dal loro ingresso comune dell'impulso di conteggio. Solo una di esse riceve un valore alto dalle uscite Q e *Q, poiché queste sono sempre complementari.

Supponete che *Q sia alta e Q bassa. Il valore alto di Q giunge alla porta AND inferiore, si congiunge con l'impulso alto in arrivo, e l'uscita della porta inferiore diviene alta. Un 1 viene applicato all'ingresso Reset. Il circuito, in seguito alla ricezione di un impulso alto, commuta.

All'arrivo dell'impulso successivo, *Q sarà bassa e Q alta: pertanto, due valori alti saranno presenti all'ingresso della porta AND superiore. Tale porta sarà abilitata e un 1 sarà applicato all'ingresso Set. Ancora una volta, il circuito commuterà.

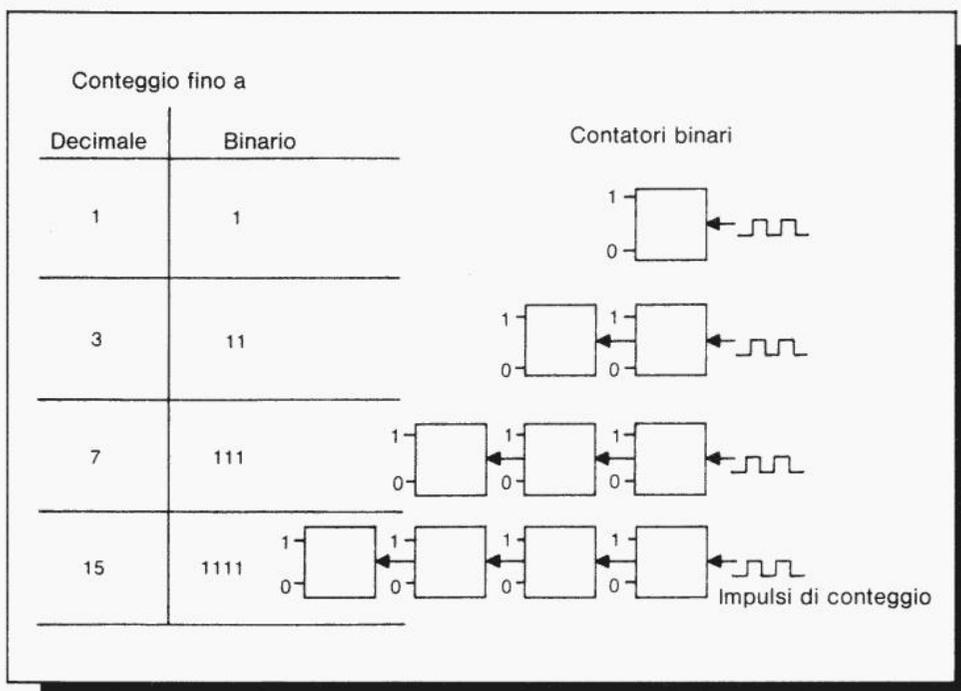



Figura 152. Due contatori possono contare 0, 1, 10, 11. Tre contatori possono contare 0, 1, 10, 11, 100, 101, 110, 111. Quattro contatori possono contare 0, 1, 10, 11, 100, 101, 110, 111, 1000, 1001, 1010, 1011, 1100, 1101, 1110, 1111.

Conteggio decimale impulsi	4° contatore	3° contatore	2° contatore	1° contatore
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1

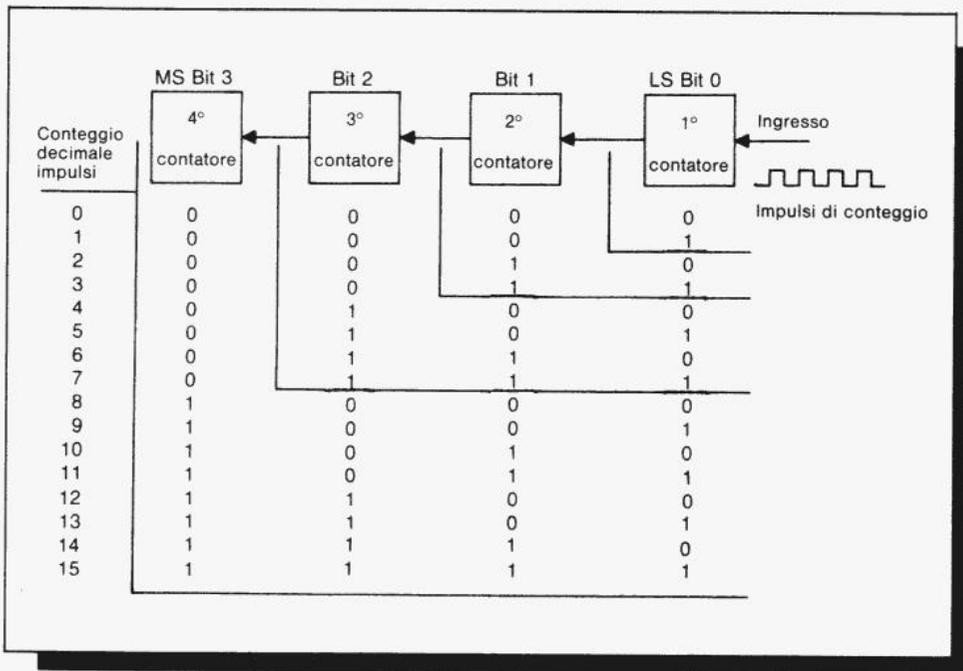



Figura 153. Un gruppo di quattro cifre binarie è denominato nybble. Sono richiesti quattro bit per codificare una cifra decimale.

Per ottenere una capacità di conteggio più elevata, dovrete connettere insieme più flip-flop, come mostrato in fig. 152. Se connettete un secondo FF al primo, sarete in grado di contare fino a 11 binario, equivalente al numero 3 decimale. Un terzo contatore consentirà di effettuare un conteggio fino a 111 binario, cioè 7 decimale. Il quarto contatore alza il conteggio fino a 1111, cioè 15 in decimale. Notate che ciascun FF addizionale consente l'aggiunta di un altro 1 al numero binario totale. Nel Commodore 64, il contatore è un tipo da 4 bit, in grado di contare da 0 a 15. Il chip 74LS193 è un contatore diretto/inverso: ciò significa che si può effettuare il conteggio diretto da 0 a 15, oppure il conteggio inverso (alla rovescia) da 15 a 0.

Il conteggio procede da un FF al successivo tramite l'uscita di riporto aritmetico. L'impulso di riporto dal primo FF al secondo contenitore di bit causa la commutazione degli stati nel secondo. Se il secondo contatore contenesse un basso, il flip-flop lo trasformerebbe in un alto. Se già fosse presente un valore alto, esso sarebbe trasformato in un basso, mentre un riporto sarebbe inviato al terzo FF.

Con tre contatori, un impulso di riporto emesso dal secondo contatore causerà la commutazione del terzo flip-flop. Quando ci sono quattro contatori, il terzo ha la capacità di inviare un impulso di riporto al quarto, che cambierà stato. Il procedimento vale per un numero qualsiasi di contatori.

La fig. 153 illustra un contatore a quattro bit ed il modo in cui esso può contare 16 volte, da 0000 a 1111. Quattro bit costituiscono un nybble, ed un nybble può rappresentare un numero decimale compreso tra 0 e 15. Il numero 0 decimale è 0000 in binario; 15 decimale è 1111 binario; 9 decimale è 1001; e così via. La rappresentazione binaria con quattro bit di un numero decimale è il suo codice. Quando eseguite un conteggio nel computer, ciascun numero decimale è codificato tramite un nybble di 4 bit.

Il registro da 8 bit ha due nybble. Il registro da 16 bit ha quattro nybble. La relazione tra il nybble ed il numero è la connessione fondamentale tra il modo di contare del computer e quello umano.

Nel contatore binario da 4 bit 74LS193, l'operazione di conteggio è immediata. I quattro bit sono inizializzati a 0000. Non appena un impulso di valore alto entra nel primo contatore, questo commuta a 1. Il conto diviene 0001. L'impulso successivo riporta a 0 il primo contatore. Comunque, poiché ha luogo un azzeramento, un riporto di 1 viene inviato al secondo contatore. Ora il nybble sarà 0010. Gli impulsi continuano ad arrivare. Ogni impulso causa la commutazione del primo contatore, che assumerà alternativamente i valori 0 e 1. Per ogni azzeramento, un riporto di 1 sarà inviato al secondo contatore. Il primo ed il secondo contatore possono portare il conto da 0000 a 0011. In decimale, ciò corrisponde a 0, 1, 2 e 3.

Allorché il quinto impulso entra nel contatore da un nybble, il secondo contatore invierà un 1 al terzo. Il conto diverrà 0100. Il sesto impulso produrrà 0101; il settimo, 0110; mentre l'ottavo impulso porterà il conto a 0111. Il conteggio continuerà, un impulso dopo l'altro: 1000, 1001, 1010, 1011, 1100, 1101, ed infine 1111. L'impulso successivo azzererà tutti i bit, riportando il contatore nello stato 0000.

Nel C-64, il chip 74LS193 è situato al centro del circuito di clock. Esso riceve una frequenza principale di clock di 17,734472 MHz. Esso conta gli impulsi ad uno ad uno nei quattro bit. Ogni 16 impulsi, lo stato del contatore riparte da 0000. Appena prima di iniziare il nuovo conteggio, esso invia un impulso dal piedino 6 (QC) al piedino 11 di ingresso CK del chip 74LS74. Riesaminate la fig. 94. Poiché il contatore invia in uscita un impulso ogni 16 impulsi di ingresso, in effetti esso divide per 16 la frequenza principale di clock. In tal modo, un segnale con una frequenza prossima a 1 MHz viene iniettato nel flip-flop collegato al rivelatore di fase. Questa è la frequenza operativa della MPU 6510. Ulteriori dettagli in merito a tali circuiti saranno presentati nel cap. 14.

I piedini 4 e 5 sono gli ingressi per il conteggio diretto o inverso. Riesaminate la fig. 97. Il piedino 4 (COUNT DOWN: conteggio in-

verso) è connesso al valore alto dell'alimentazione, per cui è disabilitato. Il piedino 5 riceve il segnale di clock da 17,734472 MHz dal circuito oscillatore con cristallo di quarzo. Tale piedino diviene l'ingresso di conteggio.

Il piedino 16 è l'alimentazione Vcc, cui è collegato anche il piedino 15. Questo è un terminale di ingresso dati, che conduce ad una porta AND. Il piedino 15 viene così tenuto alto e non ha altra funzione. I piedini 12 e 11 sono connessi ad un condensatore collegato a massa: in tal modo, essi non intervengono nelle operazioni. Il piedino 14, Clear, è collegato a massa e pertanto non svolge alcun ruolo nel conteggio del chip. I piedini 10 e 1 sono collegati tra loro ed al ponticello di selezione. Il valore ad essi applicato è alto per le frequenze dello standard PAL, oppure basso per lo standard NTSC.

Il piedino 9 è l'ingresso dei dati provenienti dal flip-flop associato al ponticello di selezione. Il piedino 6 è l'uscita finale del contatore, dopo che la frequenza principale è stata divisa per 16. Tale uscita entra in un flip-flop di accoppiamento e quindi viene inviata al chip MC4044 rivelatore di fase/frequenza.

Questa divisione per 16 è appena una delle molte funzioni che un chip di contatore binario può espletare in un computer. Ulteriori dettagli su questi circuiti saranno forniti nel cap. 14.

Il timer duale del chip 556

Il chip 556 nel Commodore 64 ha due sezioni identiche. In ciascuna sezione, c'è un circuito flip-flop che si comporta come un registro da un bit. Tale registro memorizza un bit di controllo. Uno dei bit di controllo serve per la commutazione del circuito di reset. L'altro bit di controllo abilita il piedino *NMI della MPU 6510. Entrambi i flip-flop sono molto stabili: una volta assunto uno stato logico, essi continueranno a mantenerlo finché non saranno forzati a cambiarlo. Riesaminate le figg. 112 e 113.

I bit di controllo sono gestiti da circuiti speciali chiamati comparatori. Il comportamento di un circuito comparatore è un po' simile a quello di un flip-flop, ma presenta alcune differenze che ne renderebbero difficile l'impiego come registro. La differenza principale consiste nell'applicazione di una tensione di riferimento. Un flip-flop non necessita di tale tensione speciale per memorizzare uno stato logico.

Il circuito comparatore illustrato in fig. 154 è basato su due transistor pnp collegati con un resistore sull'emettitore comune e due

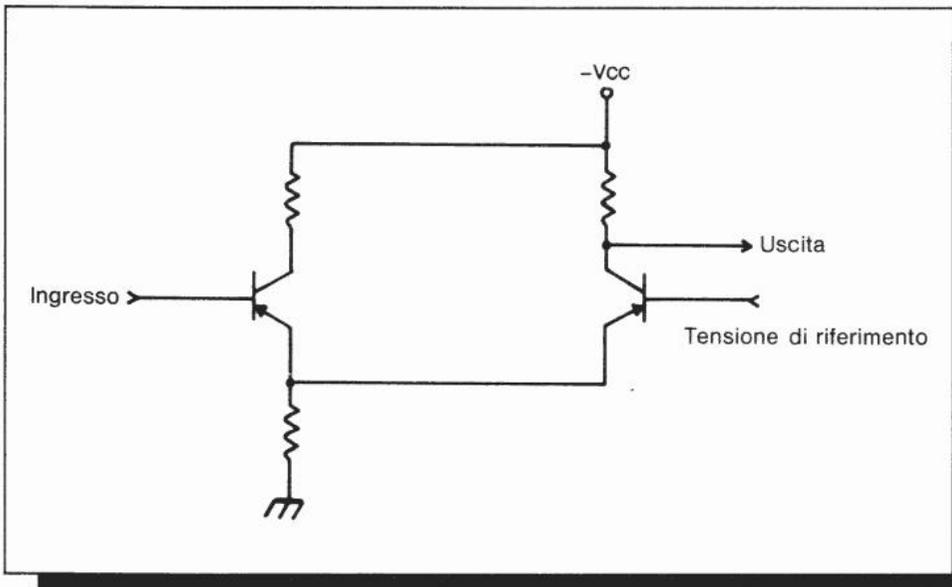



Figura 154. Il circuito del comparatore di tensione si trova spesso nei computer. Il suo comportamento è simile a quello di un flip-flop, tranne che la sua variazione di stato è pilotata da un tensione di riferimento.

resistori che collegano i collettori in parallelo a −Vcc. Il segnale di ingresso è applicato alla base di un pnp. Il segnale di uscita viene prelevato dal collettore dell'altro pnp. Alla base del secondo pnp è applicata la tensione di riferimento.

Il segnale di riferimento, così com'è applicato, forza il secondo pnp in interdizione o in saturazione. Quando il pnp è interdetto, l'uscita sul collettore è alla tensione -Vcc. Quando il pnp è in saturazione, la tensione di collettore sale. Pertanto, il circuito può avere due stati stabili.

Una modifica della tensione di ingresso può modificare lo stato di tensione globale del comparatore. Se un segnale basso viene applicato al piedino di ingresso, il comparatore presenterà uno dei due stati. Un valore alto in ingresso causerà la commutazione del comparatore sull'altro stato. In effetti, il comparatore può presentare in uscita un valore alto o basso in risposta ad un valore alto o basso applicato in ingresso.

L'uscita del comparatore controlla lo stato del flip-flop. Per esempio, nel chip 556 che controlla il reset, l'ingresso di "trigger" è mantenuto a +5 volt. All'accensione del computer, la tensione di alimentazione passa da 0 a +5 volt. Questa salita fino a +5 volt fa scattare il comparatore, che a sua volta fa commutare il flip-flop. L'uscita del flip-flop è nello stato alto. Tale valore diviene basso allorché passa attraverso la porta NOT, una sezione del chip 7406. Quest'impulso basso è trasferito al piedino *RES della MPU 6510. Tale azione causa l'emissione dell'indirizzo iniziale della routine

di reset. Questo è il modo in cui il computer si comporta all'accensione, fino alla visualizzazione della scritta READY e del cursore lampeggiante sullo schermo.

L'altra parte del chip 556 svolge una funzione analoga col segnale *RESTORE. Quando pigiate il tasto Restore sulla tastiera, l'impulso risultante viene inviato all'ingresso di trigger della corrispondente sezione del 556. Ciò produce il segnale di uscita *NMI, che viaggia fino al piedino 4 della MPU 6510 per produrre l'effetto *NMI. Entrambi i circuiti si comportano da monostabili ("one-shot").

Registri per l'elaborazione

Quando li esaminate da vicino, i circuiti digitali all'interno di un computer sono simili a quelli di qualsiasi altro. Il Commodore 64 è diverso per certi aspetti, ma esso esegue le elaborazioni proprio come qualsiasi altro. L'elaborazione dei dati viene svolta nei registri. Questi registri sono situati nella MPU, nella memoria e nei chip di I/O. I chip di supporto che abbiamo appena discusso sono latch, buffer, decodificatori, multiplexer, ed altri ancora, che servono al trasferimento dei valori binari alto e basso da un punto all'altro, nei tempi opportuni. I medesimi tipi di circuiti di supporto si trovano anche nei principali chip LSI preposti al trasferimento dei valori logici da un punto all'altro sui chip. L'elaborazione stessa, tuttavia, ha luogo nei registri dei chip più importanti, di dimensioni maggiori.

Il "nocciolo" dell'elaborazione dei dati è la manipolazione di numeri. Qualsiasi calcolo, qualsiasi compito di comunicazione, di composizione grafica, e tutte le altre funzioni che un computer è in grado di svolgere non sono niente più che manipolazioni di numeri. I numeri sono codici ingegnosi per rappresentare le lettere ed i caratteri, ma sono pur sempre numeri. I numeri sono rappresentati entro i registri come sequenze di stati logici alto e basso, ma gli stati logici sono comunque numeri.

I registri possono eseguire un numero limitato di manipolazioni sui valori alto e basso. Avete già visto il modo in cui un registro di quattro bit è in grado di sommare un bit dopo l'altro, a partire da L-L-L-L fino ad arrivare a H-H-H-H. Questo è uno dei compiti che un registro può svolgere. Anche gli altri compiti sono facili da comprendere. Un registro non è in grado di svolgere compiti realmente complessi. Un registro è in grado di compiere le seguenti operazioni: addizione, sottrazione, scorrimento o rotazione, incremento o decremento, cancellazione, complemento, AND, OR, XOR.

Oltre alla capacità di compiere le suddette operazioni, un registro è costruito in modo da poter anche trasferire il proprio contenuto ad un altro registro. I contenuti dei registri della MPU possono essere memorizzati nei registri della RAM; i contenuti di registri della RAM o della ROM possono essere caricati nella MPU; e i dati contenuti nei registri della MPU 6510 possono essere memorizzati, caricati o scambiati l'uno con l'altro. Inoltre, i dati contenuti nei registri della MPU possono essere inviati ai chip di I/O per il trasferimento verso le periferiche; oppure, i dati provenienti da una periferica possono essere inviati ai registri della MPU attraverso i chip di I/O. Durante la ricerca e la riparazione di un guasto, è meglio tener presente che i numeri manipolati o trasferiti sono costituiti da valori alto e basso di tensione.

Durante la manipolazione ed il trasferimento dei numeri, sorge la domanda in merito alla destinazione dei dati. Il registro che risponde a tale domanda è il contatore di programma. Si tratta di un registro speciale per l'indirizzamento: sarà esaminato in dettaglio nel cap. 12.

Scorrimento

Una funzione importante di un registro è la capacità di *scorrimento* ("shifting"). Di che si tratta? Lo scorrimento è la capacità posseduta da un registro di far "scorrere" i bit in un verso o nell'altro. Per esempio, supponete che un registro da otto bit con cui state lavorando contenga la sequenza LLHL LHLH. Se ordinate al registro di "far scorrere il contenuto di un bit a sinistra", il registro si porterà in una configurazione LHLL HLHL. Il contenuto del registro si è spostato di una posizione verso sinistra. Se ora inviaste l'istruzione per far scorrere il registro di un bit verso destra, allora il registro si riporterebbe nella configurazione iniziale LLHL LHLH. Questo è lo scorrimento. Un'altra forma di scorrimento viene definita *rotazione* ("rotating"). Le istruzioni Shift e Rotate, per lo scorrimento e la rotazione, sono due importanti istruzioni eseguibili dalla MPU e da qualsiasi altro chip dotato di registri a scorrimento.

I registri a scorrimento non sono componenti innovativi. Un registro a scorrimento può essere realizzato aggiungendo alcuni flip-flop di memoria ad un registro ordinario, come mostrato in fig. 155. Se un registro da 8 bit dev'essere in grado di produrre lo scorrimento dei bit, esso necessita di sette flip-flop addizionali. Ciascuno di questi sette FF dev'essere interposto tra due contenitori di bit contigui del registro. Essi fungeranno da "latch" per memorizzare i singoli bit durante lo scorrimento. Per esempio, il contenuto

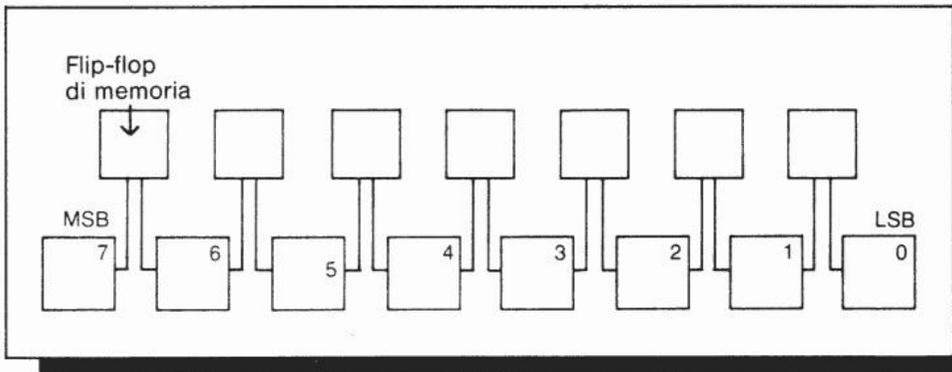



Figura 155. Il registro a scorrimento necessita di flip-flop di memoria addizionali tra i bit del registro. Dapprima, gli stati dei contenitori di bit sono trasferiti nei flip-flop di memoria. Poi, i bit del registro principale vengono tutti azzerati. Infine, i bit memorizzati sono riscritti nel registro principale, ma spostati di una posizione a sinistra o a destra, come si desidera.

LLHL LHLH del registro dell'esempio precedente potrebbe essere fatto scorrere come segue.

Per prima cosa, una copia di ciascun bit H viene posta nel latch a sinistra del bit del registro. Dopodiché, tutti i bit del registro sono sostituiti con L. L'ultimo passo consiste nel trasferire i valori H fuori da ciascun FF di latch nel bit alla sua immediata sinistra. Lo scorrimento a sinistra di un solo bit sarà quindi completato.

La capacità di scorrimento e rotazione dei bit in un registro è molto preziosa. La MPU 6510 risponde ad istruzioni in linguaggio macchina del tipo Shift Left, Rotate Right, e così via. Allorché riceve una siffatta istruzione, il registro effettua lo scorrimento appropriato. Tra i bit del registro ed i latch interposti tra i bit, i valori alti e bassi vengono fatti scorrere. Qual è il significato dello scorrimento in termini numerici?

Interpretiamo i valori logici L e H come numeri binari 0 e 1. Supponete che il registro a scorrimento sia riempito con la sequenza 0000 0001. In decimale, questo è il numero 1. Al registro viene quindi fornita l'istruzione di scorrimento di un bit a sinistra. Il registro compie tale azione, ed il suo contenuto diviene 0000 0010. Il bit 1 si è spostato a sinistra ed il valore decimale del dato contenuto nel registro è ora 2. Probabilmente, state pensando che il comportamento è identico a quello del sommatore binario. Non è così. Dal sommatore, dopo aver aggiunto 1 a 1, si otteneva 2; invece, il 2 presente nel registro a scorrimento viene ottenuto non per somma, ma bensì per raddoppio.

Ciò diverrà più chiaro allorché sarà ordinato al registro di far scorrere il contenuto di un altro bit a sinistra. Si otterrà 0000 0100. Questo è il valore decimale 4. Il contenuto del registro si è raddoppiato ancora. Il registro del sommatore, dopo l'aggiunta di un

altro 1, avrebbe fornito il valore 3. Se facessimo eseguire un altro scorrimento a sinistra, il registro fornirebbe il valore 0000 1000, che rappresenta il numero decimale 8. Lo scorrimento raddoppia il valore decimale contenuto nel registro, allorché ci si sposta di un bit a sinistra. Questo fatto diviene di enorme importanza quando si manipolano i numeri durante i calcoli.

Se lo scorrimento a sinistra produce un raddoppio del numero, cosa accade al numero dopo uno scorrimento a destra? Il valore del registro viene dimezzato in seguito ad uno scorrimento di un bit verso destra. Uno scorrimento verso un bit più significativo moltiplica per 2 il valore del registro; uno scorrimento verso un bit meno significativo divide per 2 il valore del registro. Questa è un'importante funzione di un registro durante i calcoli.

Il registro a scorrimento è anche in grado di svolgere altre funzioni. Esso serve durante il trasferimento di un numero da un posto all'altro. Quando un dato viene trasferito tra i registri, esso viene codificato, decodificato, trattenuto in un latch o in un buffer, sottoposto a multiplexing, ed alterato in vari altri modi, al fine di portare il dato nel posto appropriato, nella forma appropriata, e nell'istante appropriato. Talvolta, un byte di dati viene trasferito in parallelo, con tutti i bit che si muovono contemporaneamente lungo un bus ampio un byte. Altre volte, il byte viene trasferito in modo seriale, lungo una sola linea, ad un bit alla volta, in una sequenza composta dai singoli bit. Si presentano anche occasioni in cui il gruppo parallelo di bit deve lasciare le otto linee del bus ed i bit devono disporsi in fila su una sola linea.

Talvolta, un segnale seriale dev'essere convertito per poter essere avviato lungo le linee parallele di un bus. Il registro a scorrimento può servire allo scopo. Quest'impiego del registro a scorrimento è semplicemente un mezzo di trasferimento del dato e non ha niente a che fare col valore numerico dei bit. C'è un certo numero di registri a scorrimento di questo tipo nei circuiti di I/O del C-64. Il registro a scorrimento può acquisire il dato seriale all'ingresso del suo bit meno significativo. I bit entrano uno alla volta e vengono immediatamente fatti scorrere verso i bit più significativi. Non appena un byte completo è entrato nel registro, questo sarà al completo: i bit seriali saranno stati memorizzati nei latch del registro. Ciascun contenitore di bit ha un terminale di uscita. Ciascuna uscita è connessa ad un altro latch, che a sua volta è collegato ad una linea del bus di dati parallelo. Allorché i latch vengono "aperti" (cioè, resi accessibili), i bit si presenteranno sul bus di dati some un segnale parallelo. La fig. 156 illustra tale processo.

Anche il processo opposto fa parte delle funzioni di un registro a scorrimento. Il bus di dati parallelo è in grado di "trattenere" tra-

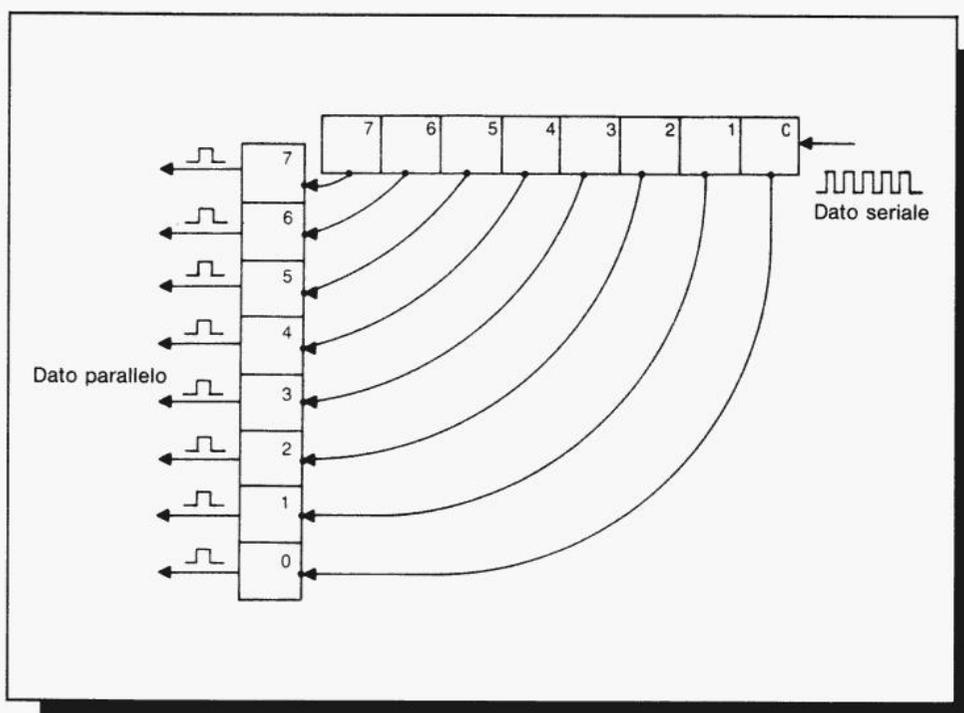



Figura 156. Il registro a scorrimento è utile per la conversione dei dati dalla forma parallela a quella seriale, o viceversa.

mite latch il dato presente su di esso. I latch vengono quindi connessi al registro a scorrimento, che accoglie in parallelo il dato presente sul bus. Il registro a scorrimento potrà quindi effettuare uno scorrimento verso destra dei bit, e farli uscire uno alla volta, serialmente, dal bit meno significativo.

Cancellazione, o azzeramento

Un altra importante funzione che un registro è in grado di svolgere è la cancellazione (CLEAR): ciò significa ripristinare in un registro o in un bit lo stato logico basso, cioè 0 numericamente. La fig. 157 illustra il concetto. Un registro, di solito, deve iniziare le operazioni partendo dallo stato 0.

Mentre i vari termini con cui questo processo viene denotato hanno un significato simile, ci sono tuttavia alcune sottili distinzioni. Il termine "reset" (letteralmente: ripristino) sembra un po' impreciso quando viene riferito allo stato iniziale di un registro. Sembra aver più senso il termine "clear" (cancellazione) quando ci si riferisca allo stato iniziale, mentre il termine reset dovrebbe indicare il riazzeramento del registro, le volte successive che in esso vie-

Figura 157. Quando viene eseguita l'istruzione di cancellazione o azzeramento di un registro, qualsiasi bit in esso contenuto diventerà 0, indipendentemente dal valore predente.

ne ripristinato lo stato 0: cioè, un registro dovrebbe trovarsi nello stato 1, prima di essere riportato nello stato 0.

A parte le variazioni nelle definizioni, potete pensare che un registro sia cancellato o azzerato, finché si trova nello stato 0. In tal caso, ogni bit del registro vale 0. Ci sono molti metodi elettronici per l'azzeramento di un registro. Potete sommare gli opportuni stati ad un registro, finché tutti i bit non avranno raggiunto il valore 0. Oppure, si può procedere allo scorrimento dei bit del registro, fino a riportarlo nello stato 0. Si può altresì usare un comando POKE per inserire uno 0 nel registro; o ancora, si può sfruttare una logica AND-OR per produrre lo stato 0 nel registro. La capacità di cancellazione dei registri è importante e viene impiegata estesamente in fabbrica durante i test per il controllo di qualità.

Complementazione

Allorché un registro viene complementato, tutti i valori alti vengono trasformati in bassi, e viceversa. Tale processo è illustrato in fig. 158. La complementazione è semplice da realizzare elettronicamente. Se trasferite un byte di bit da un registro ad un altro, potete modificare lo stato dei singoli bit. Tutto ciò che serve è far passare ciascun bit attraverso una porta NOT durante il trasferimento tra i registri. Qualsiasi 1 sarà trasformato in 0, e qualsiasi 0 in 1.

A prima vista, ciò sembra una manipolazione di dati interessante, ma non molto utile. Che valore può avere il procedimento di

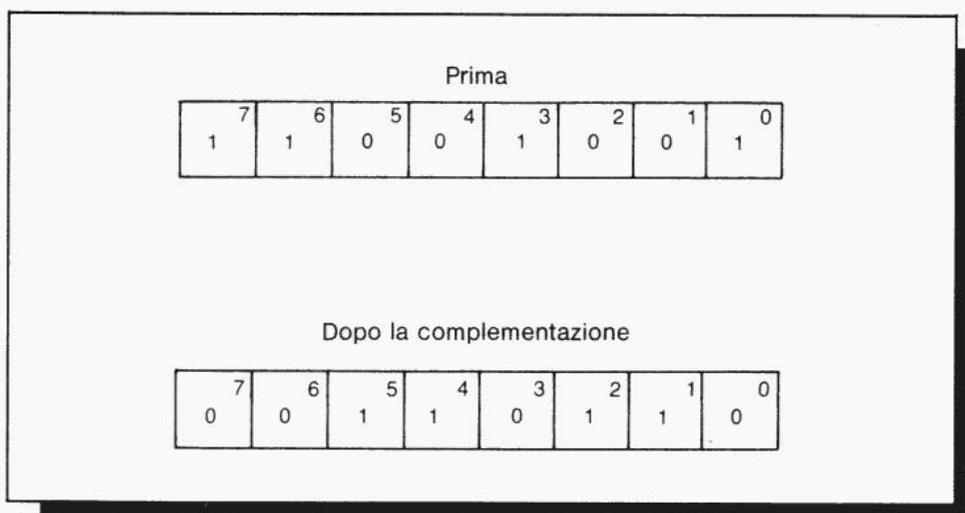



Figura 158. Quando viene eseguita l'istruzione di complementazione di un registro, qualsiasi 0 viene modificato in 1, e qualsiasi 1 in 0.

complementazione? Così come viene realizzata, la complementazione è una funzione davvero importante nell'aritmetica binaria.

I circuiti necessari per la somma di numeri binari sono relativamente semplici. Abbiamo un po' esplorato il circuito del contatore binario. Tramite tale circuito, risulta facile sommare i numeri. Altrettanto facile è la somma dei contenuti di due registri. Anche la semplice moltiplicazione può essere eseguita, poiché tale operazione non è altro che la somma ripetuta del medesimo numero. I velocissimi registri possono eseguire una moltiplicazione semplicemente sommando i gruppi degli stessi numeri; essi non hanno bisogno di una tabellina, come gli esseri umani. Per esempio, per moltiplicare 4 x 6, i registri sommano semplicemente 4 + 4 + 4 + 4 + 4 + 4.

Mentre l'addizione e la moltiplicazione si prestano ad essere eseguite dai registri composti da flip-flop, per la sottrazione non è così. Volendo realizzare circuiti in grado di effettuare rapidamente le sottrazioni, si dovrebbero intraprendere progetti difficili e costosi. Esiste un modo più semplice per consentire ad un computer di eseguire le sottrazioni: esso viene denotato come sottrazione tramite aggiunta del complemento. Si tratta di un metodo un po' complesso, ma di facile attuazione, una volta che se ne sia compresa l'idea di base.

Il metodo funziona, e voi dovreste credermi sulla parola quando affermo che, se prendete il complemento di un numero binario, e lo sommate in un certo modo ad un altro numero binario, otterrete come risultato la differenza tra i due numeri originali. Questo è il metodo adottato dalla MPU 6510 nel C-64 per effettuare le sottrazioni.

Non vi fornirò la dimostrazione; se siete curiosi, potrete trovarla nei vari libri che trattano dell'argomento. La conoscenza del metodo di sottrazione non è di importanza vitale ai fini della riparazione del C-64. Comunque, per vostra informazione, il C-64 esegue la sottrazione col metodo del complemento a 2.

Quando modificate i valori 1 in 0 ed i valori 0 in 1 in un registro, tale operazione viene definita complemento a 1. Al fine di ottenere il complemento a 2, dovrete sommare 1 al contenuto del registro così modificato: in tal modo, il registro conterrà il complemento a 2 del numero originale. Per sottrarre un numero al contenuto di un registro, a tale contenuto viene sommato il complemento a 2 del numero. Il risultato di tale somma sarà il medesimo che si sarebbe ottenuto sommando i due numeri originali.

Qualora foste curiosi in merito alle operazioni più complesse di moltiplicazione e divisione di numeri, i microcomputer generalmente dispongono di speciali routine installate nei loro chip di ROM. Tali routine vengono richiamate ogniqualvolta si presenti un problema che implichi lunghe moltiplicazioni o divisioni. Ciò non ha niente a che vedere con la complementazione. L'impiego importante della complementazione è la sottrazione. Ci sono altre cose che un programmatore potrebbe fare; ma queste sono di scarso interesse per la ricerca e la riparazione dei guasti.

Incremento, decremento, e salto

Il Commodore 64 ha un certo numero di registri che eseguono continuamente dei conteggi diretti o inversi, o che si limitano semplicemente a saltare da un numero binario all'altro. Un esempio è il contatore di programma (PC) da 16 bit. Il PC contiene sempre un numero binario. Questo numero rappresenta l'indirizzo successivo da contattare nella mappa di memoria. Quando il numero avanza di 1, si dice che esso è stato incrementato di 1. Se il numero viene ridotto di 1, esso è stato decrementato di 1. Quando tale numero viene modificato in un altro non contiguo all'originale, si dice che il registro ha effettuato un salto.

Queste tre capacità del registro sono di importanza vitale per il PC. Il PC è collegato alle 16 linee del bus di indirizzo. La MPU 6510 entra in contatto con qualsiasi numero posto sul bus d'indirizzo dal PC.

Il PC è predisposto per essere automaticamente incrementato di 1 dopo ogni ciclo di indirizzamento, durante l'esecuzione di un programma. Esso effettua l'incremento continuamente, a meno

Incremento di 1 del contatore di programma

Primo indirizzo → LSB

	MSB 15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0 LSB
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
2°	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1
3°	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0
4°	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1
5°	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0
6°	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1
7°	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0
8°	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1

Indirizzi successivi ↑

Figura 159. Un registro come il contatore di programma è in grado d'incrementarsi automaticamente. Registri di altro tipo hanno bisogno delle istruzioni di incremento o decremento per effettuare tale modifica.

che il programma non gli ordini di fare altrimenti. L'incremento è semplicemente l'aggiunta di 1 al bit meno significativo del registro. Se ci fosse un valore basso nel LSB, esso sarebbe sostituito da un valore alto. Invece, se ci fosse un valore alto nel LSB, tale valore sarebbe riportato nel bit immediatamente più significativo, mentre il bit LSB sarebbe riportato al valore basso. Esaminate la fig. 159. Ogni volta che un nuovo valore alto viene sommato al LSB, il numero binario totale viene incrementato di 1. Notate che questo processo è un'addizione nel registro, e non uno scorrimento, che causerebbe invece il raddoppio del valore contenuto. Il totale aumenta di 1, ogni volta che l'addizione viene eseguita.

L'operazione di decremento è l'inversa del complemento. Durante il decremento, il numero totale binario contenuto in un registro viene ridotto di 1. Per esempio, nella MPU 6510 ci sono due registri chiamati registri indice X e Y. Uno dei metodi di indicizzazione ha a che fare col decremento di un registro dopo ogni ciclo di indirizzamento. Allorché un 1 viene rimosso, l'intero numero binario nel registro viene ridotto di 1.

L'incremento ed il decremento dei registri sono pratica comune durante l'elaborazione dei dati. Per di più, i contenuti dei registri possono essere modificati in maniera drastica. Per esempio, il contatore di programma può ricevere un'istruzione di salto (JUMP) seguita da un numero "grande". Quando arriva l'istruzione di salto, il numero potrebbe essere sommato all'indirizzo corrente contenuto nel PC. Un nuovo numero "grande" sarebbe quindi prodotto nel PC. Tale nuovo numero sarebbe posto sul bus d'indirizzo: quindi, l'indirizzamento salterebbe un notevole gruppo di numeri, per accedere all'indirizzo rappresentato dal nuovo numero posto sul bus. Questa è una caratteristica molto importante del registro contatore di programma.

Operazioni logiche AND e OR

Sono già state discusse le porte AND e OR. Con l'ausilio di tali porte, i registri possono eseguire anche le operazioni logiche AND e OR. Come mostrato in fig. 160, connettendo le uscite di una locazione di memoria ampia un byte e di un registro della MPU 6510 agli ingressi di otto porte AND, può essere eseguita un'operazione logica di AND tra le suddette uscite. Le uscite delle porte AND potrebbero poi essere memorizzate in un terzo registro, che conterrebbe quindi il risultato dell'operazione di AND tra i due registri.

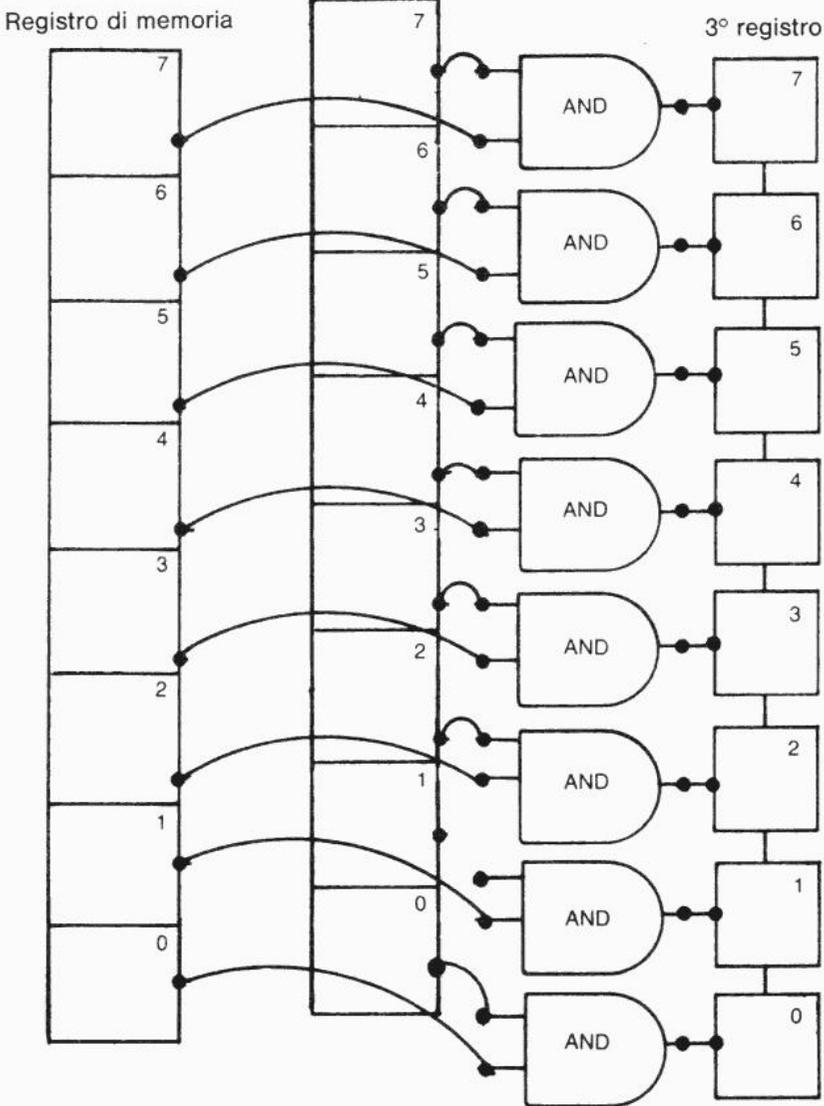



Figura 160. Quando si esegue l'operazione di AND tra due interi registri, bit, per bit, i risultati in uscita sono posti in un terzo registro.

L'operazione logica di OR tra i due registri può essere effettuata in maniera simile. I bit con le medesime posizioni nei due registri sono applicati agli ingressi delle porte OR, le cui uscite vengono poi inviate ad un terzo registro. L'OR esclusivo (XOR) di due registri può essere eseguito allo stesso modo. Le operazioni logiche AND, OR e XOR sono facilmente eseguibili tra le locazioni di memoria ed il registro accumulatore nella 6510. L'operazione di OR esclusivo viene chiamata EOR dalla Commodore.

Molte altre informazioni sui registri saranno fornite nella prossime discussioni sui dettagli dei principali chip LSI. Comunque, vi renderete conto che non c'è realmente molta varietà nelle azioni dei registri a flip-flop. Essi svolgono solo un ristretto numero di funzioni: memorizzazione, trattenimento dei dati in latch o buffer, e trasferimento di dati binari. Alcuni di essi, ma non tutti, sono in grado di eseguire le operazioni di incremento, decremento, cancellazione, complementazione, scorrimento e rotazione. Infine, pochi registri sono in grado di svolgere anche le operazioni aritmetiche di addizione, sottrazione, moltiplicazione e divisione, nonché le operazioni logiche di AND, OR e XOR. Questo è tutto ciò che i registri possono fare; ma comunque, è tutto ciò che serve per l'elaborazione dei dati.

12

IL MICROPROCESSORE 6510

La MPU 6510 discende direttamente dalla MPU 6502, impiegata nel VIC 20, prodotto anch'esso dalla Commodore. La 6510 ha una differenza fondamentale, senza la quale sarebbe elettricamente identica alla 6502. Cioè, la 6510 dispone di una speciale porta di I/O bidirezionale da 8 bit nel proprio sistema. I bit di tale porta sono impiegati per gestire la memoria del computer. Tali bit saranno discussi in dettaglio nel cap. 13 sulla mappa di memoria.

La prima cosa che attira l'attenzione quando si esamina l'interno della 6510 sono le 16 linee di indirizzo che fuoriescono dai buffer di indirizzo a tre stati. Osservate la fig. 161. Quando eseguite un test sul computer con una sonda logica, dovreste innanzitutto esaminare i suddetti terminali, per vedere se la MPU 6510 sta inviando un flusso di dati per l'indirizzamento. In tal caso, la sonda logica rivelerebbe la presenza di un impulso su ciascuno dei 16 piedini. Qualora non ci fosse alcun impulso, la MPU 6510 non starebbe effettuando un indirizzamento.

La fig. 161 mostra che i buffer a tre stati sono controllati dall'impulso AEC emesso dal chip del VIC II. La linea per il controllo dell'abilitazione dell'indirizzo (AEC) è dunque in grado di disabilitare l'indirizzo della 6510 allorché il VIC deve usare il bus di indirizzo. La linea AEC è mantenuta nello stato alto quando i buffer sono abilitati. Quando AEC è nello stato basso, i buffer a tre stati della 6510 sono disabilitati. Qualora non rilevaste la presenza di impulsi sulle linee di indirizzo, dovreste accertarvi che essi non siano stati disabilitati da AEC.

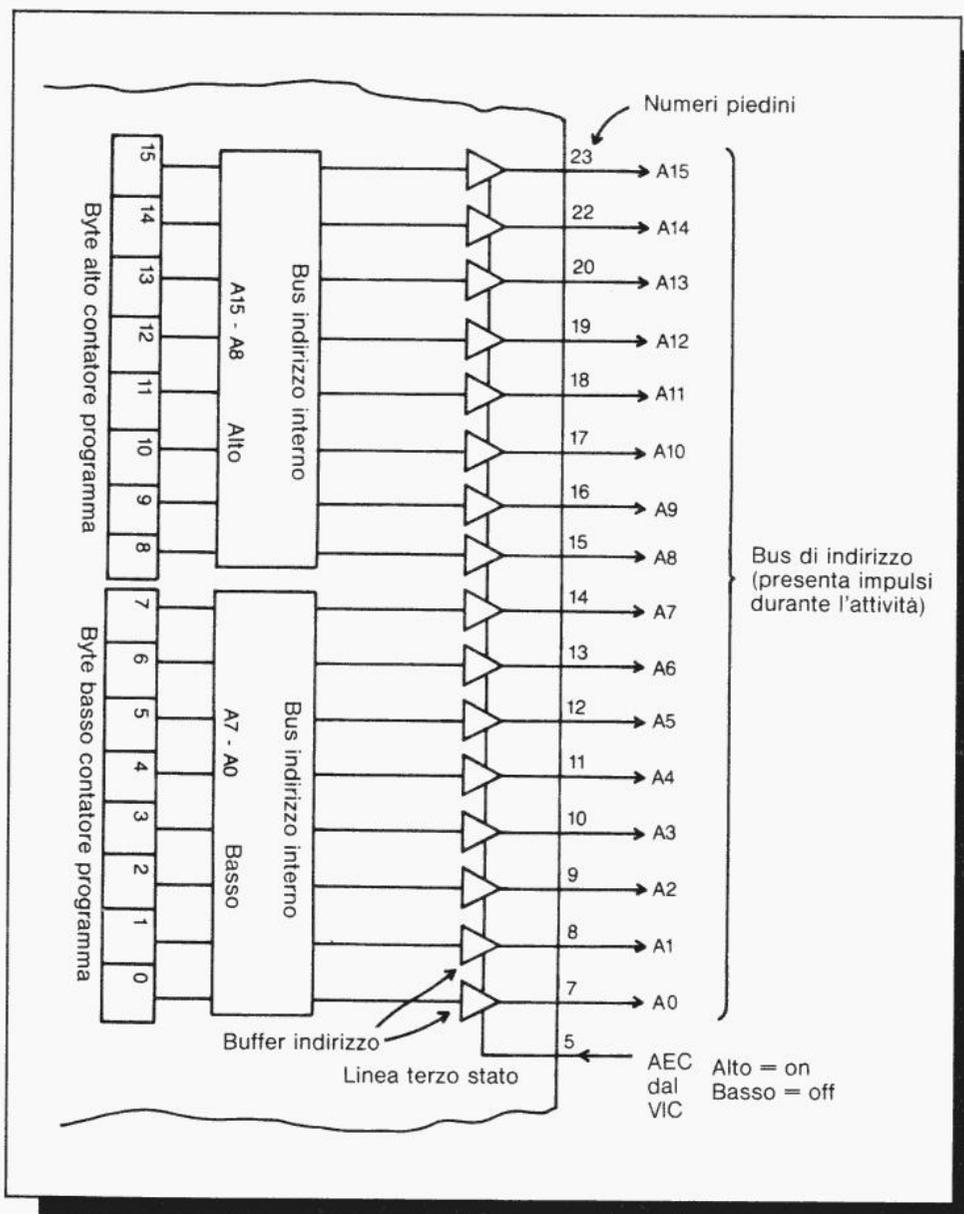



Figura 161. La 6510 dispone di un insieme di buffer a tre stati in uscita; tale insieme può essere attivato o disattivato dal segnale AEC proveniente dal VIC.

Indirizzamento

Il diagramma a blocchi mostra che i 16 buffer ricevono i dati da due linee di buffer interni da otto bit: il bus di indirizzo alto ed il bus di indirizzo basso. Le linee alte e basse sono in corrispondenza con le connessioni di uscita. A15-A8 sono le linee alte, mentre

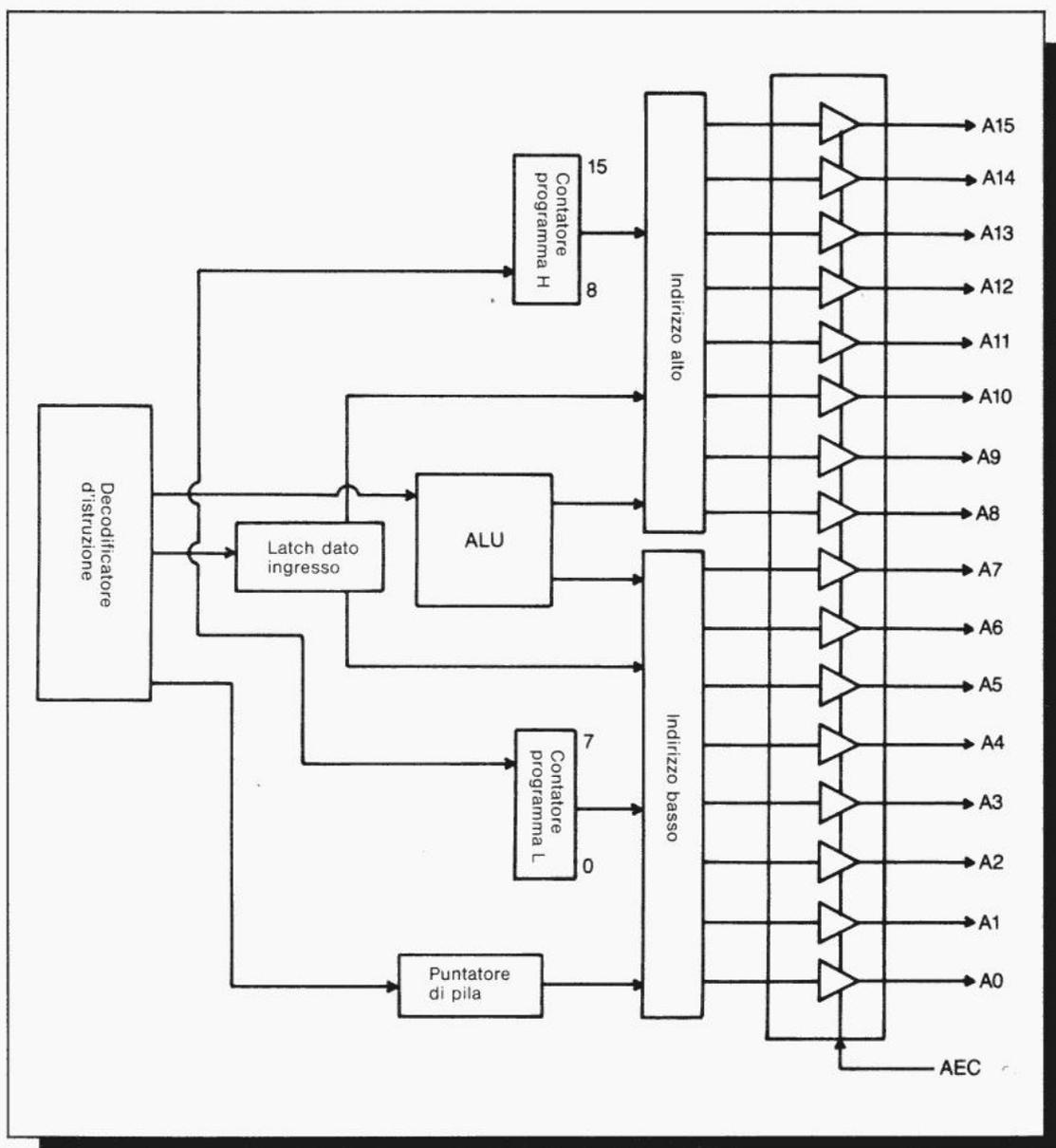



Figura 162. Il puntatore di pila è in grado di formare indirizzi compresi soltanto tra 256 e 511. Esso è collegato ai bit inferiori di indirizzo, ma non ai bit superiori.

A7-A0 sono le linee basse. Queste designazioni seguono la struttura interna del chip. In profondità, si trovano le due sezioni del contatore di programma: la sezione alta e quella bassa.

Nelle profondità del chip, si trovano anche altri registri. La fig. 162 illustra le interazioni tra tali registri. Il registro del puntatore di pila ("stack pointer") è connesso alla parte bassa (L) del sistema di indirizzamento. L'unità aritmetico-logica (ALU) è connessa sia alle

linee basse (L) che a quelle alte (H). Anche il registro-tampone (latch) dei dati in ingresso è connesso ad entrambe le linee L e H.

Per eseguire un test sui piedini di indirizzamento, dovete sapere che i bit di indirizzo provengono da uno dei quattro registri menzionati. Il registro più importante è il contatore di programma da 16 bit. Esso è in grado di indirizzare l'intera mappa di memoria da 64K, poiché dispone di 16 piedini per formare le varie combinazioni di bit.

Anche la ALU ed il latch del dato (DL) possono indirizzare l'intera mappa di memoria con le loro uscite. Il puntatore di pila, tuttavia, è collegato solo alle linee d'indirizzo inferiori, A7-A0. Esso è pertanto in grado di indirizzare solo 256 locazioni di memoria, situati agli indirizzi più bassi. Che significa tutto ciò?

La pila (Stack)

I computer sono provvisti di una particolare struttura informativa nota come pila, o "stack". La MPU 6510 non fa eccezione. Nella 6510, c'è un registro che svolge una sola funzione: contenere l'indirizzo sempre aggiornato della prima locazione della pila. In questo computer, la pila è composta da 256 locazioni di un byte ciascuna. Le locazioni della pila sono installate agli indirizzi decimali compresi tra 256 e 511. Esprimendo tali indirizzi come sequenze di 16 bit, si hanno 0000 0001 0000 0000 e 0000 0001 1111 1111, per 256 e 511, rispettivamente. Notate che gli otto bit superiori sono 0000 0001. Essi sono sempre i medesimi per tutti i 256 indirizzi della pila. Gli otto bit inferiori variano da 0000 0000 a 1111 1111. La fig. 163 illustra l'organizzazione di memoria della pila.

Le locazioni della pila sono invariabili. 0000 0001 è l'indirizzo binario della pagina 1 della mappa di memoria. Ci sono 256 pagine nella mappa di memoria da 64K. In ogni pagina, ci sono 256 locazioni, come se fossero parole lunghe un byte su una pagina di carta. Ulteriori informazioni sulle mappe di memoria saranno fornite nel prossimo capitolo.

Il puntatore di pila contiene sempre uno dei 256 indirizzi della pila. Se la pila fosse vuota, il registro punterebbe all'indirizzo 1111 1111. Se la MPU 6510 inserisse un byte nella pila, questo occuperebbe la locazione all'indirizzo 1111 1111, ed il puntatore subirebbe un decremento per puntare all'indirizzo della locazione vuota immediatamente inferiore, cioè 1111 1110. Il decremento del puntatore continua fino al riempimento della pila. Questa è in grado di memorizzare una pagina di byte.

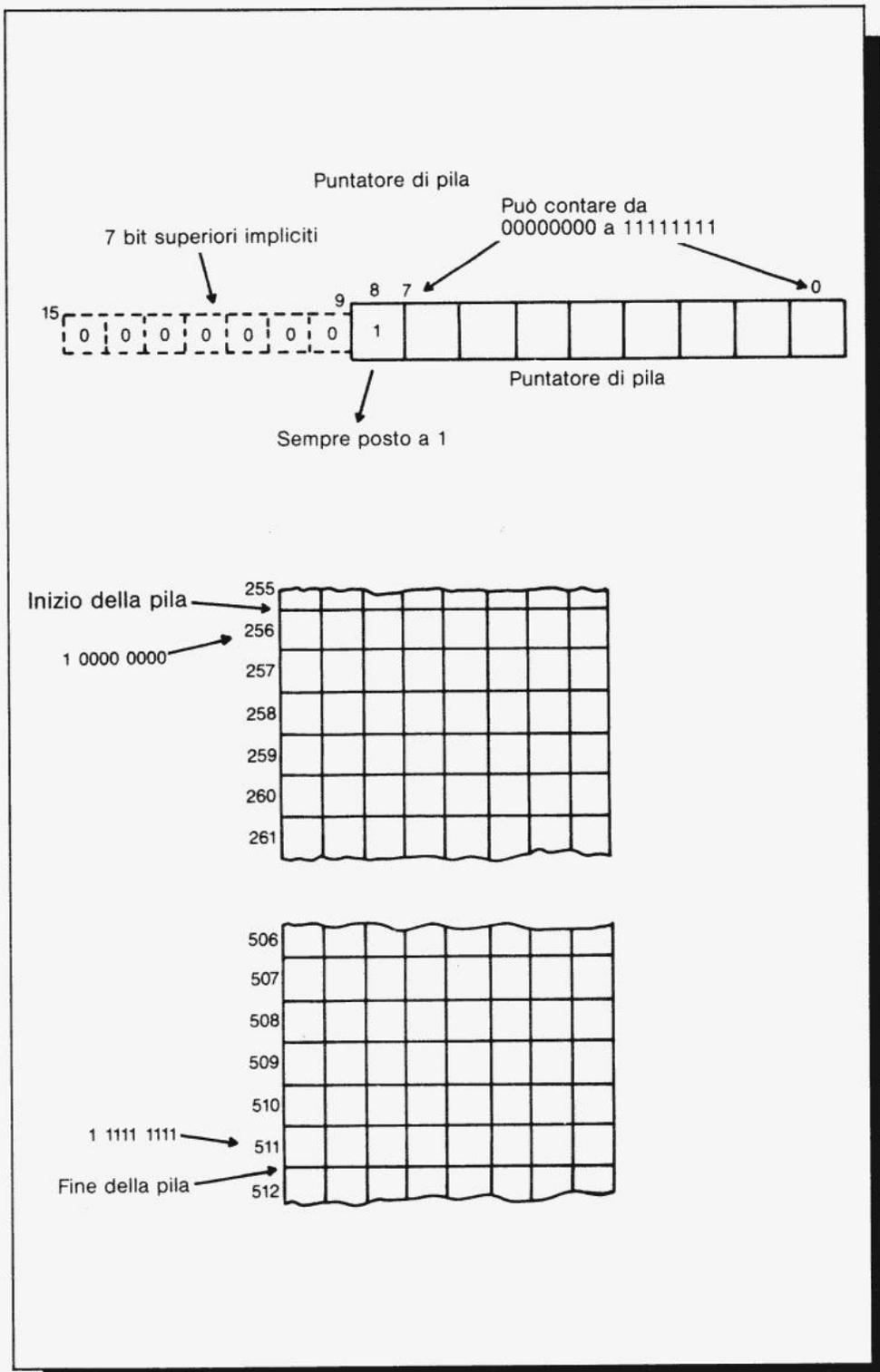



Figura 163. Il registro del puntatore di pila ha un'ampiezza di nove bit. I sette bit superiori di un indirizzo sono considerati implicitamente come 0000000, mentre l'ottavo bit è fisso a 1. Alla pila è riservata un'area di RAM compresa tra gli indirizzi 256 e 511.

Quando la pila è quasi piena, il puntatore potrebbe indicare 0000 0100. Qualora la 6510 dovesse inserire un byte oltre la pila, il puntatore sarebbe incrementato e punterebbe alla locazione vuota immediatamente superiore, 0000 0101. Che tipo di dati contiene la pila?

La pila è usata per lo più dai programmatori e dal programma per contenere gli stati dei registri nella MPU. Per esempio, durante l'esecuzione di un programma, potrebbe presentarsi una richiesta di interruzione ("interrupt"). Tale richiesta potrebbe essere originata da un dispositivo periferico che richieda un'immediata attenzione da parte della MPU. La richiesta sarebbe prioritaria rispetto al programma in corso di esecuzione.

La MPU sarà costretta a sospendere l'esecuzione non appena avrà terminato il ciclo. Nel frattempo, tutti i registri nella 6510 sarebbero impegnati in varie elaborazioni di dati. Qualora la MPU si limitasse a sospendere l'esecuzione del programma per servire la richiesta d'interruzione da parte della periferica, cosa accadrebbe ai dati contenuti nei registri? Essi potrebbero andare tutti perduti durante l'elaborazione dei dati della periferica.

Come avrete immaginato, tutti i dati nei registri pertinenti sono posti nella pila, prima che la MPU intraprenda la gestione dell'interruzione. I byte dei registri vengono immagazzinati temporaneamente nella pila. Per primo, il contenuto del contatore di programma da 16 bit viene posto in due locazioni della pila. Poi, i contenuti dei registri indice X e Y sono posti in due o più locazioni. Successivamente, viene memorizzato nella pila l'unico byte dell'accumulatore. Infine, gli otto bit del registro del codice di condizioni sono posti in un byte. Allorché i contenuti dei registri saranno stati trasferiti nella pila, la MPU 6510 potrà servire la richiesta d'interruzione.

Al termine della routine di gestione dell'interruzione, la MPU dovrà riprendere l'esecuzione del programma che era in corso di svolgimento al momento dell'arrivo della richiesta di interruzione. La MPU dovrà quindi ripristinare nei registri gli stati in cui si trovavano al momento dell'interruzione. La MPU comincerà a prelevare i dati dalla pila. Il puntatore starà indirizzando l'ultimo byte che era stato inserito, cioè quello relativo al registro del codice di condizioni (CC). Lo stato del CC, che era stato inserito per ultimo, viene prelevato per primo. Dopodiché, saranno prelevati i restanti byte, nell'ordine inverso in cui erano stati inseriti. Il puntatore terminerà sulla locazione originale che stava indirizzando prima dell'interruzione. I bit nel registro puntatore della pila non vengono mai inseriti nella pila stessa, poiché essi non sono interessati dall'interruzione. Essi restano nella MPU, per tener nota degli indirizzi delle locazioni nella pila in cui sono stati immagazzinati i byte durante l'interruzione.

L'unità aritmetico-logica (ALU)

La MPU 6510 è il risultato di almeno trent'anni di evoluzione. Non c'è alcunché di realmente nuovo nei circuiti della MPU, tranne il fatto che adesso sono microscopici. Essenzialmente, le medesime manipolazioni elettroniche sono state effettuate per anni dapprima coi tubi a vuoto, poi coi transistor, ed infine coi circuiti integrati. L'unità aritmetico-logica (ALU) non è una vera innovazione. Essa è vecchia quanto il computer. Essa è anche la sezione più importante di un sistema di elaborazione, in quanto svolge la fondamentale funzione di manipolazione dei dati.

Una tipica ALU ha due ingressi di un byte ciascuno ed un'uscita di 8 bit, come illustrato in fig. 164. L'ALU è in grado di compiere le seguenti azioni durante la trasformazione dei due ingressi in una sola uscita: può sommare i due ingressi e presentarne il totale in uscita; è in grado di utilizzare la propria capacità di somma per effettuare sottrazioni, moltiplicazioni e divisioni; può eseguire il complemento dei propri registri interni ed utilizzare programmi matematici residenti nella ROM; è in grado di cancellare uno degli ingressi; è in grado di incrementare o di decrementare di 1 uno dei

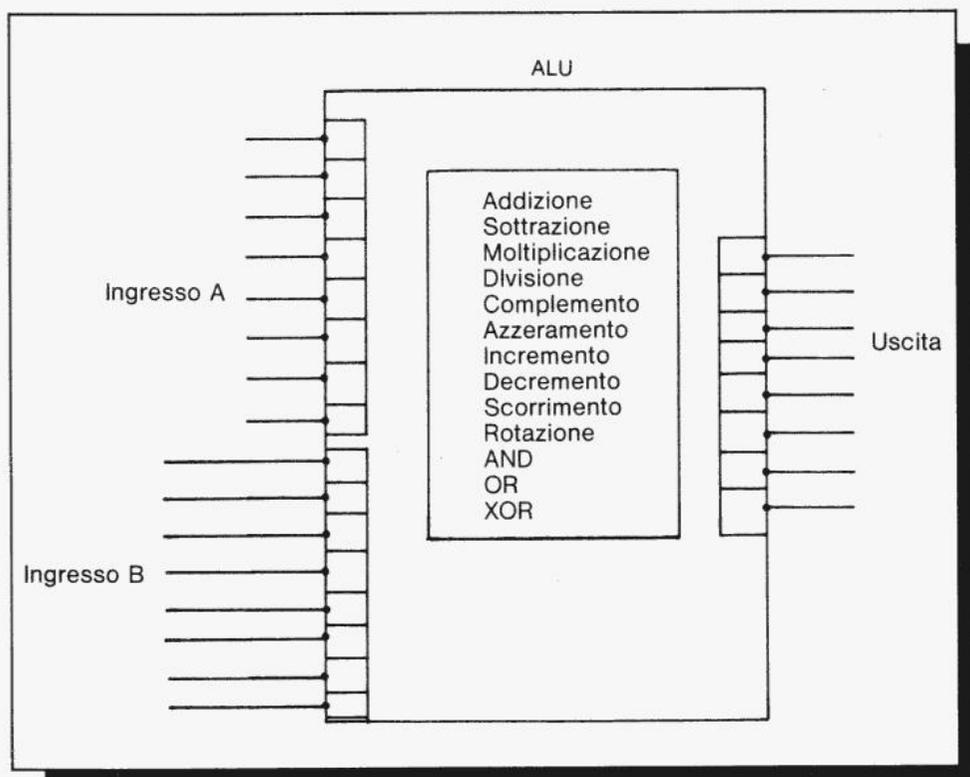



Figura 164. La tipica ALU ha due ingressi di un byte ciascuno ed un'uscita di 8 bit. Essa è in grado di compiere sugli ingressi le 13 operazioni elencate.

byte di ingresso; può trasformarsi in un registro a scorrimento e far scorrere a sinistra o a destra tutti i bit di uno degli ingressi; è in grado di eseguire operazioni logiche.

Scorrimento

Quando un registro viene sottoposto ad uno scorrimento di un bit a sinistra, il valore contenuto nel registro raddoppia. Nel caso di uno scorrimento di un bit a destra, il valore del registro si dimezza. Durante uno scorrimento a destra, il bit LSB fuoriesce dal registro e viene raccolto in uno speciale contenitore di bit, mentre uno 0 viene forzato nel MSB. Durante uno scorrimento a sinistra, il bit MSB viene raccolto nel contenitore di bit, mentre uno 0 viene inserito nel LSB. Fate riferimento alla fig. 165.

La capacità di scorrimento ha una variante, nota come rotazione. Il funzionamento è identico, tranne che per una differenza basilare. Come mostrato in fig. 166, allorché fate eseguire uno scorrimento di un byte, uno dei bit estremi viene raccolto nell'apposito contenitore c del bit. Uno scorrimento a sinistra produce una perdita del MSB, mentre uno scorrimento a destra causa una perdita del LSB. Con la funzione di rotazione, il bit non viene perso: ma bensì, dopo essere stato "catturato" nel contenitore di bit, esso viene fatto ruotare all'altra estremità del registro ed ivi installato. Con uno scorrimento a destra, il bit LSB viene catturato ed il contenuto di C diviene il nuovo MSB.

Figura 165. Durante uno scorrimento aritmetico a sinistra, uno 0 viene inserito nel bit 0, mentre il contenuto del bit 7 viene raccolto nel contenitore di flag C. Durante uno scorrimento logico a destra, uno 0 viene inserito nel bit 7, mentre il contenuto del bit 0 viene raccolto nel contenitore di flag C.

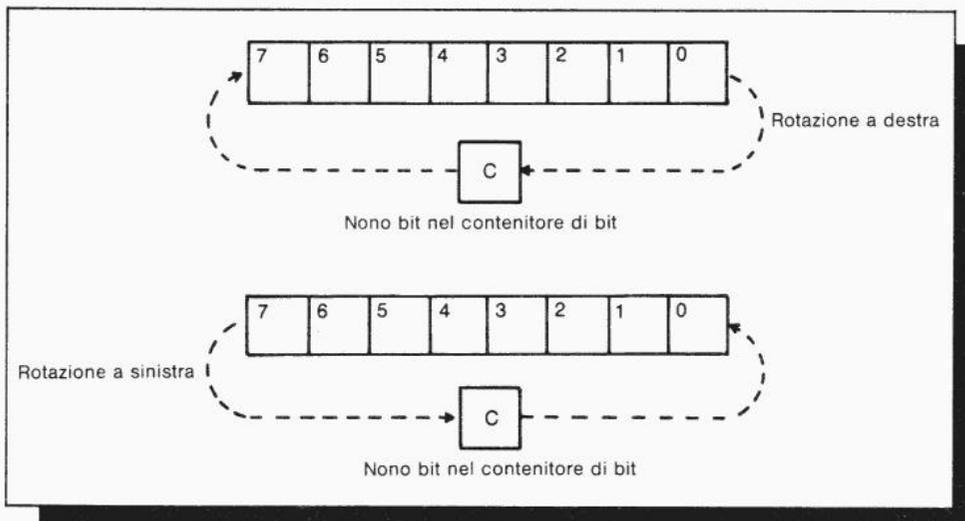



Figura 166. Durante le istruzioni di rotazione, il bit uscente viene raccolto nel flag C, mentre il contenuto precedente del flag C viene prelevato ed inserito nel bit rimasto privo di contenuto. Il flag C trasforma il registro in un anello chiuso ed agisce come nono bit.

Manipolazioni logiche

Per sua natura, l'ALU è anche logica. Infatti, essa contiene, oltre ai registri, anche porte AND, OR e XOR. Essa può eseguire anche queste operazioni logiche, oltre a quelle matematiche. La complementazione già menzionata è in effetti un tipo di manipolazione logica. Allorché un registro viene complementato, tutti i suoi bit vengono fatti passare attraverso porte NOT.

I due ingressi della ALU possono essere sottoposti all'operazione di AND. C'è una porta AND per ciascuna posizione dei bit nei due ingressi. Per esempio, le due posizioni di bit MSB (bit 7) possono essere gli ingressi di una porta AND. L'uscita prodotta dalla porta AND diviene il bit 7 dell'uscita. Ogni insieme di bit può essere sottoposto a tale operazione, che procede simultaneamente in parallelo per i singoli bit: si ottiene un byte che è l'AND dei due byte di ingresso.

Nell'AND di un byte con un altro byte, tutti le posizioni dei bit aventi almeno uno 0 produrranno uno 0 nella medesima posizione del byte di uscita. Tutte le posizioni dei bit che siano entrambi 1 produrranno 1 nella medesima posizione del byte di uscita. L'operazione di AND di un byte consente di "mascherare" un byte. Se volete essere sicuri che i bit in certe posizioni valgano 0, basterà fare l'AND di tali bit con 0. Questo procedimento, illustrato in fig. 167, è noto come mascheratura di certe posizioni di bit.

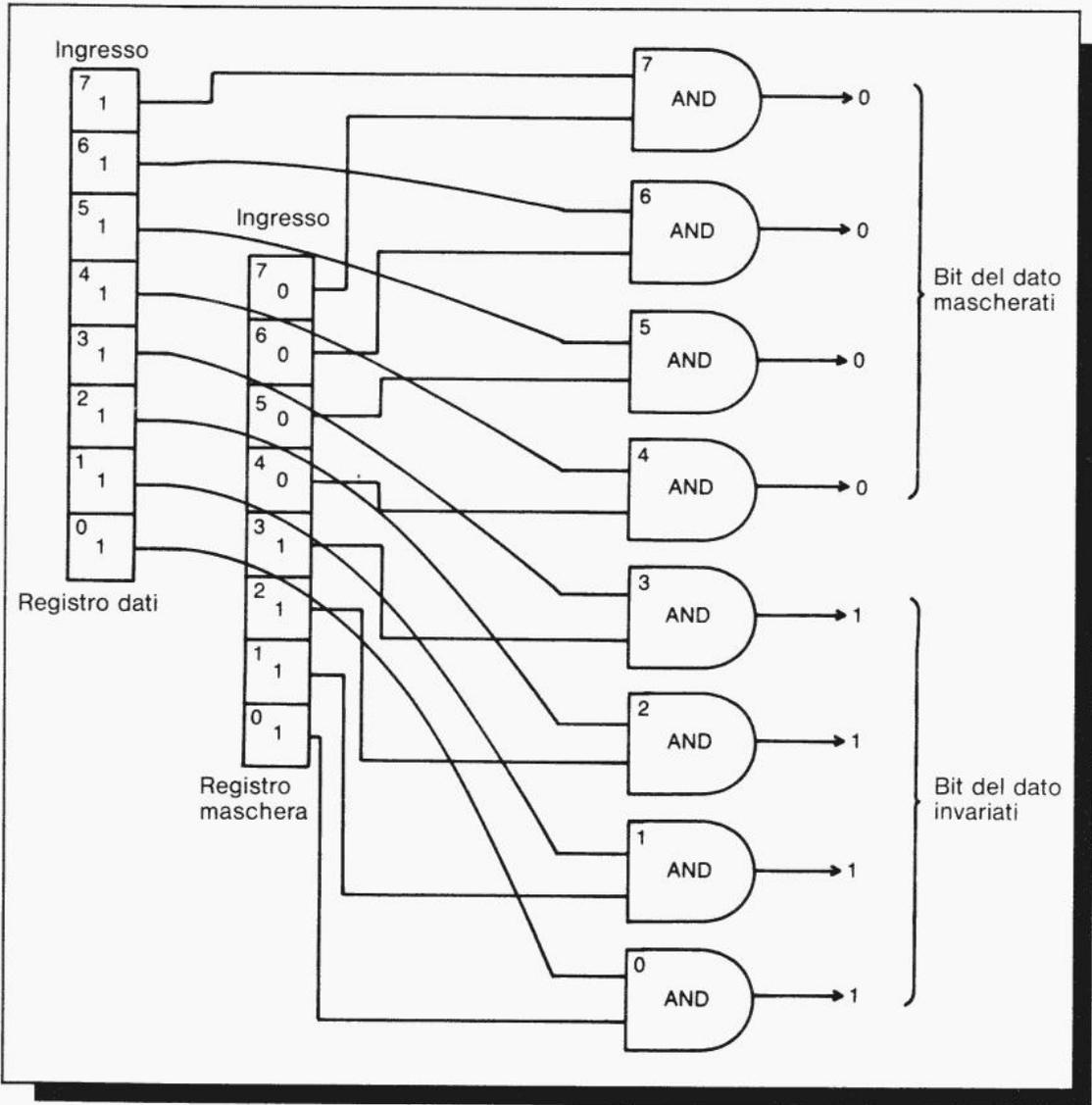



Figura 167. I bit del registro possono essere mascherati e resi nulli facendone l'AND con bit nulli. Invece, l'AND con 1 lascerà invariati i bit.

D'altro canto, se i bit in certe posizioni dovessero restare invariati, si potrebbe fare l'AND di tali bit con 1. Questi bit non verrebbero mascherati, e pertanto sarebbero i medesimi prima e dopo l'AND.

In maniera simile, l'ALU esegue l'operazione di OR su due byte di ingresso. Ogniqualvolta almeno uno dei due ingressi in una porta OR vale 1, l'uscita sarà 1. L'unico caso in cui l'OR di due bit può produrre uno 0 è quando entrambi i bit di ingresso sono 0. Eseguendo l'OR di un byte con un altro byte, si ottiene in uscita un terzo byte, i cui bit sono prodotti dall'OR dei bit corrispondenti in ingresso.

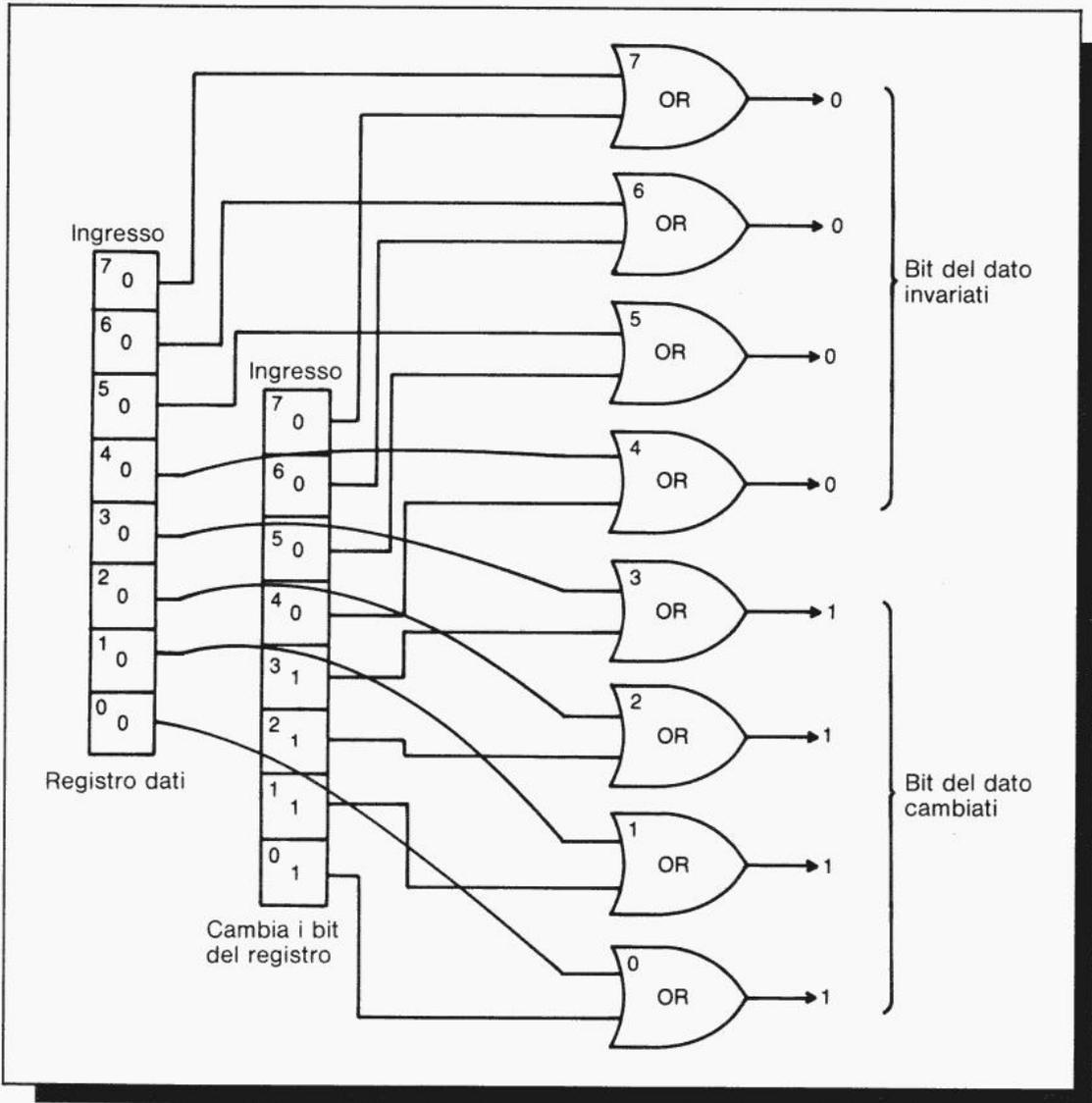



Figura 168. I bit del registro possono essere posti a 1 facendone l'OR con 1. I bit in OR con 0 resteranno invariati.

Allorché si rende necessaria l'assegnazione del valore 1 a certi bit in uno degli ingressi dell'ALU, basterà fare l'OR dei bit prescelti con 1. La fig. 168 illustra il procedimento. Che un bit valga 0 o 1, il suo OR con 1 produrrà 1 in uscita. L'OR di un bit con 0 non avrà alcun effetto sul bit: 1 resterà 1, e 0 resterà 0.

L'ALU è anche in grado di eseguire l'OR esclusivo (XOR, o EOR secondo la definizione della Commodore) tra due byte di ingresso. Quando due bit in ingresso hanno il medesimo valore, entrambi 1 oppure entrambi 0, l'uscita sarà 0. Invece, se i bit sono differenti (uno vale 1 e l'altro 0, in entrambi i modi) il bit di uscita varrà 1. Il risultato globale dell'OR esclusivo di un byte con un altro byte

sarà un terzo byte, i cui bit saranno l'OR esclusivo dei bit di ingresso corrispondenti. L'operazione di XOR, o EOR, è utile per i codici di rivelazione e correzione automatica degli errori. Ciò interessa per lo più i programmatori, anche se tale tecnica potrebbe essere impiegata nei programmi diagnostici.

L'accumulatore

L'accumulatore viene anche denotato come area di lavoro temporanea ("scratch pad"). Tale definizione deriva dal fatto che l'accumulatore è il posto in cui immagazzinare temporaneamente i dati entranti e uscenti dal computer. L'accumulatore è un registro di 8 bit connesso all'ALU. Il programmatore non è tanto interessato all'ALU, quanto all'accumulatore. Per il programmatore, l'ALU non è altro che una "calcolatrice" di cui si serve l'accumulatore. Le connessioni sono entrambe di bus a otto bit.

L'accumulatore è considerato un registro molto versatile. Ciò è dovuto al fatto che esso può usare l'ALU come una calcolatrice. L'accumulatore, con l'ausilio dell'ALU, è in grado di svolgere tutti i compiti che abbiamo menzionato.

L'accumulatore è collegato, tramite otto linee, al bus di dati interno della 6510. Tale bus conduce ai relativi buffer e quindi ai piedini D7-D0. Lo schema di connessione è illustrato in fig. 169. Quando eseguite un test sui piedini di dati della MPU 6510, ciò che fate in effetti è esaminare l'accumulatore. La sonda logica dovrebbe evidenziare la presenza di impulsi su tutti gli otto piedini, così come avviene per il bus d'indirizzo.

L'accumulatore può ricevere i dati dal bus di dati o inviare i dati sulle linee del suddetto bus. I buffer del bus di dati determinano la direzione del flusso dei dati. All'interno della microscopica sezione dei buffer del bus di dati, ci sono 16 porte YES. Tali porte sono del tipo a tre stati. Ci sono otto porte collegate in modo da inviare i bit fuori dalla 6510 e otto porte che sono invece collegate in modo da ricevere i bit dalla mappa di memoria. Il collegamento è del tipo "testa-coda": le 16 porte sono tutte in serie con le otto linee di dati; ogni linea e collegata con due porte, che puntano nei due versi opposti.

Le porte YES a tre stati sono controllate dalla linea R/*W. Quando tale linea ha un valore alto, sono abilitate le otto porte preposte all'operazione di lettura, mentre le otto porte addette alla scrittura soono disabilitate. Quando sulla linea è presente un valore basso, si verifica la situazione opposta: disabilitazione delle otto porte di lettura ed abilitazione delle otto porte di scrittura. L'ac-

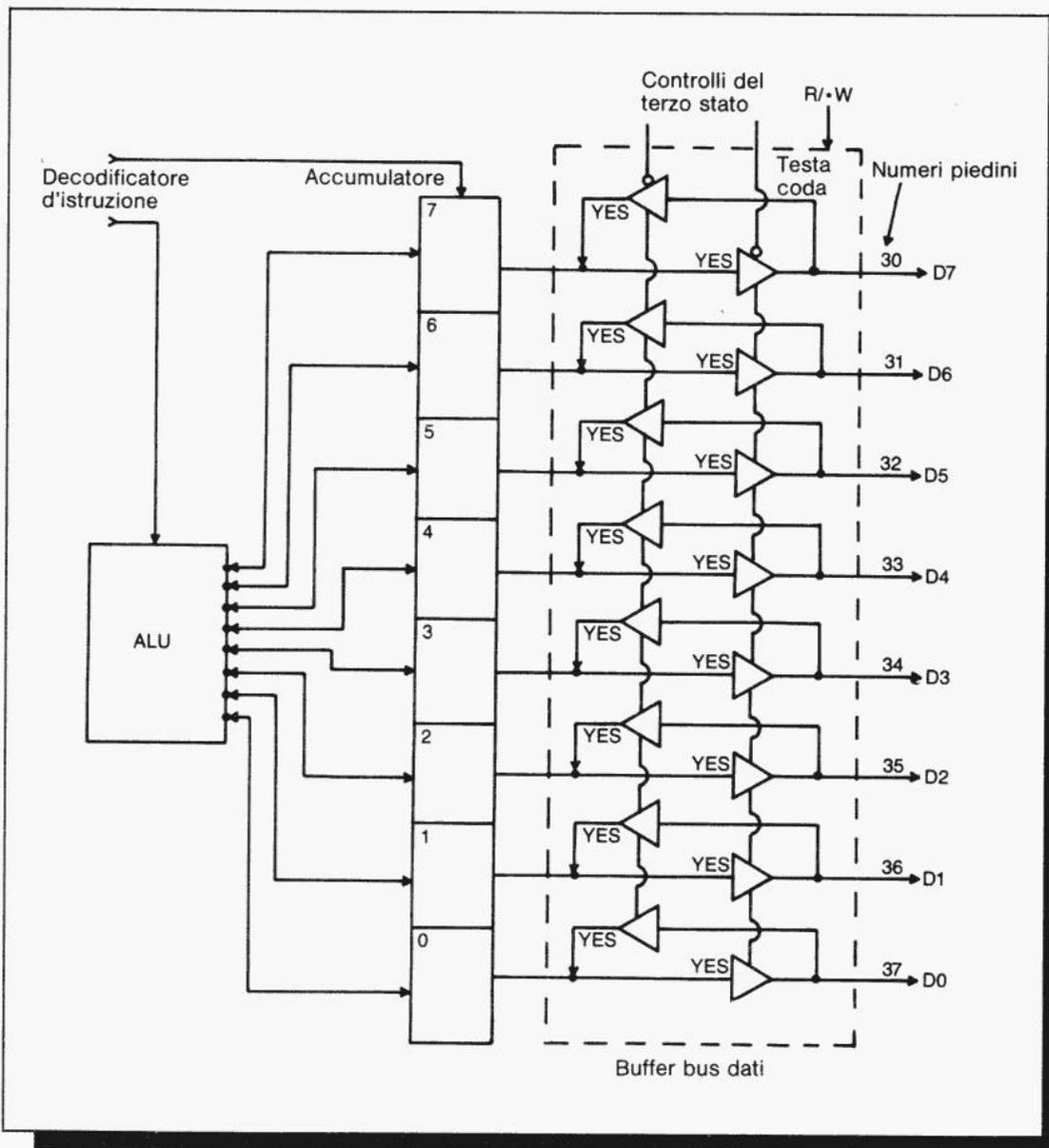



Figura 169. L'accumulatore invia la propria uscita sul bus di dati. Nel mezzo si trova una serie di buffer che abilitano il flusso dei dati e ne stabiliscono la direzione.

cumulatore accetta i dati durante una lettura ed invia i dati in uscita quando si richiede una scrittura.

Insieme di istruzioni

Questi collegamenti, registri e manipolazioni di bit sono tutte cose belle e buone, ma a che servono? La risposta è: servono

all'esecuzione dei programmi. I computer sono costruiti per eseguire programmi. L'intento di questo libro non è quello di spiegare la programmazione; tuttavia, per poter essere in grado di ricercare e riparare i guasti nel C-64, dovrete conoscere il modo in cui i bit si muovono durante l'esecuzione di un programma.

Nel C-64, i programmi sono eseguiti in byte. Quando scrivete un programma in BASIC, la ROM del BASIC converte le righe del programma da voi scritto in sequenze di valori logici alto e basso. Tali valori vengono memorizzati nella RAM ad indirizzi sequenziali. Ci sono altri programmi memorizzati nella ROM. Anch'essi si trovano in indirizzi sequenziali. La ROM invia sequenze di bit alti e bassi alla 6510, proprio come fa la RAM.

Il byte dell'istruzione

I byte memorizzati di valori alti e bassi formano istruzioni e dati. Osservate la fig. 170. Le istruzioni indicano il tipo di manipolazioni che devono essere effettuate sui dati. Le istruzioni tipiche sono quelle di memorizzazione, caricamento, addizione, sottrazione, complementazione, cancellazione, incremento, scorrimento,

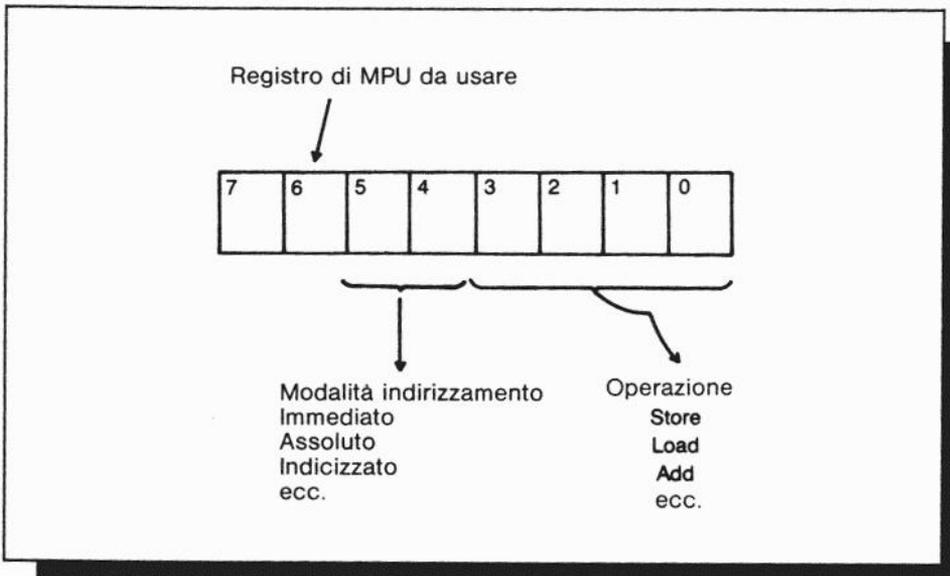



Figura 170. La MPU 6510 usa istruzioni di 8 bit. In un'istruzione tipica, i vari bit sono codificati in modo da produrre azioni diverse. Per esempio, il bit 6 potrebbe selezionare il registro della MPU da attivare; i bit 5 e 4 potrebbero determinare la modalità d'indirizzamento richiesta; i bit 3, 2, 1 e 0 potrebbero specificare l'operazione da eseguire.

AND e OR. Esistono anche istruzioni per la modifica degli indirizzi, come le istruzioni di salto e quelle per il richiamo di una subroutine ed il ritorno al programma principale. Le istruzioni hanno tutte la dimensione di un byte. Poiché un byte può formare 256 possibili combinazioni, si potrebbero scrivere 256 istruzioni distinte. La MPU 6510 è però progettata per riconoscere solo 56 byte tra tutti quelli possibili.

Ciascun bit in un byte di istruzione ha il proprio compito da svolgere. Alcuni bit fanno sì che l'ALU svolga una determinata azione, mentre altri bit specificano la modalità d'indirizzamento. Altri bit ancora possono servire per specificare i registri interessati dall'istruzione.

Prelievo ed esecuzione

Quando un programma viene eseguito, il ciclo di esecuzione dell'istruzione procede in genere nel modo seguente. Il processo consiste in tre fasi. La prima fase è quella di prelievo; la seconda è la decodifica; la terza fase è l'esecuzione effettiva. Normalmente, ci si riferisce all'intero processo come al prelievo ed esecuzione ("fetch and execute"). La fig. 171 illustra un ciclo.

All'inizio del prelievo, il contatore di programma invia i 16 bit di indirizzo in uscita sul bus d'indirizzo. I bit superiori selezionano il chip indirizzato, mentre i bit inferiori indirizzano la locazione del byte all'interno del chip. Contemporaneamente, viene attivata la linea R/*W: stato logico alto per la lettura, basso per la scrittura. La linea R/*W attiva gli opportuni buffer del bus di dati nella 6510 ed i buffer nei chip di memoria selezionati. In questo esempio, esamineremo un'operazione di lettura. Vediamo ora la fase di prelievo di un'istruzione.

Dopo aver ricevuto l'indirizzo dalla 6510, il chip di memoria lo decodifica nel proprio stadio decodificatore interno. Il decodificatore invia quindi un impulso alla locazione identificata dai bit dell'indirizzo. Tale locazione sarà abilitata, mentre tutte le altre locazioni nel chip resteranno disattivate.

L'accesso richiede alcune centinaia di nanosecondi, a seconda della velocità di accesso del chip. Per esempio, i chip 4164 della RAM hanno tempi di accesso di 200 nanosecondi, in base alle specifiche tipiche. Gli otto bit contenuti nella locazione sono quindi posti sulle otto linee del bus di dati. Per esempio, gli otto chip 4164 della RAM sono tutti selezionati contemporaneamente e ciascuno di essi invia un bit sulla propria linea del bus di dati.

Figura 171. Il processo di "prelievo ed esecuzione" della MPU richiede l'indirizzamento, il trasferimento di dati, la decodifica, e quindi l'esecuzione effettiva dell'istruzione.

Gli otto bit alti e bassi percorrono fulmineamente le linee di dati fino alla 6510. Qui giungono al registro di istruzione (IR). Questo è ampio un byte e trattiene gli otto bit dell'istruzione. Una volta che l'istruzione è stata memorizzata nell'IR, la fase di prelievo è terminata. Nello stesso modo si sarebbe potuto prelevare un byte di dati, anziché un'istruzione. La sola differenza è che i dati sarebbe-

Figura 172. Una volta che l'istruzione sia stata decodificata, il decodificatore invia specifici bit ai registri collegati.

ro stati inviati attraverso il buffer del bus di dati, anziché essere memorizzati nell'IR. La 6510 avrebbe saputo cosa fare, poiché un'istruzione avrebbe preceduto il dato per sistemare le cose. La fig. 172 mostra la lettura di un dato.

La fase di *decodifica* inizia allorché l'IR rilascia l'istruzione ed invia gli otto bit al decodificatore d'istruzione. Il decodificatore è una microscopica PLA, simile per certi aspetti al chip 82S100 già discusso. Esso acquisisce i bit e produce una sequenza di bit di uscita, da utilizzare negli altri registri della 6510. Il decodificatore può inviare un bit al registro indice Y, un bit al registro indice X, un bit al puntatore di pila, un bit all'ALU, un bit all'accumulatore, ed un bit al byte inferiore A7-A0 del contatore di programma. Esso ha anche una connessione di un bit col latch del dato in ingresso. Questi bit di decodifica sono in grado di abilitare o disabilitare i registri di destinazione, in accordo con l'istruzione da elaborare.

La fase di *esecuzione* ha luogo allorché la decodifica viene pilotata dal clock. Ogni ciclo di clock fa eseguire un passo di istruzione al decodificatore. Le varie istruzioni della 6510 necessitano di differenti numeri di cicli per poter essere completate. Alcune istruzioni, quali il decremento del registro Y, possono essere eseguite in due cicli. Altre istruzioni, quali lo scorrimento aritmetico a sinistra, potrebbero richiedere sei o sette cicli per il completamento. La 6510 impiega un clock la cui frequenza è prossima a 1 MHz. Ciò significa che un ciclo completo richiede circa 1000 nanosecondi, cioè 1 microsecondo. Quando si pensa alla temporizzazione, di solito la si esprime in termini di cicli.

Una volta che l'istruzione sia stata decodificata, i vari registri interessati dall'istruzione vengono abilitati e l'istruzione può essere eseguita. Durante una lettura, il dato (o l'indirizzo in cui reperire il dato) segue i bit dell'istruzione sul bus di dati. Questo byte che segue l'istruzione entra nel bus di dati interno alla 6510 attraverso i relativi buffer. Il dato entra quindi nei registri abilitati, connessi al bus di dati, e viene elaborato. A questo punto, l'istruzione successiva è pronta per essere prelevata ed eseguita.

C'è un incrementatore automatico incorporato nel contatore di programma della 6510. Non appena un indirizzo viene emesso dal PC, il valore binario nel PC viene incrementato di 1. In tal modo, non appena la 6510 termina il ciclo di prelievo ed esecuzione, viene preso in considerazione l'indirizzo numericamente successivo. Il PC viene sempre incrementato, a meno che non si incontri un'istruzione di salto, oppure una chiamata o un ritorno da una subroutine: in questo caso, il PC non sarebbe incrementato, ma seguirebbe le direttive d'indirizzamento contenute nell'istruzione.

Una volta che l'istruzione d'indirizzamento speciale (per esempio, un salto) sia stata eseguita, il PC riprenderà la sua procedura di

incremento automatico. Il PC può partire dall'inizio di un lungo programma e continuare ad incrementarsi, finché non gli venga ordinato di fare altrimenti da una delle istruzioni di indirizzamento speciale. Ci sono solo poche istruzioni siffatte eseguibili dalla 6510: in totale, ci sono 10 istruzioni di "branch", due di "jump", e due "return".

Registri indice

Il programmatore usa continuamente i registri indice X e Y nella 6510. La tecnica di indirizzamento con registro indice, o indicizzazione, è molto preziosa in fase di programmazione. I registri indice sono impiegati per la ricerca di dati in tabelle installate nella mappa di memoria. Per esempio, una tabella di moltiplicazione può essere posta in un programma. L'indirizzo del primo numero nella tabella può essere installato nel registro indice. Dopodiché, nel momento in cui venga richiesta una ricerca nella tabella, un numero di "offset" viene aggiunto al numero di inizio della tabella contenuto nel registro indice. L'offset, sommato al numero di inizio della tabella, forma un indirizzo: questo fornisce proprio l'indirizzo del dato cercato. Si accede quindi alla locazione della tabella individuata da tale indirizzo ed il dato desiderato viene reperito.

Questa capacità, ed alcuni altri "trucchi" di programmazione, rendono prezioso il registro indice. Durante un lavoro di riparazione, i registri indice non sono di grande utilità. Comunque, essi fanno parte del diagramma a blocchi, ed un buon tecnico riparatore dovrebbe essere al corrente del loro funzionamento.

Il registro di stato, o dei flag

Il registro dei flag (indicatori) è mostrato in fig. 173. Esso è noto anche come registro di stato ed è un tipo speciale di registro da otto bit. Il registro di stato della 6510 ha sette bit in uso, mentre il bit nella posizione 5 non è utilizzato. Quando un bit è posto a 1, il flag corrispondente è attivo; altrimenti (bit 0) il flag è inattivo.

L'azione dei flag è di importanza vitale. Durante l'esecuzione di un programma, càpita di rado che sia eseguita un'istruzione senza che lo stato di un flag venga modificato. Se i flag fossero rappresentati da lampadine, queste lampeggerebbero in continuazione durante l'esecuzione di un programma. Il programmatore in lin-

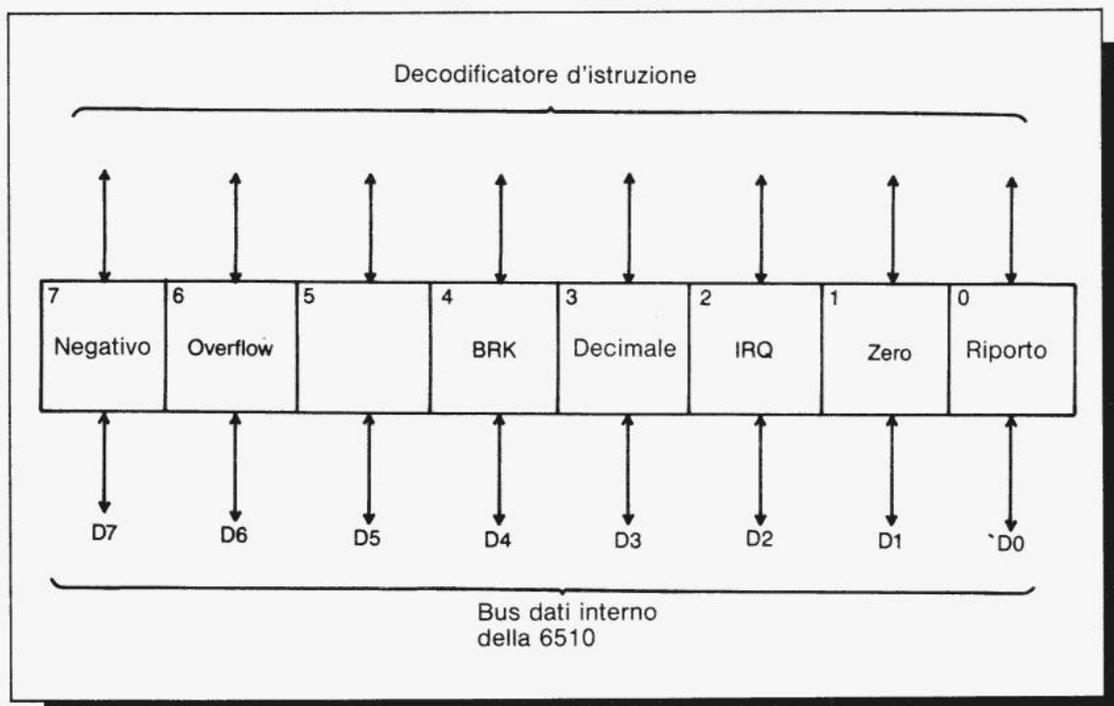



Figura 173. Il registro dei flag, altresì noto come registro di stato, è collegato tra il bus di dati ed il decodificatore d'istruzione. I flag "sorvegliano" qualsiasi operazione di decodifica e sono attivati o disattivati di conseguenza.

guaggio macchina dev'essere completamente consapevole dello stato di ciascun flag. Ogni variazione nello stato di un flag è indicativo di certe azioni ed ha un importante significato.

Il registro dei flag è connesso al decodificatore di istruzione attraverso un bus da otto bit, ed al bus di dati interno della 6510 tramite altre otto linee parallele. Esaminate la fig. 174. I flag hanno a che fare con l'ALU tramite il bus di dati interno. Il compito principale di un flag è quello di essere attivato allorché il registro accumulatore venga a trovarsi in uno stato particolare. Esaminiamo alcuni degli stati possibili dell'accumulatore.

Il registro di flag nella 6510 ha i suoi otto bit disposti come mostrato in fig. 175. Notate che il diagramma del programmatore non somiglia affatto al diagramma a blocchi dell'hardware. Il modello impiegato dai programmatori ha a che fare essenzialmente con i bit dei registri; invece, il diagramma dell'hardware riguarda per lo più il modo in cui le linee singole e le linee di bus trasferiscono i dati, gli indirizzi e le istruzioni. Questi approcci differenti allo stesso Commodore 64 esemplificano i punti di vista diversi adottati dal programmatore e dal tecnico quando considerano il computer. Per essere in grado di riparare il computer, si dev'essere a conoscenza di entrambi i punti di vista.

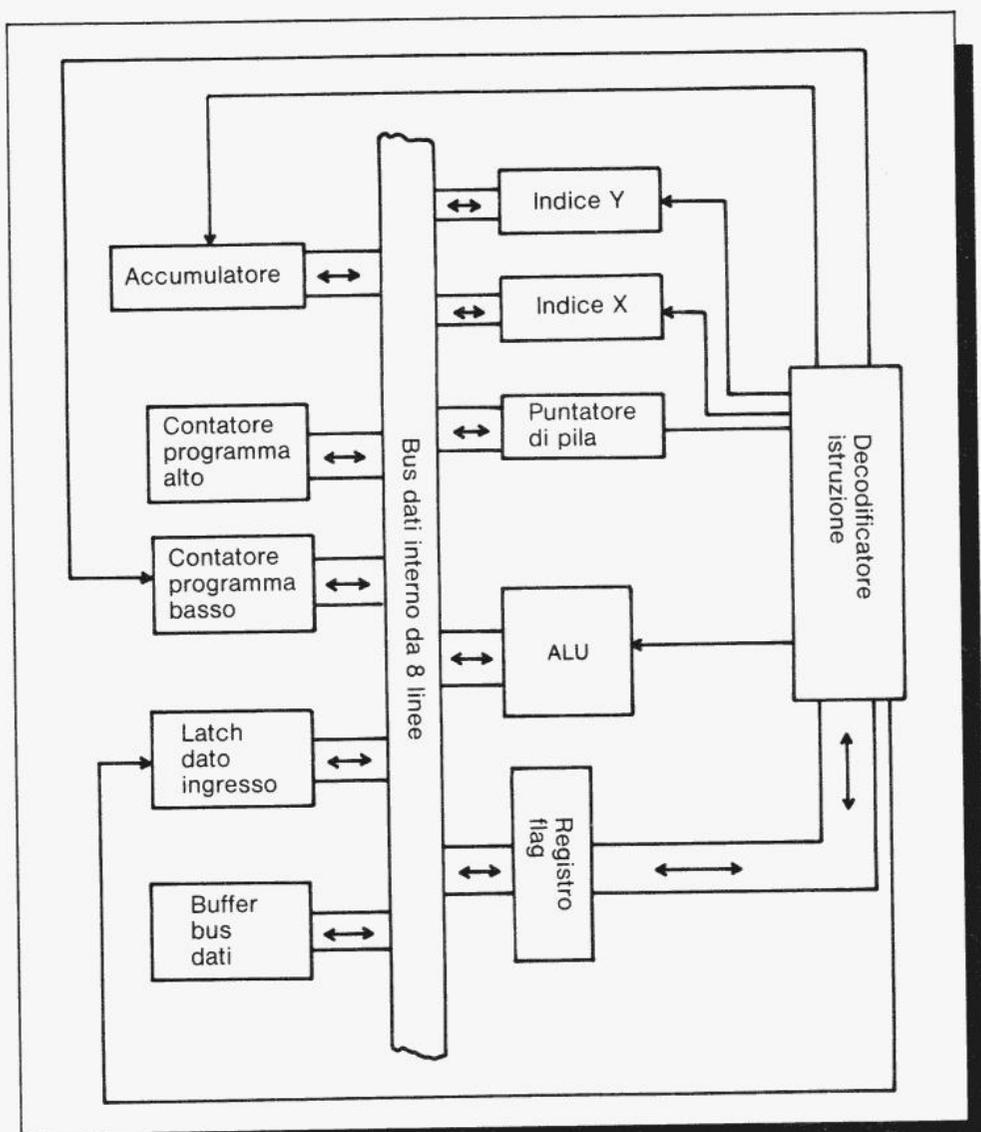



Figura 174. Il registro dei flag comunica principalmente con l'ALU. I flag sono attivati o disattivati allorché il registro dell'accumulatore viene a trovarsi in particolari condizioni.

Il bit 7 del registro di stato è il flag N, che sta per "negativo". tale attributo si riferisce al valore numerico contenuto nel registro accumulatore. Anche l'accumulatore è un registro da 8 bit. Durante i calcoli che usano numeri negativi (—), l'accumulatore deve tener nota del fatto che il proprio contenuto è un numero negativo. Se il bit più significativo è 1, l'accumulatore contiene un numero negativo. Fintantoché il MSB è 0, il numero contenuto è positivo (+). Pertanto, non appena il MSB dell'accumulatore diviene 1, il bit 7 del registro dei flag viene attivato, cioè tale flag diviene 1, anziché restare 0.

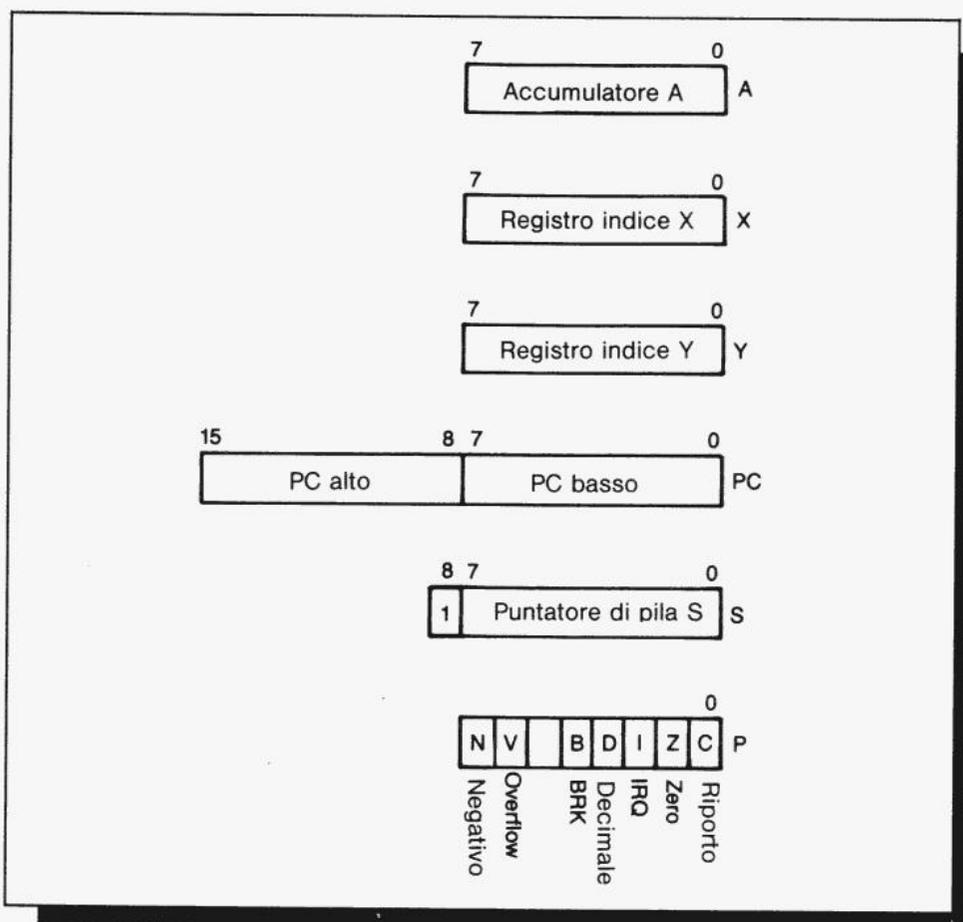



Figura 175. Questo è il diagramma a blocchi della 6510, come viene visto dai programmatori in linguaggio macchina. Esso riguarda essenzialmente i registri presenti e le rispettive dimensioni in bit.

C'è una complicazione a proposito di questo metodo. Il flag viene attivato ogniqualvolta il MSB dell'accumulatore diviene 1, sia che il computer stia effettuando calcoli, sia che stia elaborando un testo. Ciò è un problema per il programmatore. Tutto ciò che il tecnico dovrà sapere è che il flag sarà attivato allorché il MSB dell'accumulatore diventa "alto".

L'attivazione del flag N può causare una modifica di indirizzo, tramite le apposite istruzioni di salto che dipendono dallo stato del flag.

Il bit 6 è il flag di Overflow. Esso viene usato nei calcoli in complemento a 2, ma il lavoro di riparazione non ha a che fare con tali calcoli. Ai fini della riparazione, il flag di Overflow viene attivato quando c'è un riporto aritmetico dal bit 6 al bit 7 dell'accumulatore.

Quando c'è un overflow, una speciale routine di correzione dev'essere eseguita per rimettere a posto la situazione. La condi-

zione di overflow potrebbe modificare il segno del bit 7 dell'accumulatore, qualora non fosse corretta.

Il bit 5 del registro dei flag è inutilizzato nella versione attuale della 6510. Ciò non significa che esso debba restare sempre inutilizzato: le future versioni della 6510 potrebbero includere l'impiego del bit 5.

Il bit 4 è il flag di Break. C'è un'istruzione di programmazione, chiamata Break, che attiva il flag. Essa si rivela utile durante la scrittura e l'esecuzione di programmi.

Il bit 3 è un ausilio aritmetico. Quando il flag non è attivato, la 6510 esegue i calcoli matematici normalmente nella modalità binaria. Durante alcune operazioni, la modalità binaria di conteggio in decimale da 0 a 15 (10 binario = 16 decimale) risulta complicata. In tali casi, è più semplice contare in decimale da 0 a 9 (10 = 10). Ciò viene indicato come BCD, acronimo di "Binary Coded Decimal", cioè decimale codificato in binario. Allorché il bit 3 viene attivato da certe istruzioni, la 6510 entra nella modalità operativa BCD.

Il bit 2 è il flag di IRQ, che sta per "interrupt request", cioè richiesta d'interruzione. Ci si riferisce a tale flag come al bit della maschera di interruzione. Quando il bit è attivato, l'interruzione viene mascherata e non può essere interrotta da alcun'altra richiesta d'interruzione. Il bit può essere posto a 1 tramite l'invio delle apposite istruzioni da parte del programmatore; oppure può essere attivato dalla stessa MPU, durante una condizione di reset. Anche un'interruzione attiverà tale flag.

Il bit 1 è il flag Z (Zero). Anche questo, al pari del flag N, può essere attivato al verificarsi di varie condizioni. Esso diviene attivo ogniqualvolta l'accumulatore si trova in uno stato zero (tutti i bit 0). Ciò può avvenire sia volutamente che accidentalmente: questo è un problema che riguarda il programmatore.

Il bit 0 è il flag C ("Carry", riporto). Esso si comporta come il nono bit dell'accumulatore: riceve il bit che viene riportato fuori dal bit 7 dell'accumulatore durante le operazioni aritmetiche. Inoltre, il flag C "cattura" il bit che fuoriesce dall'accumulatore durante le operazioni di scorrimento o rotazione. Per ulteriori dettagli sui flag, consultate un libro sul linguaggio macchina della MPU 6502 (il predecessore della 6510). Per i nostri fini di ricerca e riparazione dei guasti, la conoscenza acquisita fin qui è sufficiente per poter effettuare i test sull'hardware.

Interruzioni (interrupt)

Il decodificatore d'istruzione ha tre ingressi chiamati interruzioni ("interrupt"), visibili in fig. 172. Questi sono dispositivi software che rendono "automatico" il computer. Le funzioni svolte sono simili per i tre tipi. I loro nomi sono Reset, IRQ e NMI.

Nel Commodore 64, il meccanismo di Reset è impiegato per avviare il funzionamento del computer. Già si è discusso del chip 556 del timer: esso fa parte del sistema di Reset. All'accensione del C-64, viene applicata l'alimentazione elettrica. Al piedino 8 del chip 556 c'è l'ingresso di avviamento ("trigger") del timer. Allorché la tensione sale da 0 a +5 volt, tale trigger viene attivato. Dopo due cicli di clock, un segnale basso di *RESET viene emesso dal timer. Esso va fino al piedino 40 (*RES) della 6510, disattivando così la routine di reset.

Il decodificatore di istruzione riceve il segnale *RES basso ed abilita alla lettura la linea R/*W. Dopo altri sei cicli di clock, il flag IRQ viene attivato, affinché nessun'altra interruzione possa arrestare le operazioni in corso. La 6510 è progettata in modo da caricare il contatore di programma con due byte d'indirizzo in quell'istante. Tali byte sono nella parte più alta della mappa di memoria, in prossimità della locazione più alta nella ROM del Kernal. Tale indirizzo viene letto dalla 6510.

Le due suddette locazioni da un byte ciascuna contengono un indirizzo di 16 bit. La 6510 riceve l'indirizzo ed immediatamente accede alla locazione corrispondente. Tale locazione è la prima del programma di inizializzazione del sistema operativo. Questa operazione è già stata trattata durante la discussione del Kernal. Non appena la routine di servizio sarà stata eseguita, il computer sarà "pronto": comparirà la scritta READY ed il cursore lampeggiante. Questa è l'azione svolta dall'ingresso di Reset nel decodificatore d'istruzione.

La seconda linea d'interruzione nel decodificatore è chiamata *IRQ (richiesta d'interruzione). Essa è normalmente alta, e diviene bassa allorché attivata. All'arrivo del segnale *IRQ, la 6510 intraprenderà una sequenza di istruzioni per gestire l'interruzione. Questa viene tipicamente generata da dispositivi periferici che devono scambiare dati con la 6510 tramite uno dei chip di I/O. Notate che la linea *IRQ è connessa al piedino 21 del CIA. Essa è collegata anche al connettore della cartuccia di espansione e ad un piedino del VIC.

Non appena un'interruzione viene rivelata, la prima azione della 6510 consiste nel completamento dell'istruzione in corso, prima di riconoscere il segnale *IRQ. Dopo aver completato l'istruzione

corrente, la MPU controllerà il bit 2 del registro di stato, cioè il flag IRQ. Fintantoché il flag IRQ non è attivo, la 6510 procederà con la routine di servizio dell'interruzione. Tuttavia, se il flag fosse attivo, la 6510 ignorerebbe la nuova richiesta d'interruzione.

Dopo aver intrapreso la routine per servire l'interruzione, la MPU 6510 memorizza nella pila alcuni dei suoi registri. L'indirizzo corrente del contatore di programma viene salvato nella pila, come pure gli stati di tutti i flag. Quindi, la MPU accederà al registro di stato ed attiverà il flag IRQ, affinché nessun'altra richiesta possa interrompere la sequenza che dovrà intraprendere.

Dopodiché, la 6510 porrà nel contatore di programma gli ultimi due indirizzi della mappa di memoria, uno alla volta. Ciò avviene automaticamente allorché viene riconosciuto il segnale *IRQ. Nel Commodore 64, tali indirizzi fanno parte anche del Kernal. I due indirizzi identificano due locazioni da un byte ciascuna, che formano un ulteriore indirizzo. Quest'ultimo indirizzo identifica la locazione d'inizio della routine per la gestione della *IRQ.

Quando noi esseri umani seguiamo queste procedure di interruzione, esse sembrano complicate e difficili da comprendere. Il computer, invece, svolge questa funzione di usare un indirizzo dopo l'altro, per localizzare infine la routine di gestione dell'interruzione, in modo del tutto naturale e non ha alcuna difficoltà. Una volta che l'interruzione sia stata servita e la richiesta della periferica che l'ha causata sia stata soddisfatta, la 6510 riprende l'elaborazione che era in corso al momento dell'arrivo del segnale *IRQ. La 6510 accede alla pila e ripristina i contenuti del contatore di programma e del registro dei flag. Viene eseguita una speciale istruzione di ritorno dall'interruzione, e la 6510 potrà quindi riprendere il suo programma, indirizzando una locazione dopo l'altra.

Il terzo tipo di interruzione viene chiamato NMI, che sta per "Non Maskable Interrupt", cioè interruzione non mascherabile. Essa può essere attivata da un segnale basso nel piedino 4 della MPU 6510. Il suo comportamento è simile a quello dell'interruzione *IRQ, a parte un'eccezione. Entrambi i tipi d'interruzione sono attivati da un segnale basso nei piedini corrispondenti. Entrambi i tipi salvano nella pila i contenuti del PC e del registro dei flag. Entrambi indirizzano automaticamente due locazioni nella parte più alta della memoria. La differenza risiede nel bit di maschera del flag I. Cioè, *IRQ non riconoscerà un'interruzione se il flag I non è attivo; in tal caso, qualsiasi interruzione sarà ignorata. *IRQ riconoscerà un'interruzione solo se il bit I vale 0.

*NMI si comporta diversamente. L'interruzione *NMI riconoscerà sempre un segnale basso, indipendentemente dallo stato del flag di maschera I. NMI significa interruzione non mascherabile: cioè, essa non può essere mascherata (ignorata) come la *IRQ. In

molti computer, la linea *NMI viene utilizzata nei casi di interruzione di emergenza, come una caduta di tensione. Nel Commodore 64, la *NMI è impiegata per uno scopo diverso, e cioè nel circuito per la gestione del tasto Restore.

Quando il tasto Restore viene pigiato, esso attiva il segnale di trigger di una sezione di timer del chip 556. Questo emetterà un segnale che passerà attraverso la porta NOT del chip 7406N. L'uscita di tale porta è connessa alla linea *NMI della 6510 e può causare l'interruzione di tipo *NMI. Notate che il piedino 4 di *NMI è tenuto nello stato alto a +5 volt da un resistore di pull-up, finché non arriva un segnale basso sulla linea *NMI, che attiverà la routine d'interruzione. La linea *NMI è collegata anche ad uno dei CIA 6526. L'azione che ne risulta sarà trattata nel cap. 16 sui CIA.

Indirizzi di vettori

Si è già detto che ciascuna delle tre interruzioni dispone di una routine di programma che viene eseguita non appena la corrispondente interruzione viene abilitata. La 6510 è progettata in modo da poter accedere ad una parte della routine, ma tocca al produttore del computer fornire il resto del programma adatto al particolare computer.

La 6510 è progettata in modo da porre i seguenti indirizzi nel contatore di programma, allorchè un'interruzione viene abilitata. Se *IRQ è abilitata, la 6510 indirizza le due locazioni situate più in alto nella memoria, agli indirizzi 65535 e 65534. Quando viene attivata *RES, sono indirizzate le due locazioni successive, 65533 e 65532. Qualora fosse *NMI a ricevere un segnale basso di abilitazione, sarebbero indirizzate le locazioni 65531 e 65530.

Nel Commodore 64, la ROM del Kernal occupa tali locazioni indirizzate automaticamente. Nel Kernal, queste locazioni contengono byte di dati che non possono essere modificati. Ogni locazione ha un byte, cosicché ogni gruppo di due locazioni costituisce un numero binario di 16 bit. Tale numero viene prelevato dalla 6510 e posto nel contatore di programma. Quest'indirizzo di 16 bit individua la prima locazione del programma di gestione dell'interruzione.

Un termine che potrebbe risultare fuorviante, usato per descrivere la locazioni nella parte più alta della memoria, è *vettore*. Il significato di vettore è semplicemente quello di due locazioni i cui contenuti combinati costituiscono un indirizzo. Per esempio, 65535 e 65534 contengono insieme un indirizzo di vettore. L'intero processo non è dissimile da un gioco di "caccia al tesoro" in cui

vi venga fornito un indirizzo; a tale indirizzo, troverete un altro indirizzo, che vi indicherà la locazione in cui è nascosto il "premio".

Altri piedini

Il piedino 2 della 6510 è un terminale chiamato RDY, che sta per "ready", cioè "pronto". Poiché il nome non contiene l'asterisco come prefisso, il tecnico esperto saprà che la linea RDY viene abilitata da un segnale alto. Poiché la maggior parte dei normali test vengono eseguiti mentre il computer visualizza sullo schermo il cursore lampeggiante, lo stato alto è quello normalmente presente per tenere "pronta" la MPU 6510.

Il piedino RDY fu progettato per consentire alla MPU 6510 di operare in sincronia con un dispositivo di memoria pilotato da un segnale di cadenza molto più lento di quello generato dal clock di 1 MHz del computer. Il piedino RDY sospende le azioni della 6510 quando riceve un valore basso. Non appena il valore basso sarà sostituito da uno alto, la MPU sarà riattivata e riprenderà le operazioni. Questo è il compito del segnale RDY.

Il segnale RDY giunge alla MPU dall'uscita di una delle porte AND del chip 74LS08. Per la maggior parte del tempo, da tale porta esce un valore alto stazionario. Uno dei due ingressi della porta proviene dal piedino *DMA del connettore della cartuccia di espansione. Il segnale *DMA è mantenuto alto dal resistore di pull-up da 3,3K. L'altro ingresso alla porta è il segnale BA ("Bus Available": bus disponibile), proveniente dal chip 82S100. Come implica il nome, BA è attivo alto. L'uscita della porta AND sarà alta quando saranno alti entrambi gli ingressi. La porta continuerà ad emettere un segnale alto fintantoché *DMA e BA resteranno alti. Quando *DMA diventa basso, l'uscita della porta AND diverrà bassa anch'essa: di conseguenza, il valore basso di RDY sospenderà le operazioni della 6510. Il segnale basso *DMA proviene da una periferica attraverso il connettore della cartuccia.

Ci sono sei piedini denominati P5-P0. In effetti, *NMI è P6, mentre RDY è P7, per costituire un byte. Essi appartengono tutti a quello speciale registro di I/O che è già stato menzionato. Tale registro sarà discusso nel prossimo capitolo.

P3 è una linea di controllo della scrittura su cassetta. Essa è collegata all'unità a cassetta, a cui comunica l'istante in cui può aver inizio un'operazione di scrittura. P4 è un'uscita di sensore della cassetta. P5 è l'interruttore di attivazione del motore della cassetta.

I piedini finali della 6510 sono Vcc e la massa. Vcc proviene dall'alimentazione di tensione continua a +5 V. Questa dispone di

un filtro e di un condensatore di "bypass" nella linea che conduce alla MPU. Il filtro è un condensatore da 10 µF, 25VL, mentre il condensatore di bypass è da 0,47 µF. Il filtro serve ad attenuare il disturbo in alternata a 50 Hz, mentre il condensatore di bypass serve ad eliminare gli impulsi di rumore a frequenze più elevate.

Test

Come l'attore protagonista nel "dramma" dell'elaborazione dei dati, quando la MPU viene a mancare, il computer non va più avanti. Il più delle volte, un guasto nella MPU fa cessare qualsiasi attività di elaborazione. In alcuni casi, un difetto potrebbe consentire al computer di compiere certe funzioni, ma impedirebbe selettivamente altre operazioni. Se riuscite ad individuare le operazioni che vengono impedite selettivamente, potreste risalire all'origine del difetto.

Fortunatamente, un guasto della MPU in genere, e della 6510 in particolare, è un evento piuttosto raro. Una volta che la 6510 sia stata installata sulla piastra del circuito stampato e abbia superato il controllo di qualità in fabbrica, essa si sarà dimostrata altamente affidabile. Ciò non significa che non potrà mai verificarsi un guasto nella MPU, ma bensì che risulta più conveniente controllare prima gli altri chip.

Qualora sospettaste la presenza di un guasto nella MPU, il test migliore consisterebbe nel sostituire il chip 6510 con uno nuovo. Ciò potrebbe non essere molto pratico, a meno che non disponiate del chip sostitutivo o di un secondo C-64 per poter fare la prova. Per quanto ne sappia io, l'unica possibilità di reperire il chip è quella di rivolgersi al servizio di assistenza della Commodore. Il chip 6510 è di esclusiva proprietà della Commodore, che ne possiede tutti i diritti. Non mi risulta che la 6510 sia disponibile presso altre società. Per fortuna, il chip 6510 è molto affidabile.

Se volete eseguire un test sul chip, il diagramma dei punti di test della 6510, illustrato in fig. 176, mostra lo stato che dovrebbe essere presente su ciascun piedino. I test sono stati effettuati sul mio C-64. Il computer era alimentato, e la scritta READY era visualizzata insieme col cursore lampeggiante. Questa è una buona condizione per il computer durante i test sui piedini dei chip. Tutti i diagrammi dei punti di test per i vari chip sono stati realizzati nelle medesime condizioni.

Il chip in esame può considerarsi a posto quando tutti i valori degli stati di tensione letti sui piedini coincidono con quelli riportati nel relativo diagramma. Qualora venisse riscontrata qualche

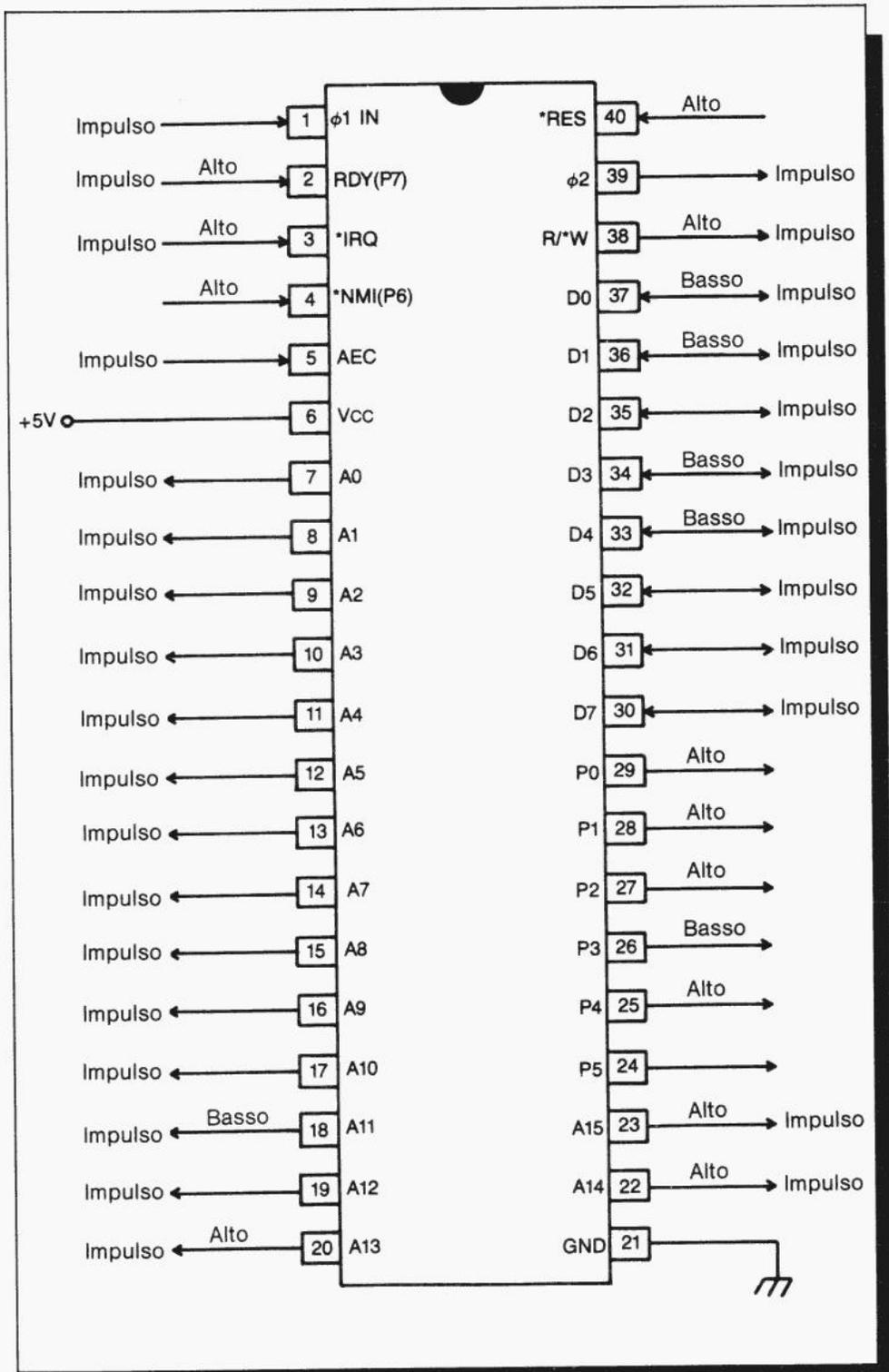



Figura 176. Questo diagramma dei punti di test della configurazione fisica della 6510 illustra gli stati degli ingressi, delle uscite ed le condizioni che dovrebbero essere rilevate da una sonda logica, nel momento in cui il C-64 è stato acceso ed è in attesa che sia pigiato un tasto.

discrepanza, ci sarebbe un sintomo di guasto, che richiederebbe ulteriori esami.

Per controllare rapidamente la 6510, dovrebbero tornare utili lo schema elettrico ed il diagramma dei punti di test. Notate che il diagramma illustra la piedinatura del chip, di cui potreste servirvi in via preliminare per un controllo rapido. Qualora rilevaste qualche discordanza sui piedini, potreste ricorrere allo schema elettrico per risalire all'origine dei segnali.

Come regola pratica, il chip della 6510 presenta impulsi su tutti i piedini di uscita degli indirizzi e su tutti i piedini di dati bidirezionali. Sono presenti impulsi anche all'ingresso di clock Ø0 ed all'uscita di clock Ø2.

Ognuno dei tre ingressi d'interruzione dovrebbe trovarsi nello stato alto. Essi sono tenuti in tale stato finché non vengano abilitati, nel qual caso ricevono un segnale basso; tuttavia, nelle normali condizioni stazionarie, essi sono nello stato alto. In condizioni stazionarie, potrete aspettarvi di trovare un segnale alto quando il nome del piedino ha un asterisco come prefisso, ed un segnale basso quando tale asterisco manca.

Tuttavia, questa non è una regola immutabile. Per esempio, benché RDY non abbia un asterisco, la lettura del piedino mostra che esso si trova nello stato alto. Ciò è dovuto al fatto che tale segnale è abilitato mentre il computer sta usando la 6510, come in condizioni stazionarie. Per disattivare la 6510, il piedino RDY dev'essere disabilitato da un segnale basso proveniente da una periferica attraverso la linea *DMA. Siate consapevoli di queste eccezioni alla regola sugli stati alto e basso; altrimenti, potreste intraprendere una sterile "caccia alle streghe".

Nella modalità di lettura, La linea R/*W è tenuta nello stato alto. Tale linea si trova nello stato basso solo nel caso di un'operazione di scrittura. Ovviamente, Vcc dev'essere sempre nello stato alto, ed il piedino di massa, o terra, sempre nello stato basso. Se così non fosse, avreste scoperto un indizio che potrebbe essere la causa di qualsiasi malfunzionamento.

13

LE MAPPE DI MEMORIA

Il microprocessore 6510 ha 16 bit nel suo contatore di programma. Con 16 bit si possono indirizzare 64K di memoria. Comunque, ci sono più di 64K locazioni nei chip del computer. Solo negli otto chip 4164 della RAM ci sono 64K locazioni. Oltre a queste, ci sono 8K locazioni nella ROM del BASIC, 8K nella ROM del Kernal, e 4K nella ROM dei caratteri. Inoltre, il computer è in grado di contattare altre 4K locazioni dei dispositivi di I/O e 1K della RAM dei colori. In totale, ci sono 85K locazioni con cui il microprocessore è in grado di entrare in contatto. Chiaramente, la MPU 6510 deve ricorrere a qualche "trucco" di indirizzamento per poter contattare tutte queste locazioni di memoria.

Il "trucco" sta nel fatto che la 6510 stabilisce un certo numero di mappe di memoria differenti. Osservate la fig. 177. Ad ogni versione della mappa sono assegnati 64K del totale di 85K. Il microprocessore usa le differenti versioni della mappa per svolgere vari compiti. Inoltre, durante l'esecuzione di un programma, la 6510 è in grado di commutare tra le varie mappe. Ci sono otto diverse configurazioni facilmente distinguibili della mappa di memoria.

La porta di I/O

La chiave" che consente di realizzare la commutazione tra le mappe di memoria è la porta di I/O di cui è provvista la 6510. Tale porta, illustrata in fig. 178, è un registro da 8 bit. Due bit sono già stati discussi nel capitolo precedente. Si tratta dei piedini 4 e 2 delle connessioni *NMI e RDY, rispettivamente. Queste due funzioni

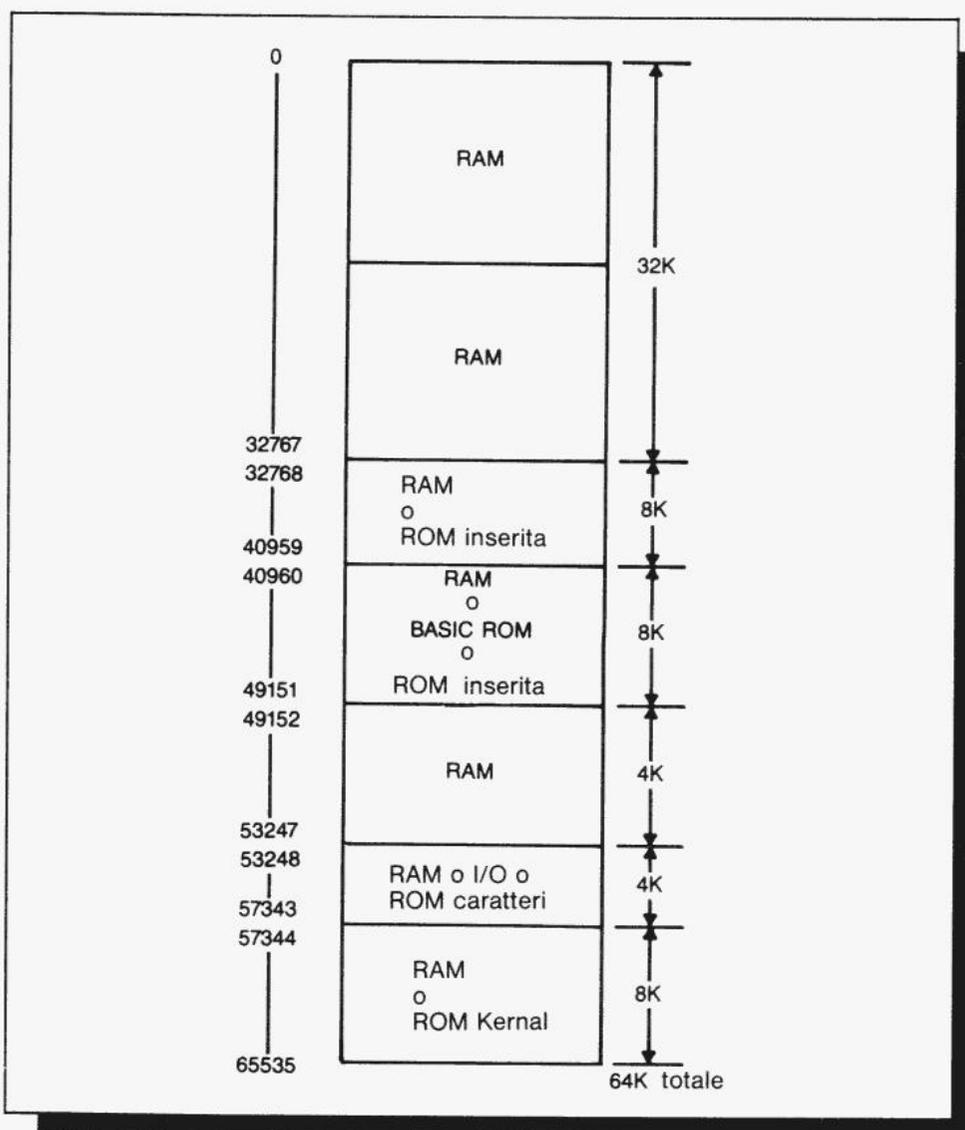



Figura 177. Le 64K locazioni di memoria che la 6510 è in grado di indirizzare contengono 85K di RAM, ROM e I/O. Alcune locazioni svolgono funzioni doppie o triple.

non hanno molto a che fare con l'indirizzamento. Esse sono state poste nei bit 7 e 6 perché altrimenti tali bit sarebbero rimasti inutilizzati. In tal modo, i piedini sono utilizzati in modo prezioso.

Anche i bit 5, 4 e 3 hanno poco a che fare con l'indirizzamento. Questi tre bit sono connessi ai piedini 24, 25 e 26 della MPU 6510. Ognuno di essi è una linea di controllo dell'unità a cassetta.

Sono i bit 2, 1 e 0 ad essere impiegati nel metodo di gestione della memoria. Essi sono mostrati in fig. 178 come piedini 27, 28 e 29. Da tali piedini escono i segnali *CHAREN, *HIRAM e *LORAM. Ognuno dei tre piedini è connesso all'alimentazione a +5 volt at-

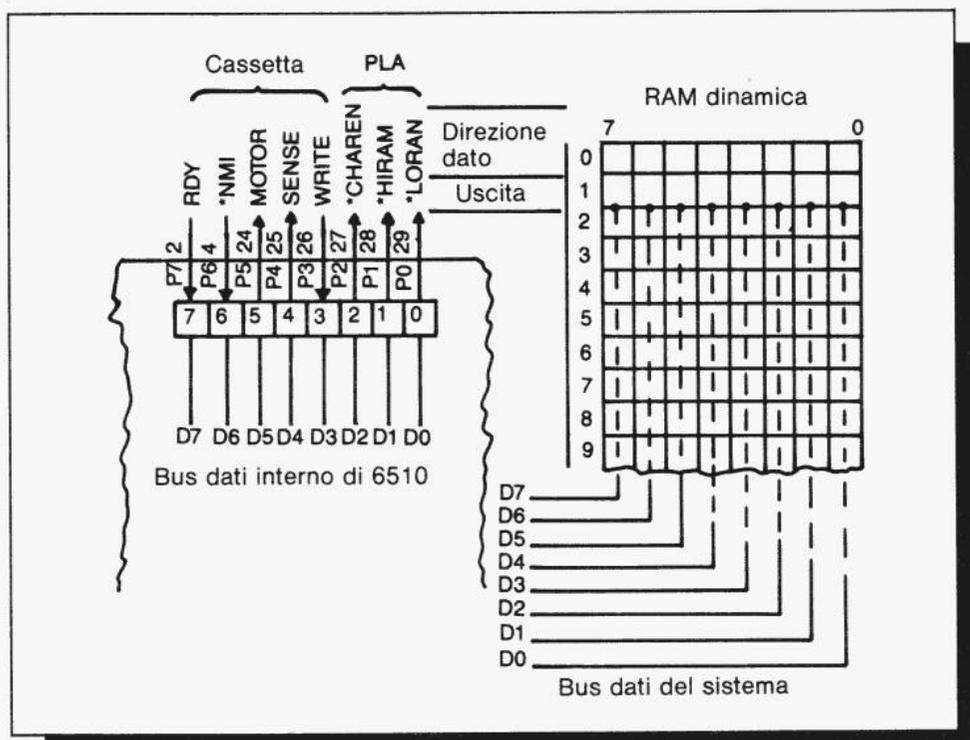



Figura 178. La porta di I/O interna alla 6510 opera direttamente con le locazioni 0 e 1 della RAM, proprio come se esse fossero all'interno della 6510. La locazione 0 della RAM è il registro di direzione del dato; la locazione 1 della RAM è il registro di uscita periferica; e P7-P0 interne alla 6510 sono le linee del buffer di uscita periferica. Le periferiche contattate sono la cassetta e la PLA.

traverso un resistore di pull-up da 3,3K. Ciascun piedino viene mantenuto nello stato alto ed assume lo stato basso solo quando emette il rispettivo segnale.

I tre segnali giungono ai piedini 6, 7 e 8 del chip 82S100 della PLA. In tale chip, essi saranno combinati con altri segnali, al fine di configurare le differenti versioni della mappa di memoria. Due segnali siffatti (*EXROM e *GAME) provengono dal connettore della cartuccia di espansione. Essi saranno discussi ulteriormente in seguito.

La fig. 178 mostra due registri: il registro della direzione del dato (DDR) ed il registro di uscita (OR). Entrambi sono connessi al bus di dati del sistema.

Nessuno dei due registri suddetti esiste nella 6510; bensì, essi si trovano nei chip della RAM alle locazioni con indirizzi decimali 0 e 1. L'indirizzo 0 corrisponde al registro di direzione del dato, mentre all'indirizzo 1 si trova il registro di uscita. Poiché il bus di dati interno ed il bus di dati del sistema sono interconnessi, i suddetti registri si comportano come se fossero interni alla 6510. Ci sono cir-

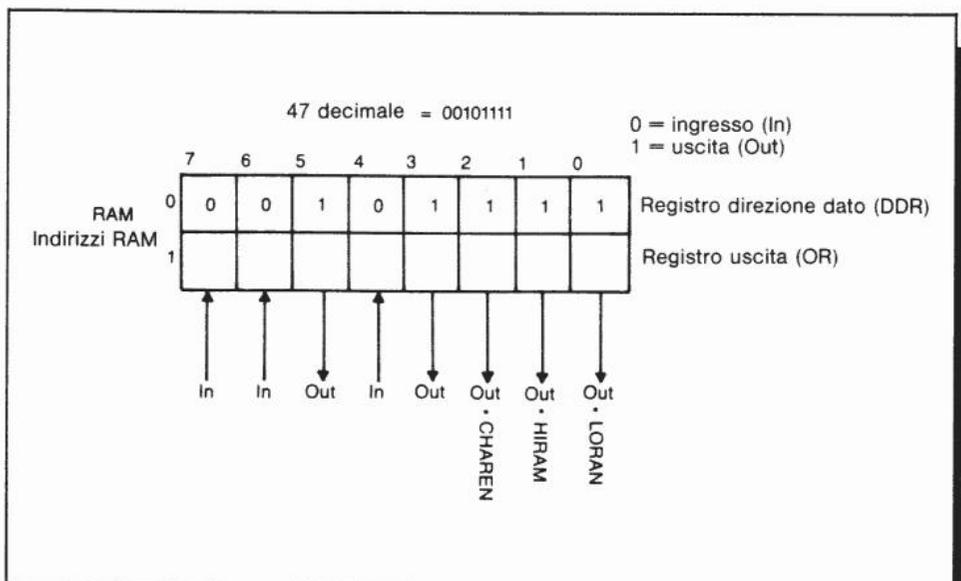



Figura 179. Se programmate a 1 un bit nel DDR, il corrispondente bit nell'OR diviene una porta di uscita di un solo bit. Se programmate a 0 un bit nel DDR, il corrispondente bit nell'OR diviene una porta d'ingresso di un solo bit. Il punto di vista è quello della 6510, mentre il resto del computer viene considerato come una periferica.

cuiti nella 6510 che controllano le due locazioni come se fossero nel microprocessore. Tali locazioni non sono indipendenti dalla MPU come il resto della RAM.

La porta di I/O della 6510 si comporta allo stesso modo delle altre porte di I/O nel computer. I dettagli sull'azione delle porte saranno discussi nel cap. 16. Come apprenderete in tale capitolo, i registri per la direzione del dato controllano la direzione del segnale che attraversa i registri di uscita. La porta di I/O della MPU agisce nello stesso modo.

Il DDR può essere programmato bit per bit. I bit del DDR sono accoppiati coi rispettivi bit nell'OR controllato dal DDR. Cioè, il bit 0 del DDR è collegato al bit 0 dell'OR; il bit 1 del DDR è collegato al bit 1 dell'OR; e così via, fino al bit 7, come si può vedere in fig. 179.

Se programmate a 1 un bit del DDR, il corrispondente bit nell'OR diviene una porta di uscita da un solo bit; invece, programmando con 0 un bit del DDR, il bit corrispondente nell'OR diviene una porta d'ingresso di un solo bit. Il punto di vista è quello della MPU: quando un bit è di uscita, esso esce dalla MPU e viene inviato al resto del computer; un bit di ingresso è un bit che entra nella MPU, provenendo dal resto del computer.

Una porta da un solo bit fa passare una sola linea. Questo registro di I/O è in grado di far passare otto linee di segnale. All'accensione del C-64, il sistema viene predisposto all'esecuzione del BA-

SIC. Questa è la mappa di memoria prefissata, o di "default". (Il termine "default" indica lo stato assunto dal computer automaticamente.) Per far commutare il sistema ad un'altra configurazione della mappa di memoria, la porta di I/O dev'essere programmata di conseguenza. Per la mappa prefissata, il sistema operativo utilizza una routine per programmare la porta di I/O all'accensione.

La mappa prefissata, o di "default"

All'accensione del C-64, il sistema operativo invia i bit all'indirizzo decimale 0, cioè al DDR. Esso invia otto bit tramite le linee di dati D7-D0. I bit 7 e 6 ricevono entrambi il valore 0. Ciò definisce *NMI e RDY come linee di ingresso. Ciò ha poco a che fare con la mappa di memoria, ma tali bit si trovano nel registro OR. In tal modo, qualora si presentasse un segnale *NMI o RDY, la porta di ingresso lo accetterebbe e lo invierebbe alla 6510 per l'elaborazione.

Contemporaneamente, il Kernal invia i segnali 1, 0, 1 ai bit 5, 4, e 3 del DDR, rispettivamente. Ciò configura i bit corrispondenti nell'OR come uscita, ingresso, uscita. Queste tre linee sono l'interruttore del motore dell'unità a cassetta, la linea di sensore dello stato della cassetta e la linea di scrittura sulla cassetta. Il circuito del sensore è in attesa di un segnale per rispondere; le altre due linee sono uscite che servono ad attivare o disattivare l'unità a cassetta e a scrivere sulla cassetta.

Queste sono funzioni utili della porta, ma non hanno una stretta relazione con l'operazione di gestione della memoria. Invece, gli ultimi tre bit (0, 1 e 2) servono a tale scopo. Ciascuno dei tre bit 0, 1 e 2 del DDR riceve un valore 1 dal Kernal. Ciò definisce come uscite i corrispondenti tre bit nell'OR. La 6510 è in grado di definire la mappa di memoria da usare inviando 1 o 0 a queste tre uscite della porta.

Segnali di I/O

Dalla linea *LORAM, riferita impropriamente alla parte bassa della RAM ("low RAM"), esce il bit 0 del registro OR. In realtà, poiché tale registro è interno alla MPU 6510, il segnale *LORAM esce

dal piedino 19 del microprocessore. Fate riferimento allo schema principale numero 11 nell'appendice.

Per il BASIC, tale linea è alta. Essa entra nel chip 82S100 della PLA al piedino 8 (I1). Dopo qualche elaborazione, il segnale lascia la PLA uscendo dal piedino 17 (F1), come un segnale basso sulla linea chiamata *BASIC. Tale linea è connessa al piedino *CS della ROM del BASIC da 8K. Il segnale basso abilita il chip, ed esso rimane in tale stato per tutta la durata della modalità BASIC prefissata.

Qualora il segnale *BASIC dovesse portarsi nello stato alto, la ROM del BASIC sarebbe disabilitata e le operazioni del BASIC cesserebbero, dal momento che gli 8K del chip sarebbero "scomparsi" dalla mappa di memoria. Quando la ROM del BASIC non è disponibile, la mappa di memoria assume una configurazione diversa da quella prefissata.

La linea *HIRAM viene impropriamente riferita alla parte alta della RAM ("high RAM"). Il segnale lascia il bit 1 del registro OR attraverso il piedino 28 della MPU. Esso va direttamente al piedino 7 (I2) della PLA. Il segnale ha un valore alto quando esce dalla MPU ed un valore basso all'uscita della PLA. Esso esce dal piedino 16 (F2) della PLA come linea *KERNAL, e viene quindi avviato al piedino *CS, l'abilitazione del chip della ROM del Kernal da 8K.

Se il segnale *HIRAM diventa basso, allora un segnale alto sarà applicato dalla PLA all'ingresso *CS del Kernal. Quando ciò accade, gli 8K del Kernal saranno "cancellati" dalla mappa di memoria e "sconnessi" dal circuito; in tale condizione, la 6510 non sarà in grado di indirizzarli. Avrà avuto luogo una riconfigurazione della mappa di memoria, in cui la ROM del Kernal non sarà più uno dei residenti.

La linea *CHAREN ha origine nella 6510 ed esce dal piedino 2 del registro OR. Essa viene impropriamente riferita alla ROM del generatore di caratteri. Uscendo dal piedino 27 (P2) della MPU, entra direttamente nei piedini 6 e 13 della PLA. Notate che queste tre linee di controllo sono tutte connesse a +5 volt attraverso tre resistori di pull-up da 3,3K. Ciascuna delle tre linee è normalmente alta. Il segnale *CHAREN è alto all'entrata nella PLA.

Il segnale *CHAROM esce dalla PLA dal piedino 15 (F3). Il generatore di caratteri si comporta in modo opposto rispetto alle altre ROM. Il generatore di caratteri, che non è utilizzato tanto spesso durante l'esecuzione di un programma, non viene incluso nella mappa di memoria prefissata. Quando *CHAREN è alto, la ROM dei caratteri non è inclusa nella mappa; solo quando il segnale *CHAREN riceve un valore basso, alla ROM dei caratteri viene assegnato uno spazio nella mappa di memoria.

Ci sono altre due linee che svolgono una funzione nella configurazione delle differenti mappe di memoria. Entrambe le linee

escono dal connettore della cartuccia di espansione. Esse sono denominate *GAME e *EXROM. La parola GAME si riferisce ovviamente a qualche cartuccia di giochi che potrebbe essere inserita nell'alloggiamento. Il nome EXROM deriva da "external ROM", cioè ROM esterna. La maggior parte delle cartucce sono costituite da chip di ROM.

Le due linee sono mantenute nello stato alto quando non sono usate. Esse sono connesse a +5 volt tramite un paio di resistori di pull-up da 3,3K.

Queste cinque linee di controllo costituiscono una specie di bus di dati. Le tre linee provenienti dalla 6510, *LORAM, *HIRAM e *CHAREN, sono trattate come uscite singole. Esse non arrivano come membri del normale bus di dati D7-D0. Questo è il motivo della presenza del registro speciale di I/O nella 6510.

Le due linee provenienti dalla cartuccia di espansione sono segnali associati, collegati anch'essi al decodificatore della PLA. Grazie alle cinque linee, la MPU 6510 è in grado di gestire 85K locazioni di memoria, anche se può indirizzarne solo 64K.

Piani di memoria

La mappa di memoria nel Commodore 64 è organizzata in due "piani". Il piano inferiore è lungo 64K byte ed è costituito dagli otto chip 4164 della RAM dinamica. Gli indirizzi della RAM sono compresi tra 0 e 65535, in decimale. La MPU 6510, tramite le 16 linee di indirizzo, è in grado d'indirizzare facilmente ciascuna di tali locazioni.

Questo piano non costituisce una lunga distesa ininterrotta, ma bensì è suddiviso in pezzi. Ogni pezzo è definito pagina. Ciascuna

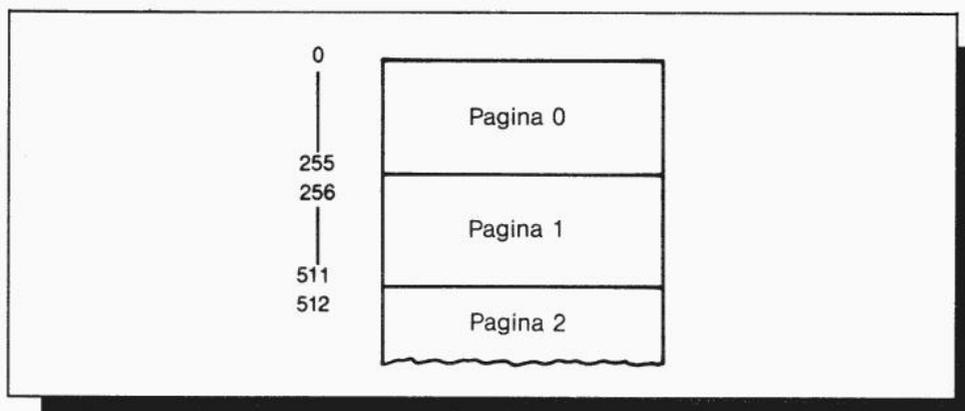



Figura 180. La struttura della mappa di memoria consiste di 256 pagine di 256 locazioni ognuna.

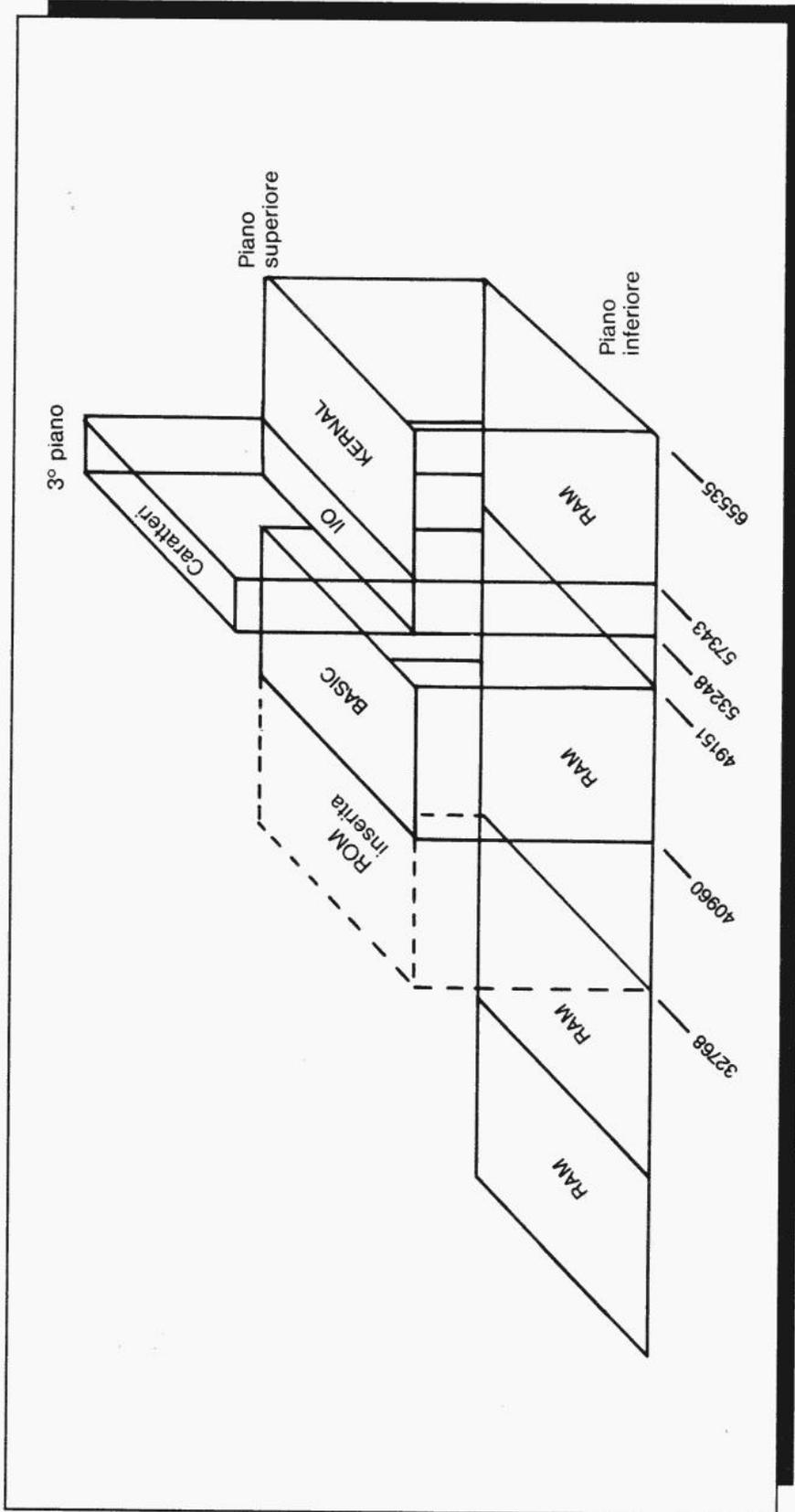



Figura 181. Nella memoria sono installate 85K locazioni, tra il piano inferiore e quelli superiori. Il piano inferiore contiene la RAM da 64K. Il secondo piano contiene gli indirizzi della ROM del BASIC, della ROM del Kernal e di I/O. La ROM dei caratteri risiede al terzo piano, sopra le locazioni di I/O.

pagina è lunga 256 byte. Ci sono pertanto 256 pagine nel totale di 65536 byte (256 x 256 = 65536). Questa suddivisione della memoria in pagine è importante per un programmatore, che non deve varcare i confini di una pagina in certe situazioni di programmazione. La fig. 180 illustra l'organizzazione in pagine della memoria.

Il piano superiore è il luogo in cui sono installati i restanti chip di memoria. Esso contiene i restanti 21K del totale di 85K. Gli indirizzi del piano superiore corrispondono a quelli del piano inferiore. In decimale, essi variano da 32768 a 65535. Si tratta di una disposizione di tipo "duplex", in quanto c'è una condivisione di indirizzi tra i chip del piano superiore e quelli del piano inferiore. Comunque, i chip del piano superiore non esauriscono tutti gli indirizzi: molte locazioni disponibili sono "disabitate".

Se esaminate l'occupazione del piano superiore in fig. 181, non ci sono locazioni occupate fino all'indirizzo 40960. A tale indirizzo, si trova il primo byte della ROM del BASIC. Questo chip occupa le locazioni fino all'indirizzo 49151, per un totale di 8K locazioni. Procedendo lungo il piano superiore, la successiva area di chip è quella di I/O, che inizia all'indirizzo 53248. Uno sguardo più ravvicinato all'area di I/O in fig. 182 rivela che essa inizia col VIC II. I suoi indirizzi variano da 53248 a 53294, in corrispondenza dei 47 registri del VIC.

Proseguendo nel piano superiore, si trovano i successivi indirizzi, appartenenti al chip del SID: da 54272 a 55295, per un totale di 1024 locazioni. Il chip della RAM dei colori occupa 1K di locazioni contigue, dall'indirizzo 55296 fino al 56319.

La successiva area di chip è per gli indirizzi dei due CIA. Lo spazio di indirizzi varia da 56320 a 56831. Installata a ridosso dell'intera area di I/O da 4K, in una specie di terzo piano, si trova la ROM dei caratteri. I due livelli impiegano entrambi il medesimo spazio di indirizzi. Come già menzionato, la ROM dei caratteri non viene contattata spesso, contrariamente ai chip di I/O, che utilizzano le suddette locazioni per la maggior parte del tempo.

Il chip finale sul piano superiore (fig. 181) è la ROM del Kernal, che occupa le locazioni dalla 57344 fino alla 65535, per un'estensione di 8K.

La suddivisione in pagine si applica anche al piano superiore. Tramite un'opportuna manipolazione, gli indirizzi dei chip appena descritti possono essere commutati per vari scopi di programmazione. Ogni gruppo di 64 pagine costituisce una sezione di memoria. Si deve far attenzione quando gli indirizzi vengono commutati. Si otterrebbe un comportamento instabile qualora un chip fosse assegnato alla sezione sbagliata o capitasse a ridosso di due sezioni. Comunque, ciò riguarda il programmatore, e non il tecnico addetto alla riparazione del computer.

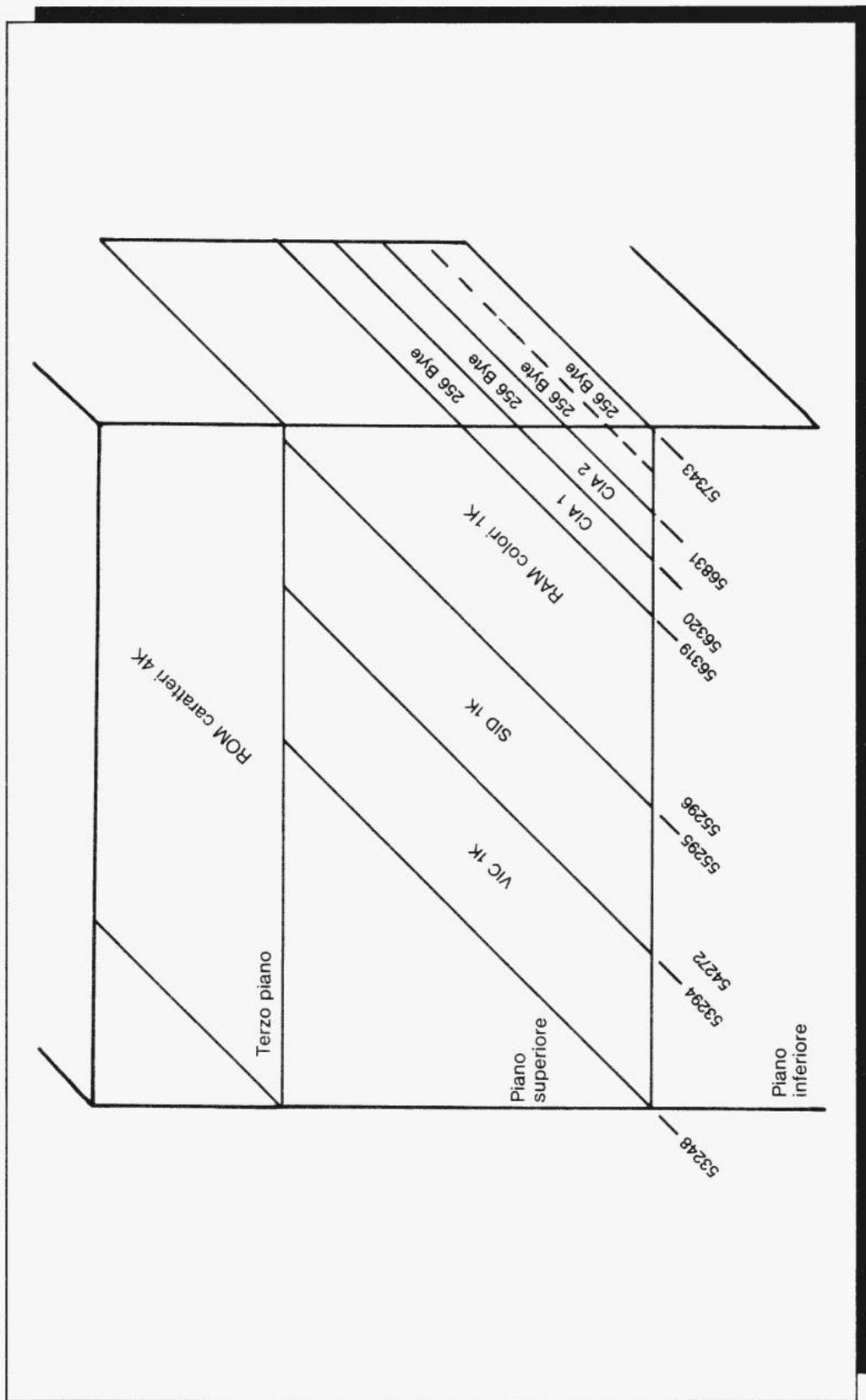



Figura 182. Un'ingrandimento degli indirizzi di I/O 53248-57343 mostra il VIC, il SID, la RAM dei colori, ed i CIA 1 e 2. Al termine dell'area di I/O, ci sono due zone inutilizzate di 256 byte ciascuna.

Oltre ai componenti sui vari piani, la mappa di memoria può avere alcuni altri residenti. Si tratta di dispositivi esterni, quali le ROM delle cartucce, che entrano in contatto col computer tramite l'apposito connettore sulla piastra del circuito stampato. Una cartuccia da 8K può essere ospitata in un'area vuota del piano superiore, alle locazioni comprese tra gli indirizzi 32767 e 49151. Quando una di tali ROM è inserita, la ROM del BASIC viene disabilitata. In tali circostanze, il BASIC non è necessario.

Lettura e scrittura sui piani di memoria

Poiché i due piani condividono i medesimi indirizzi, è possibile confondersi. Il piano superiore potrebbe essere letto quando sono richiesti i dati del piano inferiore, oppure una scrittura potrebbe avvenire sul piano inferiore mentre quello superiore era il piano realmente desiderato. Ci sono alcune regole per risolvere tale problema.

Innanzitutto, ci sono otto configurazioni possibili della mappa di memoria. Alcune di esse sono più convenienti per certi tipi di elaborazione, mentre altre configurazioni servono per altri scopi. Voi dovete essere consapevoli dei chip attivi in una certa configurazione.

Per esempio, la cosiddetta mappa di memoria di "default" (cioè quella prefissata, stabilita automaticamente all'accensione) è illustrata in fig. 183. Le locazioni della RAM iniziano dall'indirizzo 0 e si estendono per 40K. Ci sono due sezioni da 16K ciascuna ed una sezione da 8K. Tutte queste locazioni sono situate nel piano inferiore della RAM, e non c'è alcun chip sopra di esse nel piano superiore.

I successivi 8K della mappa sono occupati dalla ROM del BASIC. Tale ROM viene abilitata dal segnale *BASIC uscente dalla PLA. La ROM del BASIC è installata nel piano superiore, sopra 8K locazioni di RAM. Quando la ROM è abilitata, sarà essa a rispondere ad un'operazione di lettura. La ROM ha priorità sulla RAM quando è abilitata.

Un fenomeno interessante si presenterebbe qualora cercaste di scrivere nella ROM. Naturalmente, cercare di scrivere nella ROM è solo una perdita di tempo, poiché una ROM non può ricevere alcun dato e memorizzarlo. La ROM è infatti un dispositivo di sola lettura. Comunque, le ROM nel C-64 si trovano al secondo piano, al di sopra delle locazioni della RAM con i medesimi indirizzi.

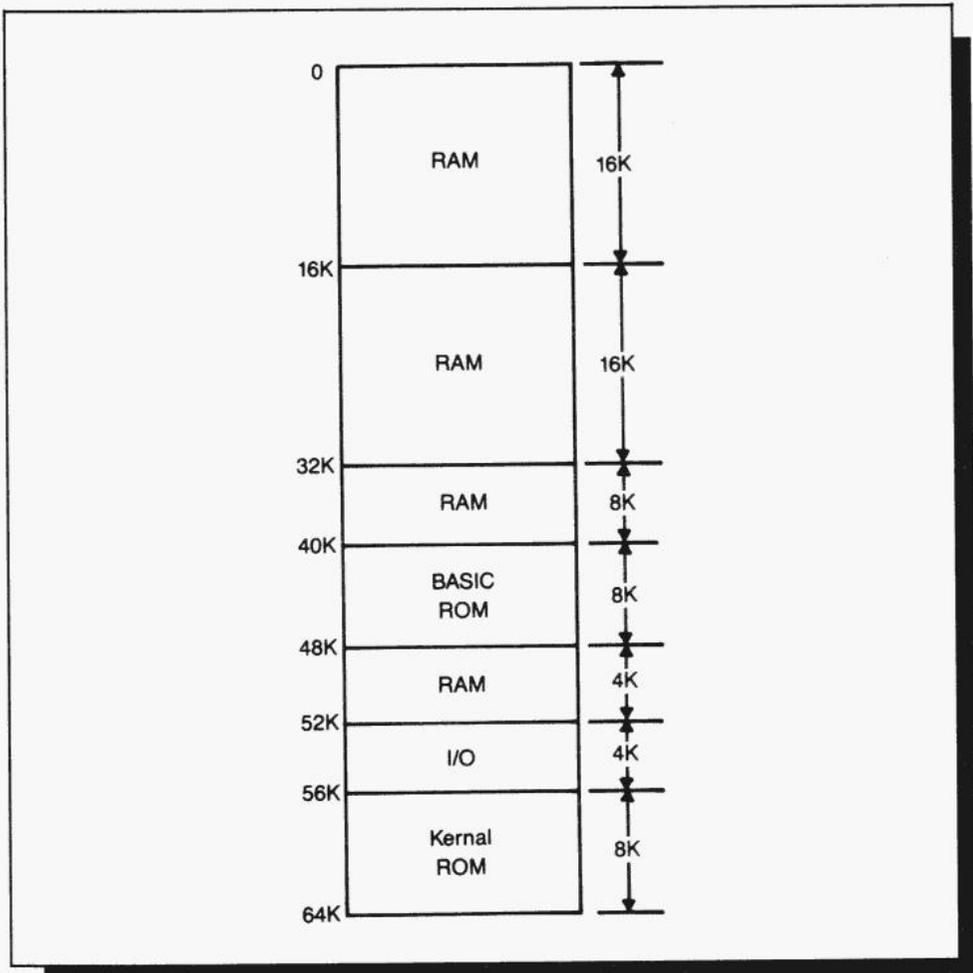



Figura 183. La mappa di memoria di default ha fino a 40K di RAM. Poi viene la ROM del BASIC, seguita da altra RAM. Dopodiché, ci sono gli indirizzi di I/O. Il chip finale rappresentato sulla mappa è la ROM del Kernal.

Qualora cercaste di scrivere nella ROM, qualsiasi dato "scivolerebbe" sotto la ROM e sarebbe memorizzato nella locazione della RAM avente il medesimo indirizzo. Tuttavia, i dati scritti in questo modo non potranno essere letti fintantoché è abilitata la ROM; possono però essere letti se la ROM viene disabilitata. Questo "trucco" di memorizzazione potrebbe rivelarsi utile durante certe situazioni di programmazione.

I successivi 4K della mappa sono occupati da un buffer di RAM. Tale buffer è situato sul piano inferiore. I 4K successivi sono riservati ai chip di I/O situati al di sotto della ROM dei caratteri. Gli ultimi 8K dei 64K sono riservati alla ROM del Kernal.

La mappa di default viene predisposta dal sistema operativo del C-64 all'accensione. La ROM del piano superiore ed i chip di I/O sono progettati in modo da essere prioritari rispetto alla ROM che

si estende per 64K nel piano inferiore. Per selezionare la configurazione della mappa di default, tutto ciò che si richiede è l'abilitazione della ROM o dei chip di I/O. La RAM avrà cura di sé stessa. Tale configurazione sarà selezionata automaticamente quando sono abilitati la ROM del BASIC, le 4K locazioni di I/O, e la ROM del Kernal.

La PLA ha il compito di abilitare e disabilitare le tre ROM tramite i segnali *BASIC, *KERNAL e *CHAROM. Il segnale *CHAROM si limita semplicemente ad aggiungere ed eliminare la ROM dei caratteri dalla mappa di memoria quando qualche carattere dev'essere memorizzato nella RAM per motivi di programmazione. I segnali *BASIC e *KERNAL abilitano le due rispettive ROM nella mappa di memoria; oppure le disabilitano, allorché la RAM situata nel piano inferiore ai medesimi indirizzi debba essere letta o scritta.

Per installare la mappa di default, il sistema operativo deve abilitare la ROM del BASIC e del Kernal. Inoltre, dovrà accertarsi che i segnali di abilitazione del connettore della cartuccia di espansione, *GAME e *EXROM, non siano attivi. Questi due segnali sono inattivi fintantoché vengono tenuti nello stato alto dai loro resistori di pull-up collegati a +5 volt; in tale stato, essi inviano un codice 1 alla PLA.

Quattro segnali sono richiesti per configurare una mappa di memoria; si tratta di segnali di ingresso alla PLA: *LORAM, *HIRAM, *GAME e *EXROM. Quando questi segnali sono tutti alti, la mappa di default sarà selezionata automaticamente, abilitando le ROM del BASIC e del Kernal.

I suddetti quattro segnali sono decodificati nella PLA per rendere alti i segnali *BASIC e *KERNAL che abilitano le rispettive ROM. Inoltre, i quattro valori alti rendono alto il segnale I/O uscente dalla PLA. Ciò abilita il chip decodificatore 74LS139, che invia i segnali di uscita *CIA1 e *CIA2: questi abilitano i CIA nello spazio di 4K di I/O.

Per riassumere, il sistema operativo predispone automaticamente la mappa di memoria di default (prefissata), facendo diventare alti i quattro segnali di abilitazione della mappa. Vengono così abilitate le ROM del BASIC e del Kernal. Inoltre, si abilitano i due CIA nello spazio di I/O di 4K.

Altre mappe possibili

La mappa di default (prefissata) è quella più utilizzata. Essa viene predisposta automaticamente e non richiede alcuna particolare programmazione. Ci sono anche altre configurazioni della mappa

di memoria che possono essere selezionate automaticamente. Ciò accade quando inserite una cartuccia o nell'interfacciamento con altri dispositivi. Inoltre, esistono mappe configurabili dai programmatori in linguaggio macchina per produrre una programmazione speciale. Per riparare il C-64, basterà conoscere le varie configurazioni possibili per qualsiasi scopo.

Le varie configurazioni della mappa di memoria sono prodotte modificando gli stati dei quattro segnali di ingresso alla PLA. Questi quattro segnali sono i configuratori della mappa: a seconda della disposizione dei valori alto e basso, sono prodotte le varie configurazioni.

In che modo si possono modificare gli ingressi alla PLA per produrre le varie configurazioni della mappa di memoria? Non ci sono linee di bus di dati, né d'indirizzo, che conducano alla PLA i valori alti e bassi dei bit di ingresso. Un'occhiata allo schema elettrico rivela che il segnale *LORAM proviene dal piedino 29 (P0) del microprocessore; il segnale *HIRAM arriva alla PLA dal piedino 28 (P1). Questi sono i piedini delle linee di uscita dei bit 0 e 1 del registro di I/O nella MPU 6510. Essi sono situati nella locazione 1 della RAM. Riesaminate la fig. 28.

La locazione 0 della RAM è il registro della direzione dei dati (DDR), che configura la locazione 1. Ci sono valori alti nei bit 0 e 1 del DDR. Pertanto, i bit 0 e 1 del registro di uscita (OR) definiscono linee di uscita. Queste sono connesse tramite alcuni buffer alla PLA, a cui giungono come linee *LORAM e *HIRAM.

Pertanto, la locazione 1 della RAM diviene una porta di uscita verso la PLA. Qualsiasi valore alto o basso contenuto nei bit 0 e 1 dell'accumulatore può essere scritto nella locazione 1 della RAM. Essi saranno trasferiti fuori da tale locazione e diverranno i segnali *LORAM e *HIRAM. Questi saranno condotti fino alla PLA, in cui attiveranno un codice. In tal modo, può essere configurata una qualsiasi delle sette possibili mappe di memoria.

Per esempio, supponete di rendere *LORAM alto e *HIRAM basso. Sia *GAME che *EXROM resteranno nello stato alto. L'unica differenza con la mappa di default è lo stato basso di *HIRAM; tuttavia, ciò produce un effetto notevole. Un valore basso di *HIRAM disabilita sia la ROM del BASIC che quella del Kernal. I chip di I/O restano abilitati ed attivi.

Con l'esclusione delle ROM del BASIC e del Kernal dalla configurazione, i loro indirizzi sono riferiti alle locazioni della RAM nel piano inferiore. La mappa sarà quindi tutta di RAM, tranne i 4K di I/O riservati ai CIA.

Nello stesso modo, si possono produrre le altre configurazioni di memoria. Ce n'è una che si limita a disabilitare la ROM del BASIC, ma lascia attive la ROM del Kernal e la sezione di I/O. Ciò vie-

ne conseguito rendendo *LORAM basso e *HIRAM alto. I segnali della cartuccia resteranno alti. Un'ulteriore configurazione disabilita tutto il piano superiore, non lasciando altro che i 64K di RAM nel piano inferiore. Per questa configurazione, tutti i quattro segnali sono resi bassi.

Le restanti quattro configurazioni si presentano quando vengono inserite le cartucce. La ROM della cartuccia di espansione del BASIC forza un valore basso su *EXROM, ma gli altri tre segnali restano alti.

Impiego di PEEK e POKE con la mappa di memoria

Quando il computer utilizza la mappa di default, esso obbedirà ai comandi del BASIC o risponderà alle richieste di funzioni. Durante la ricerca dei guasti, in una grande percentuale dei casi, potrete servirvi del BASIC. Ovviamente, nei casi in cui il computer non dà alcun segno di vita, il BASIC non sarebbe disponibile.

Quando potete farne uso, le istruzioni PEEK e POKE possono agire come una sonda. Tramite PEEK, potrete leggere il contenuto di qualsiasi locazione nella mappa di memoria. Tramite POKE, potrete scrivere un dato in qualsiasi locazione della RAM o in qualsiasi indirizzo delle porte di I/O. PEEK è una funzione, il cui risultato è un numero binario di otto bit che si trova memorizzato in una locazione specificata della RAM o della ROM. Tale numero sarà codificato in decimale e visualizzato sullo schermo. Il comando POKE vi consente di scrivere un numero binario di 8 bit in qualsiasi locazione della RAM. Dovrete inserire il codice decimale del numero binario, ed il comando decodificherà il numero decimale ed installerà i bit nella locazione specificata.

Come già menzionato, qualora tentaste di scrivere un dato in una locazione della ROM, i bit del dato sarebbero scritti nella locazione della RAM situata nel piano inferiore ed avente il medesimo indirizzo. Dopodiché, se tentaste di leggere tale locazione, ottereste i bit della ROM, e non quelli della RAM. Tutti questi fatti si riferiscono al funzionamento "normale" del C-64: qualsiasi discrepanza in questo comportamento sarebbe sintomo di un guasto.

Non potete far eseguire PEEK o POKE su un chip che non sia residente nella mappa di memoria. Potete solo leggere (PEEK) o scrivere (POKE) ad un indirizzo specificato. Qualsiasi indirizzo è composto da 16 bit ed è compreso tra 0 e 65535, in decimale. Il BASIC usa il sistema decimale. Per leggere un numero da una locazione e farlo visualizzare sullo schermo, basterà digitare PRINT PEEK (indi-

rizzo decimale) e quindi pigiare il tasto Return. Per installare un numero in una locazione della RAM, dovrete digitare POKE (indirizzo decimale); (numero decimale) e quindi pigiare il tasto Return. Queste sono istruzioni dirette, che non richiedono alcun numero di riga di programma.

Le opportunità offerte da PEEK e POKE sono molto vantaggiose per il controllo rapido dei chip nella mappa di memoria. Potete leggere i valori nelle locazioni della ROM per verificare che il chip funzioni o che la locazione contenga il numero corretto. Potreste scrivere un numero in una locazione della RAM o della sezione di I/O. Dopodiché, potreste leggere il contenuto di tale locazione per verificare che il numero sia arrivato correttamente. Se così non fosse, il chip potrebbe essere difettoso, o potrebbe esserci un guasto nel circuito di interfaccia di I/O.

Tramite PEEK e POKE si possono realizzare vari tipi di test. In questi casi, la ROM del BASIC diviene un prezioso strumento di test. Tale ROM agisce come un dispositivo di iniezione del segnale. Se siete in grado di programmare, potrete impiegare PEEK e POKE nei vostri programmi per controllare rapidamente l'intera RAM, le ROM ed i circuiti di I/O. I prossimi capitoli, dal 14 al 19, forniranno alcuni esempi di tali tecniche di test.

14

IL CLOCK

Il Commodore 64 ha una frequenza di clock 17,734472 MHz. Questa è la frequenza principale del computer. Analogamente alle funzioni del vostro corpo, che sono "pilotate" dai circa 72 battiti al minuto del vostro cuore, le funzioni del computer sono pilotate dai cicli del suo clock. Il circuito del clock è basato su un cristallo di quarzo, tagliato in modo da oscillare normalmente alla frequenza esatta di 17,734472 MHz. Il cristallo è connesso ai piedini 12 e 13 del chip 74LS629N di oscillatore duale. Un minuscolo condensatore da 10 pF è connesso tra il cristallo ed il piedino 13. Fate riferimento allo schema principale 3 in appendice.

I piedini connettono il cristallo ad un circuito risonante all'interno del chip. Un potenziometro da 2K ed un condensatore da 0,1 μF definiscono la frequenza esatta di oscillazione. Essi sono connessi al piedino 1 del chip. Ci sono due circuiti oscillatori nel chip. Il circuito del cristallo utilizza uno di tali oscillatori. L'altro viene impiegato successivamente nello stadio di clock.

La frequenza dell'oscillatore può essere controllata tramite un contatore di frequenza. Connettete il contatore al piedino 10, che è l'uscita del circuito del chip. Il contatore fornirà direttamente il valore della frequenza. Se la frequenza fosse leggermente diversa, essa potrebbe essere regolata tramite il potenziometro da 2K.

Conversione della sinusoide in onda quadra

Il cristallo oscilla, producendo una sinusoide alla frequenza desiderata. La sinusoide è una forma d'onda analogica, come quella

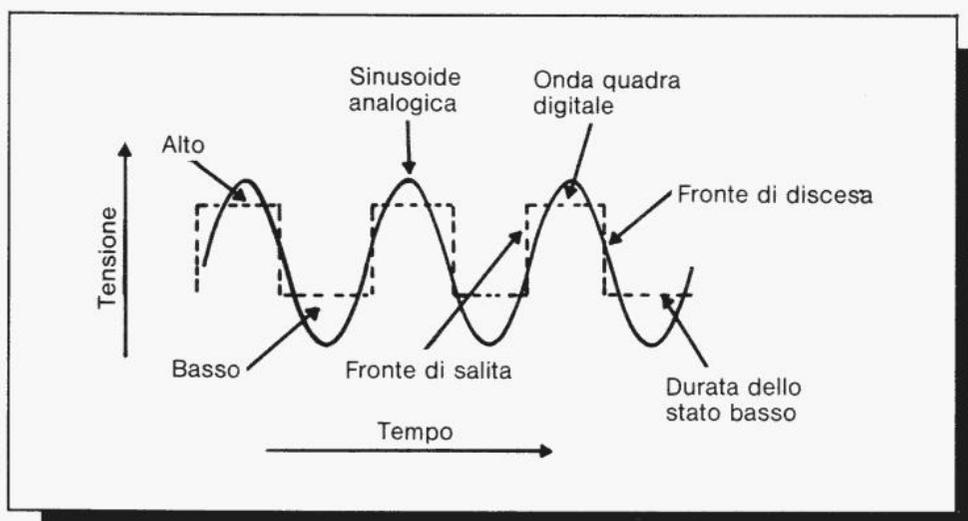



Figura 184. L'oscillatore produce una sinusoide analogica alla frequenza del cristallo di quarzo. La sinusoide deve poi essere convertita in un'onda quadra digitale, per poter essere utilizzata dai circuiti di elaborazione.

mostrata in fig. 184. I circuiti dei computer digitali non possono utilizzare direttamente le sinusoidi, ma bensì possono rispondere solo ad onde quadre. Una sinusoide è un'onda continua, ed ha un numero infinito di valori "alti" e "bassi" in un ciclo. Un ciclo di onda quadra, invece, consiste di un solo valore alto e di un solo valore basso. Il circuito digitale è progettato in modo da poter gestire solo onde quadre.

La sezione del chip 74LS629N che riceve l'ingresso sinusoidale converte la sinusoide in un'onda quadra, che esce dal piedino 10 del chip. La frequenza fondamentale rimane la medesima; solo la forma dell'onda viene modificata.

L'onda quadra ideale ha un ciclo con la temporizzazione descritta di seguito. L'onda potrebbe iniziare con un valore di tensione basso, che sussiste per la durata di un semiciclo. Al termine del semiciclo basso, la tensione si porterebbe al livello alto in un tempo nullo. Dopodiché, per la durata del restante semiciclo, la tensione rimarrebbe nello stato alto. Al termine del ciclo, la tensione tornerebbe al livello basso, ancora in un tempo nullo.

Anche se questo è il comportamento teorico di un'onda quadra ideale, in pratica non è possibile che la tensione effettui una transizione dallo stato alto a quello basso (o viceversa) in un tempo nullo. La transizione tra gli stati richiede un intervallo di tempo finito, indipendentemente dalla rapidità di variazione della forma d'onda. La forma d'onda effettiva è inclinata verso destra nella transizione dal basso all'alto, e verso sinistra nella transizione dall'alto al basso. La transizione dal basso all'alto è definita fronte di salita,

mentre quella opposta è il fronte di discesa. I fronti sono di importanza vitale nei circuiti digitali perché costituiscono i segnali di cadenza per molte attività.

L'onda quadra alla frequenza di 17,734472 MHz che esce dal piedino 10 ha due destinazioni. Il segnale a questa frequenza ha un nome: esso viene chiamato ØCOLOR (Phase COLOR). Innanzitutto, ØCOLOR viene inviato al piedino 21 del VIC, che si occupa del controllo della frequenza. Ciò sarà discusso nel cap. 17. Inoltre, il segnale è accoppiato al piedino 5 del chip successivo nell'area di clock, il chip 74LS193 del contatore binario diretto/inverso.

Frequenza operativa

La frequenza del cristallo è necessaria come ingresso al VIC, ma questo è l'unico requisito per la frequenza da 17,734472 MHz nel computer. Gli altri impieghi dell'onda quadra richiedono frequenze inferiori. Il contatore binario, insieme coi flip-flop di tipo D del chip 74LS74, deve dividere la frequenza principale, in modo che essa possa essere inviata agli altri chip maggiori, come il microprocessore. La MPU 6510 richiede una frequenza operativa di circa 1 MHz.

Il contatore binario riceve la frequenza principale uscente dal piedino 10 dell'oscillatore attraverso una perlina di ferrite. Il segnale entra nel contatore dal piedino 5, l'ingresso di conteggio diretto. L'ingresso di conteggio inverso (piedino 4) è disabilitato, poiché è tenuto alto a +5 volt. I piedini 4 e 5 sono accoppiati nei quattro flip-flop all'interno del chip.

Non appena ciascuna onda quadra entra nel contatore, essa inizia a far commutare i flip-flop. Tale commutazione è ulteriormente influenzata dagli stati logici iniettati al piedino 9. La frequenza originale, dopo essere stata divisa, viene emessa dal piedino di

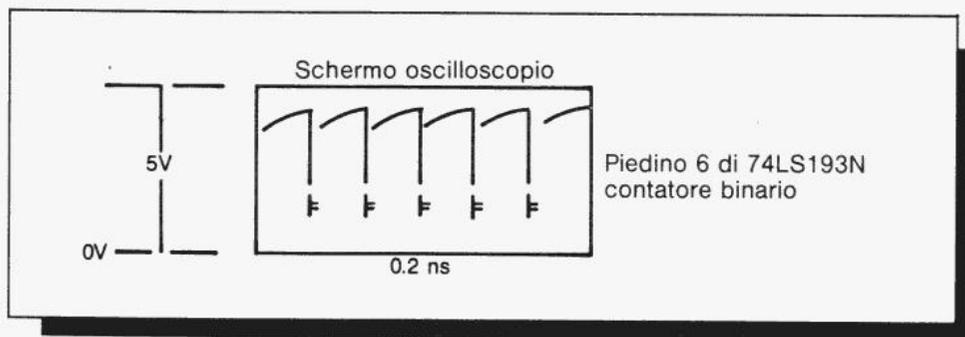



Figura 185. Se esaminaste all'oscilloscopio, tarato su 0,2 microsecondi, il segnale sul piedino 6 del contatore binario 74LS193N, dovreste vedere sei impulsi di onda quadra.

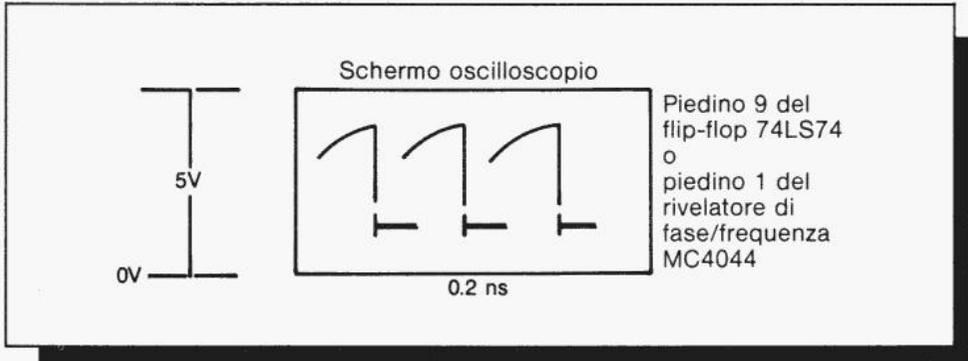



Figura 186. Esaminando all'oscilloscopio, a 0,2 microsecondi, il piedino 9 del chip 74LS74, si dovrebbero vedere tre impulsi di onda quadra.

uscita 6. Per coloro tra voi che fossero interessati, la forma d'onda d'uscita potrebbe essere visualizzata su un oscilloscopio poco costoso. L'uscita del contatore binario (piedino 6) mostrerà sei onde quadre, se l'oscilloscopio è tarato sul periodo di 0,2 microsecondi. Una forma d'onda tipica è illustrata in fig. 185. La sonda logica rileverà la presenza di un impulso. Questo è un buon punto di test per verificare il funzionamento del clock. Ovviamente, l'assenza di qualsiasi impulso indicherebbe l'assenza del segnale di clock.

Il piedino 6 è connesso ad uno dei due FF di tipo D del chip 74LS74. L'impulso entra dal piedino 11, l'ingresso di clock. Esso fa sì che il FF conti una sola volta e quindi invii un impulso di cancellazione in uscita da Q al chip successivo MC4044. Osservate la fig. 186. Il chip MC4044 è un rivelatore di fase/frequenza.

Il chip MC4044 viene utilizzato ingegnosamente per modificare la frequenza del segnale in arrivo, al fine di produrre un segnale con una frequenza di 7,88 MHZ: tale segnale è chiamato DOT CLOCK. Esso viene poi inviato al VIC come una delle sue frequenze di ingresso.

Mentre il segnale dell'oscillatore entra dal piedino 1, un secondo segnale proveniente dal VIC entra dal piedino 3. I due segnali vengono confrontati nel rivelatore di fase/frequenza. Esaminate la fig. 187. Il segnale proveniente dal VIC ha una frequenza prossima a 1 MHz e viene chiamato Ø0 (fase zero).

L'uscita del rivelatore di fase viene quindi inviata ad un'altra sezione del chip, denominata pompa di carica. Si tratta di un circuito che costruisce una forma d'onda a gradinata dell'uscita. Ogni impulso in arrivo carica un condensatore. Man mano che gli impulsi arrivano, uno dopo l'altro, sul condensatore si accumula una carica sempre maggiore. La forma d'onda forma un gradino alla volta, man mano che il condensatore si carica.

La gradinata continua finché non viene raggiunto un certo valo-

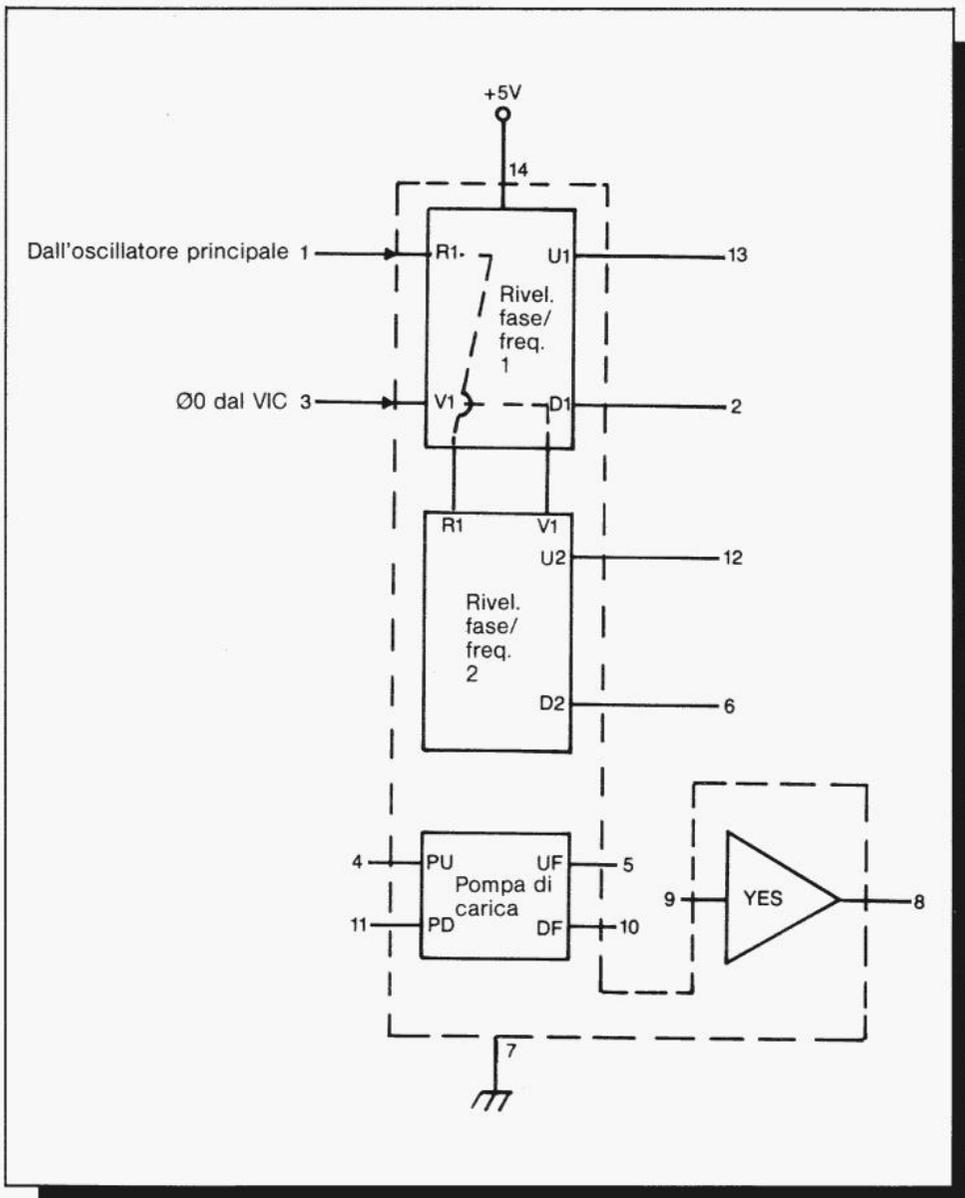



Figura 187. Il chip MC4044 è un sistema rivelatore di fase e frequenza.

re di soglia; a quel punto, il condensatore si scaricherà e riprenderà a caricarsi subito dopo. Questa forma d'onda a gradinata rappresenta una frequenza desiderata, che dev'essere inviata alla seconda metà del chip 74LS629N, che è configurata come contatore, anziché come oscillatore.

Prima che alla forma d'onda a gradinata sia permesso di arrivare al contatore, essa deve attraversare un transistor PN2222A (fate riferimento allo schema principale numero 3). Il segnale esce dall'emettitore del transistor e viene leggermente amplificato ed adattato al contatore tramite una porta YES. Il circuito composto

dal transistor e dalla porta agisce come un filtro per eliminare qualsiasi "disturbo" nella frequenza.

Il segnale entra nel chip 74LS629N, nell'apposito piedino di controllo della frequenza ("Frequency Control"). Il contatore produce la frequenza di DOT CLOCK, che in Europa è di 7,88 MHZ (mentre in Nord America è 8,1818 MHz). Da quel punto, il segnale DOT CLOCK viene condotto al VIC. Al piedino 7 del contatore, più distante dalla perlina di ferrite, la sonda logica dovrebbe rivelare la presenza di un impulso. Se effettuate un esame all'oscilloscopio, tarato su 0,1 microsecondi, vedrete circa una dozzina di impulsi simili a quelli di fig. 188. Questo è un buon punto di test per verificare il corretto funzionamento del clock.

Controllo della temporizzazione della MPU 6510

Il segnale Ø0 proveniente dal VIC entra nella MPU al piedino 1, indicato come Ø0 IN. Il segnale, illustrato in fig. 189, giunge direttamente in un'area del chip della MPU, nota come controllo della temporizzazione ed illustrata in fig. 190. Ø0 è l'unico ingresso alla sezione di controllo della temporizzazione, che però ha quattro uscite. Una di tali uscite, Ø2 OUT, proviene dal piedino 39 del microprocessore. Le restanti tre uscite sono connesse al decodificatore d'istruzione.

Il circuito di controllo della temporizzazione fornisce alla MPU due segnali, che sono sfasati tra loro di 90 gradi. La MPU 6510 ha bisogno di questi due segnali fuori fase per poter funzionare. La frequenza di ciascuno dei due segnali è prossima a 1 MHz.

Il decodificatore adatta i due segnali di clock alle azioni del bus d'indirizzo e di dati. I due segnali interni sono denominati Ø1 e

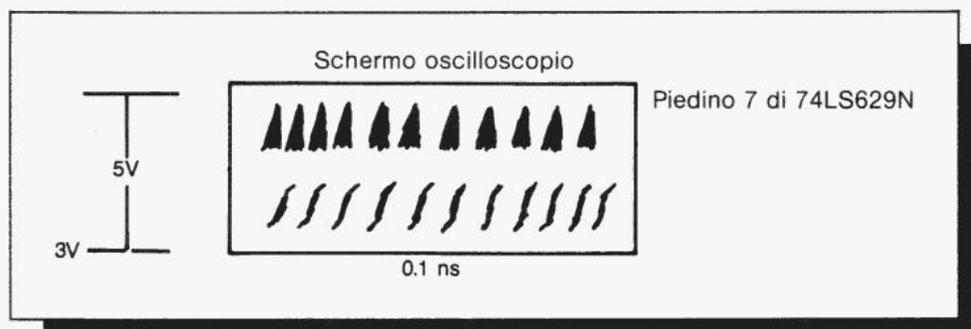



Figura 188. La frequenza di DOT CLOCK è di 7,88 MHz per il sistema PAL in Europa. Negli stati Uniti, tale frequenza è di 8,18 MHz. Un oscilloscopio a 0,1 microsecondi visualizzerà questa forma di DOT CLOCK.

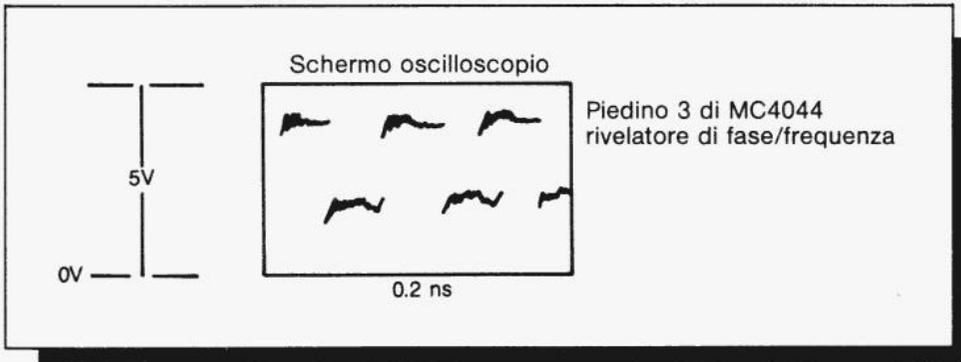



Figura 189. Al piedino 3 del chip MC4044, si rileva il segnale Ø0 emesso dal VIC, che appare così all'oscilloscopio tarato su 0,2 microsecondi.

Ø2. Questi segnali interni al microprocessore non dovrebbero essere confusi con gli altri segnali Ø che percorrono i vari circuiti digitali. Il segnale Ø1 è l'onda quadra che pilota i bit sul bus d'indirizzo, mentre Ø2 è l'altra onda quadra, che pilota il trasferimento dei dati tra il microprocessore e la mappa di memoria.

La sezione di controllo della temporizzazione della MPU 6510 acquisisce il segnale Ø0 e lo scompone nei due segnali Ø1 e Ø2 appena menzionati. Questi segnali sono quindi iniettati nel decodificatore d'istruzione. Ø1 e Ø2 forniscono le frequenze operative della MPU 6510. La fig. 191 illustra la temporizzazione dei segnali. I due segnali sono del tutto simili, tranne che per la fase. Entrambi i segnali operano alla frequenza di 1 MHz, ma gli alti e i bassi sono sfalsati. L'illustrazione mostra che Ø1 ha un valore alto nei medesimi istanti in cui Ø2 è basso. Poi, quando Ø2 diventa alto, Ø1 divie-

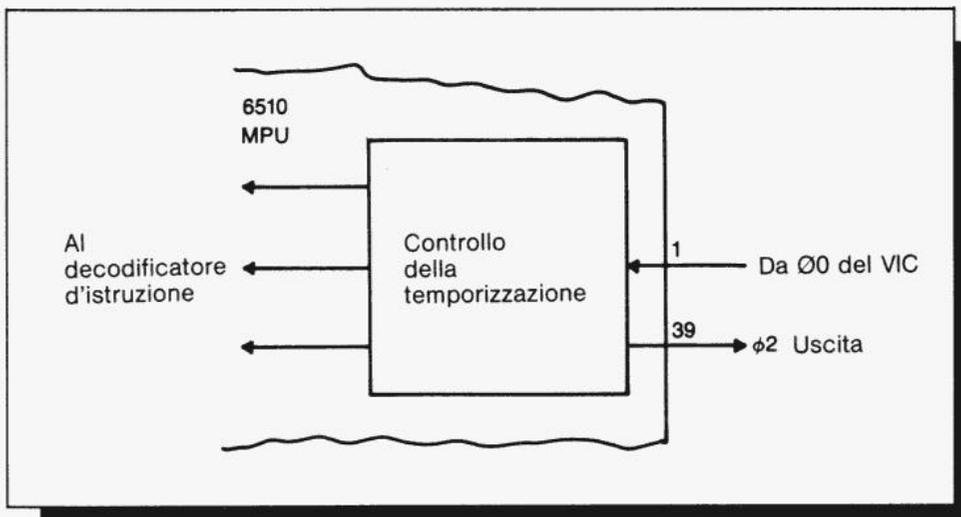



Figura 190. Il segnale Ø0 viene inviato ad un circuito rivelatore di fase nella 6510. Tale circuito, a sua volta, produce tre forme diverse di segnali a 1 MHz, che piloteranno il microprocessore.

ne basso. Notate le pendenze dei fronti che rappresentano le durate delle transizioni tra gli stati alto e basso.

La fig. 192 illustra un ciclo completo a 1 MHz. Ciò significa che il ciclo dura un milionesimo di secondo. Poiché ci sono 1000 miliardesimi di secondo in un milionesimo di secondo, e tali miliardesimi sono chiamati nanosecondi, la durata del ciclo è di 1000 nanosecondi. Il nanosecondo (ns) è l'unità di misura adottata per i cicli di clock. Gli "alti" e "bassi" rappresentato i valori di tensione interessati, come al solito.

Per il computer, gli aspetti importanti in un ciclo sono la durata dello stato alto e le variazioni di tensione sui fronti. Il valore basso non conta realmente molto, ma serve a contrassegnare gli istanti in cui si presentano i fronti e a delimitare il valore alto. Lo stato alto in Ø1 dura 430 ns, mentre in Ø2 dura 470 ns. I fronti inclinati di salita e di discesa durano 25 ns ciascuno.

Quali sono le funzioni degli stati alti e dei fronti? Esaminiamo un ciclo di Ø1 e Ø2. Il ciclo inizia dal fondo del fronte di salita di Ø1. Ricordate che il decodificatore d'istruzione, che ha il compito di decodificare i segnali, è collegato tramite circuiti a tutti i registri e a tutte le linee di bus interne alla MPU 6510. Il fronte di salita di Ø1 passa dallo stato basso a quello alto in 25 ns. Questa veloce transizione di tensione viene sfruttata per fornire i segnali di commutazione ("trigger").

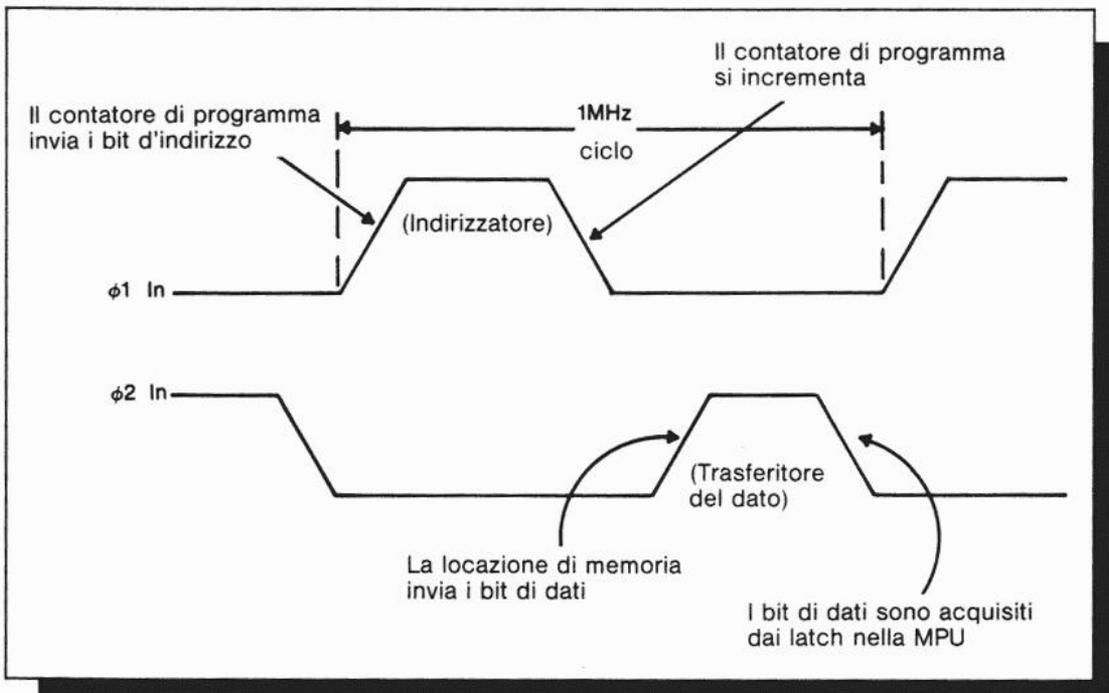



Figura 191. Due dei segnali a 1 MHz prodotti sono Ø1 e Ø2: il primo pilota il contatore di programma, mentre il secondo pilota il bus di dati.

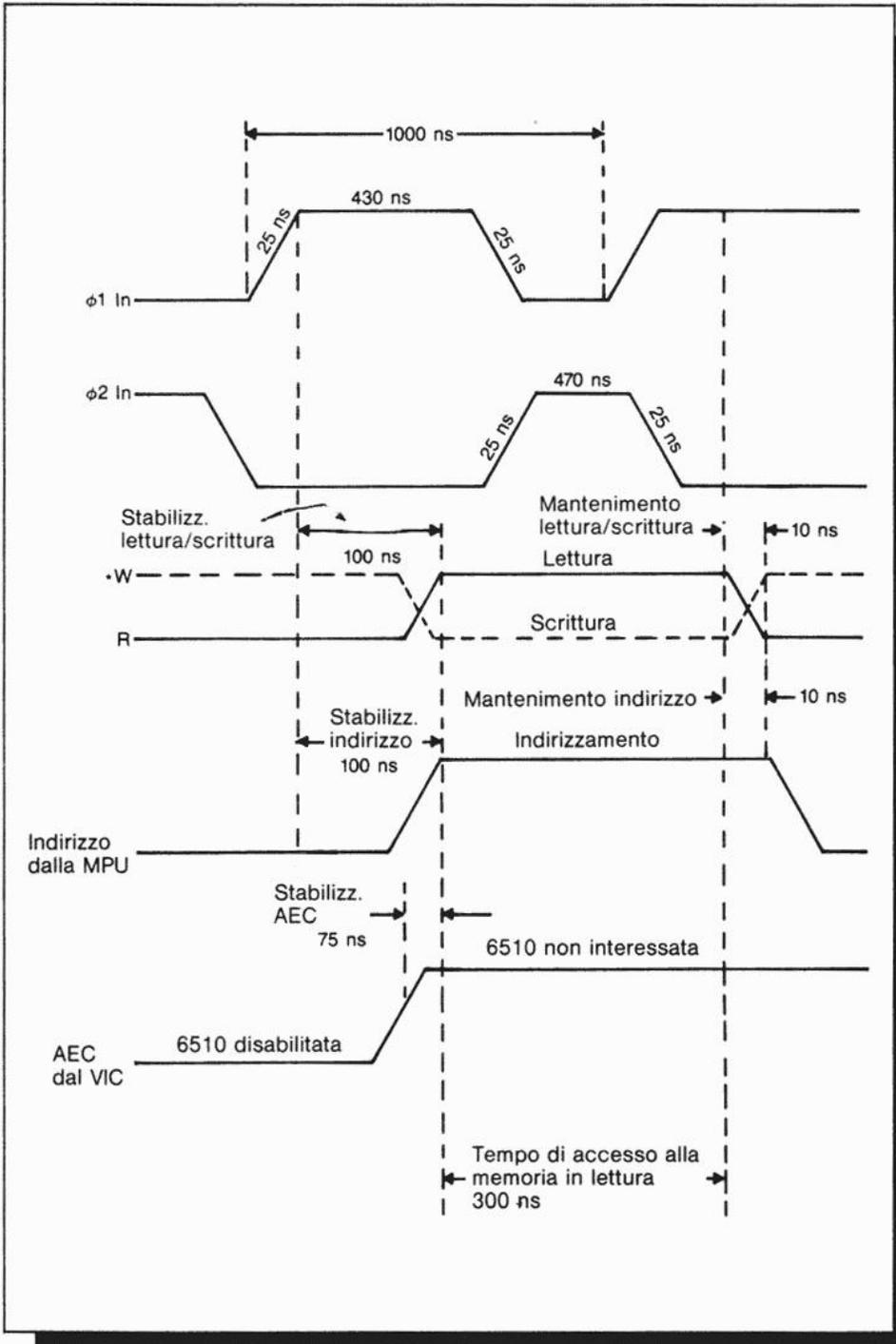



*Figura 192. Il segnale Ø1 è quello che pilota l'indirizzamento. Notate che esso è alto mentre il segnale Read diventa alto o il segnale *Write diventa basso. Ø1 è alto anche quando i bit d'indirizzo provenienti dalla MPU entrano nel bus d'indirizzo. Inoltre, Ø1 è alto anche quando AEC diviene alto e libera i buffer nella linea d'indirizzo. Quando Ø1 diviene basso, Ø2 diventa alto. Notate che il tempo di accesso alla memoria ha luogo durante il semiciclo alto di Ø2.*

Come si è detto, Ø1 ha a che fare con l'indirizzamento. Infatti, il suo fronte di salita pilota il contatore di programma: esso obbliga il PC a porre sul bus di indirizzo il proprio contenuto. Nel frattempo, Ø2 è basso e quindi non fa granché. Notate che il fronte di discesa del precedente ciclo Ø2 aveva raggiunto il fondo poco prima che iniziasse il fronte di salita di Ø1.

Una volta che Ø1 avrà causato il trasferimento dei bit d'indirizzo sul relativo bus, avrà inizio la durata dello stato alto di Ø1, che durerà per 430 ns. Tale durata è più che sufficiente a far sì che i bit d'indirizzo percorrano il bus e contattino una locazione nella mappa di memoria.

Durante i 25 ns di durata del fronte di discesa, il PC riceve un nuovo impulso da parte di un altro circuito. Tale impulso farà incrementare di 1 il contenuto del PC: pertanto, il nuovo indirizzo sequenziale sarà stato caricato nel PC e resterà lì in attesa del prossimo ciclo.

Allorché Ø1 inizia il suo stato basso, lo stato basso di Ø2 sarà appena terminato ed avrà inizio il fronte di salita di Ø2. La brevissima durata di 25 ns di tale fronte attiverà il segnale per l'invio del dato sul bus di dati. Se l'operazione è di lettura, allora sul bus sarà posto il dato contenuto nella locazione indirizzata; se, invece, l'operazione fosse una scrittura, il dato contenuto nella MPU 6510 sarebbe posto sul bus di dati. In entrambi i casi, il fronte di salita di Ø2 sarà servito a sincronizzare l'invio del dato sul bus.

Dopodiché, il livello alto di Ø2 durerà 470 ns. In questo tempo, il dato sarà in grado di viaggiare dalla memoria alla 6510, o dal buffer di dati nella 6510 alla memoria. Al termine dello stato alto di Ø2, il fronte di discesa servirà per abilitare l'acquisizione del dato proveniente dalla memoria nel registro d'istruzione della 6510, oppure l'acquisizione del dato proveniente dalla 6510 nella locazione della mappa di memoria.

La MPU 6510 sa che dovrà inviare il dato ad una locazione della mappa di memoria, allorché avrà ricevuto un'istruzione STORE; invece, allorché riceve un'istruzione LOAD, la MPU invia il dato ricevuto al proprio registro d'istruzione o al buffer del bus di dati. Queste due istruzioni sono le più usate di tutto l'insieme.

Altri segnali di temporizzazione

La MPU 6510 necessita di altri segnali di temporizzazione. Essi sono prodotti entro il computer come sottoprodotto dei segnali Ø1 e Ø2. Ce ne sono cinque, di cui quattro generati nella MPU ed

uno nel VIC. Del primo segnale viene sfruttato un fronte per abilitare la direzione del bus di dati: si tratta del segnale R/*W.

Il segnale R/*W è uno stato stazionario emesso dal decodificatore d'istruzione. La linea R/*W è connessa al buffer del bus di dati ed anche al piedino di uscita 38 della 6510. Uno stato alto sulla linea abilita i buffer a ricevere il dato dal bus di dati; invece, uno stato basso sulla linea abilita i buffer ad inviare il dato sul bus di dati.

Quando esaminate lo stato di R/*W con riferimento a Ø1 e Ø2, il significato di certe "coincidenze" diventa chiaro. Lo stato di R/*W resta stazionario mentre Ø1 e Ø2 iniziano un ciclo: per la durata dei fronti di entrambi i segnali di clock, lo stato di R/*W resta stazionario. Tale condizione permane per un periodo di tempo noto come *tempo di stabilizzazione* ("setup") di lettura/scrittura: questo è il tempo richiesto affinché lo stato di R/*W giunga a regime e divenga stabile. In tal modo, lo stato di R/*W sarà perfettamente definito allorché si avrà un cambiamento di stato.

Il tempo di stabilizzazione di lettura/scrittura risulta di circa 100 ns. Al termine di tale periodo, lo stato di R/*W potrà cambiare in tutta sicurezza. Il tempo di stabilizzazione inizia in concomitanza con l'inizio dello stato alto di Ø1 e termina 100 ns dopo il termine dello stato alto di Ø1. Per un'operazione di lettura, R/*W è alto durante il tempo di stabilizzazione; invece, per una scrittura, R/*W sarà basso in tale periodo.

Un volta che lo stato della linea R/*W sia divenuto alto per una scrittura o basso per una lettura, tale condizione durerà per un certo periodo: la linea R/*W rimarrà in tale stato per tutto il resto del tempo in cui Ø1 sarà alto ed anche durante il fronte di discesa di Ø1. Tale condizione sussisterà per il resto del ciclo, mentre Ø1 diverrà basso. Ciò è definito come *tempo di mantenimento* ("hold") di lettura/scrittura. La MPU 6510 richiede che il segnale R/*W mantenga il suo stato per almeno 10 ns dopo essersi stabilizzato, ma di solito il tempo di mentenimento dura circa 30 ns al termine del ciclo. Dopo tale periodo, lo stato della linea R/*W potrà cambiare, senza il rischio di disturbare i velocissimi segnali.

Segnali di indirizzo

Il segnale di clock Ø1 abilita l'emissione dell'indirizzo da parte del PC. Un segnale d'indirizzo proveniente dal decodificatore d'istruzione svolge tale compito. Il segnale d'indirizzo viene attivato nel momento in cui il fronte di salita di Ø1 effettua la transizione dallo stato basso a quello alto all'inizio di un ciclo. In tale istante, ha inizio il tempo di stabilizzazione dell'indirizzo. Il segna-

le viaggia fino al PC. Il tempo di stabilizzazione dell'indirizzo ha una durata tipica di circa 100 ns, al termine della quale il segnale d'indirizzo cambia stato. Il tempo di stabilizzazione è necessario anche per la linea di indirizzo, al fine di non destabilizzare l'attività.

Dopo che il segnale d'indirizzo avrà cambiato stato, il PC potrà porre in tutta sicurezza i bit d'indirizzo sul relativo bus. Dopodiché, il segnale d'indirizzo manterrà il proprio stato fino al termine del ciclo. L'indirizzo dovrà essere stabile sul bus al termine del ciclo, per un tempo di mantenimento dell'indirizzo di almeno 10 ns. Tipicamente, il bus d'indirizzo sarà progettato per un tempo di mantenimento di circa 30 ns.

Un altro segnale d'indirizzo nel Commodore 64 proviene da VIC. Nel C-64, il VIC è quasi un secondo microprocessore. Durante lo svolgimento di un videogioco, esso assume il controllo del computer ed agisce come un secondo pilota. Allo scopo, il VIC si serve uno dei segnali generati da sé, chiamato controllo di abilitazione dell'indirizzo (AEC). La linea AEC percorre tutta la piastra del C-64. Una delle sue destinazioni è il piedino 5 della MPU 6510. Tale piedino è connesso ai buffer a tre stati che possono controllare i bit d'indirizzo, e quindi attivare o disattivare la 6510. In tal modo, la linea AEC è in grado di disabilitare la 6510 allorché il VIC assume il controllo, oppure lasciarla abilitata.

La MPU 6510 deve tener conto della linea AEC anche quando il computer è sotto il suo controllo. La MPU deve assicurarsi che la linea AEC non sia attiva durante le operazioni. Infatti, un valore basso sulla linea AEC disabiliterebbe la MPU, mentre un valore alto la lascia abilitata. La 6510 deve accertarsi che la linea AEC sia nello stato alto. Inoltre, essa è tenuta a rispettare anche un tempo di stabilizzazione dell'AEC, qualora lo stato della linea debba essere modificato da basso ad alto. Il tempo di stabilizzazione dell'AEC ha una durata massima di 75 ns. Il tempo di stabilizzazione dovrà essere concluso nell'istante in cui saranno terminati i tempi di stabilizzazione della linea R/*W e dei segnali d'indirizzo. Non c'è alcun bisogno di un tempo di mantenimento dell'AEC. Mentre la 6510 ha il controllo, la linea AEC si limita a restare nello stato alto e a non interferire.

Temporizzazione del dato

La linea R/*W, il segnale d'indirizzo e la linea AEC sono tutti temporizzati con lo stato alto del segnale Ø1. La temporizzazione dei dati avviene con lo stato alto del segnale Ø2, che si presenta con

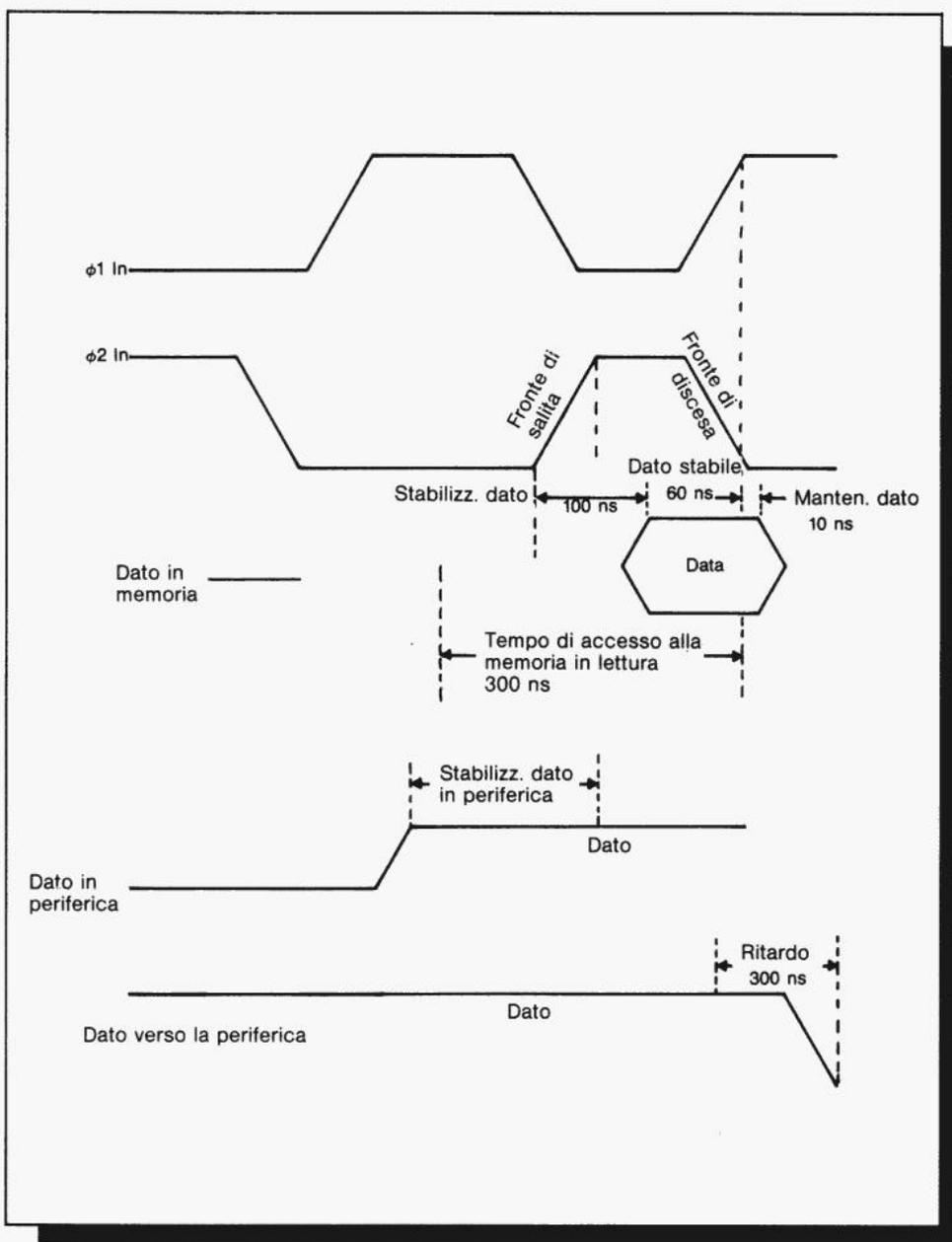



Figura 193. Il dato prelevato dalla memoria dev'essere stabile e valido allorché il fronte di discesa di Ø2 tenta di abilitarne l'acquisizione da parte della 6510. Il dato richiede un tempo di stabilizzazione di 100 ns ed un tempo di mantenimento di 10 ns alla fine del ciclo.

uno sfasamento in ritardo di 90 gradi rispetto a Ø1 nel medesimo ciclo. La prima cosa da osservare in un microprocessore è il tempo di accesso per la lettura della memoria. La 6510 ha un tempo di accesso di 300 ns. Che significa? Esso è la quantità di tempo disponibile durante un ciclo, per ricevere il dato dalla mappa di memoria.

Il tempo di accesso della 6510 inizia durante lo stato alto di Ø1.

Al termine del tempo di stabilizzazione di lettura/scrittura, sia R/*W che il segnale d'indirizzo hanno appena terminato i rispettivi fronti di salita. Il tempo di accesso per la lettura della memoria, illustrato in fig. 192, inizia in tale istante. Da allora, la 6510 dispone di 300 ns per leggere il dato dalla memoria o per scrivere il dato nella memoria.

I chip 4164-2 della RAM nel C-64 hanno tempi di accesso di 200 ns. Il "-2" nella sigla denota tale tempo. I 200 ns della RAM indicano la velocità con cui la RAM è in grado di inviare o ricevere un dato. Poiché la RAM è così veloce, essa non ha alcuna difficoltà ad effettuare uno scambio di dati con la 6510. la RAM trasferisce il dato entro 200 ns dopo essere stata indirizzata. La 6510 dispone di 300 ns per effettuare il trasferimento: il compito può dunque essere portato a termine tranquillamente, con 100 ns di margine.

Una volta che i segnali R/*W e d'indirizzo siano divenuti attivi, comincia il tempo di accesso della 6510. Il segnale Ø1 completa il suo stato alto ed attraversa il fronte di discesa. Quindi Ø2 inizia il suo fronte di salita. Fate riferimento alla fig. 193. L'effetto di "trigger" del fronte abilita il chip indirizzato, ed il dato indirizzato viene posto sul bus di dati. Durante una lettura, il dato viaggia verso la 6510.

Il dato impiega circa 100 ns per attraversare il bus di dati dalla RAM fino alla 6510: è una specie di tempo di stabilizzazione. Una volta che il dato sia pervenuto alla 6510, esso può entrare in uno di due posti. Se il dato è il codice di un'istruzione, la 6510 si prepara ad accoglierlo nel registro d'istruzione. Se il dato fosse invece un operando, la 6510 lo ospiterebbe nel buffer del bus di dati. Il programma stabilisce la destinazione.

Il dato effettua una pausa all'entrata della 6510, al fine di stabilizzarsi. Infatti, il viaggio potrebbe aver scomposto l'integrità del dato. Il periodo di tempo affinché il dato raggiunga una condizione stabile è di circa 60 ns; durante tale periodo, si presenta il fronte di discesa di Ø2. Questo abilita il registro d'istruzione o il buffer dei dati, per cui il dato ormai stabile potrà entrare nella 6510.

Durante un'operazione di scrittura, il processo è molto simile a quello di lettura. Il tempo di accesso è il medesimo di 300 ns ed inizia allo stesso modo, cioè al termine del fronte di salita di R/*W e del segnale d'indirizzo. Lo stato alto di Ø1 sarà terminato ed avrà luogo il fronte di salita di Ø2. Il chip di memoria viene abilitato e la 6510 pone il dato sul bus di dati. Il dato viaggerà rapidamente verso la locazione indirizzata. Si avrà un tempo di stabilizzazione del dato per l'operazione di scrittura, che richiederà circa 100 ns; al termine di tale periodo, il dato proveniente dalla 6510 avrà raggiunto l'ingresso della locazione di memoria.

A quel punto, il dato dovrà effettuare una pausa di circa 60 ns

per conseguire la stabilità completa. Avrà quindi luogo il fronte di discesa di Ø2. Il dato ormai stabile sarà memorizzato nella locazione della RAM. Dopo un tempo di mantenimento di 10 ns, il trasferimento sarà completato.

Lettura e scrittura in periferiche

Quando la 6510 desidera leggere i dati da una periferica, tutto ciò di cui deve tener conto è il tempo di stabilizzazione ("setup"). I segnali R/*W e d'indirizzo definiscono la direzione del bus di dati e contattano il registro nella periferica. Tutto ciò viene eseguito durante il fronte di salita e lo stato alto di Ø1.

Dopodiché, è richiesto un tempo di stabilizzazione di circa 150 ns per rendere stabile il bus di dati su cui il dato dovrà viaggiare. Fate ancora riferimento alla fig. 193. Al termine del tempo di stabilizzazione, si ha il fronte di salita di Ø2 ed il dato viene posto sul bus. Il dato viaggerà lungo il bus fino alla 6510 durante lo stato alto di Ø2. Dopodiché, si avrà il fronte di discesa di Ø2. Il dato potrà quindi accedere al registro d'istruzione della 6510 o al buffer del bus di dati per essere elaborato.

La scrittura sulla periferica è l'operazione inversa. La MPU 6510 indirizza la periferica ed invia un segnale basso alla linea R/*W per la scrittura. Durante il fronte di salita di Ø2, la 6510 pone sul bus di dati il dato destinato alla periferica. Il dato viaggerà quindi verso la periferica. Dopodiché, durante il fronte di discesa di Ø2, il dato sarà acquisito in un registro della periferica. Un tempo di stabilizzazione non è necessario, però è richiesto un tempo di matenimento considerevole. Questo è definito *tempo di ritardo* ("delay time"). Un ritardo di 300 ns è necessario al fine di garantire l'integrità del dato che arriva alla periferica. Tale scopo viene conseguito, però il trasferimento dei dati verso la periferica risulta rallentato.

Il processo in cui il clock pilota la 6510 nell'indirizzamento delle locazioni e nel trasferimento dei dati è composto da parecchi passi. Ciascun passo è semplice e non dovrebbe essere causa di confusione. Il fatto è che i passi sono tanti.

Test sul clock

Quando il computer è alimentato, ma non produce alcuna uscita, il clock potrebbe essersi fermato. Dovete essere in grado di fare

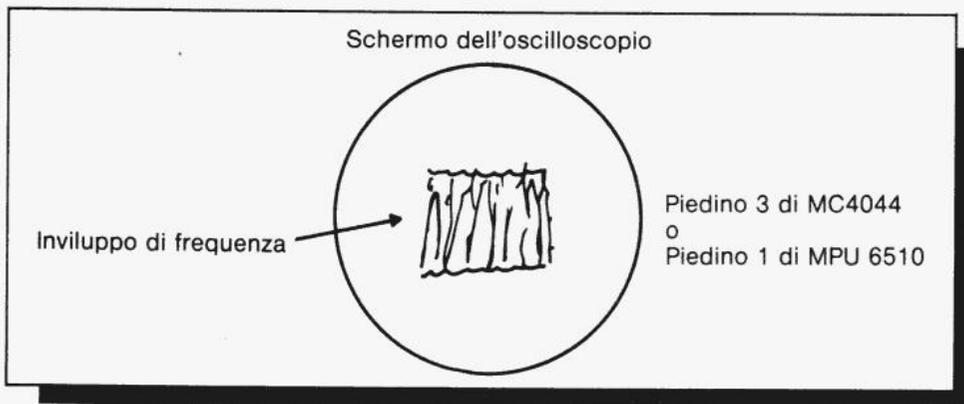



Figura 194. Il segnale di clock può essere rapidamente controllato al piedino 3 del chip MC4044, anche con un ordinario oscilloscopio di basso costo. Di solito, la presenza di un inviluppo di frequenza implica il corretto funzionamento del clock.

un rapido controllo sul clock, per verificarne il funzionamento. Il punto migliore per effettuare un test è uno stadio in cui l'onda sinusoidale sia stata convertita in onda quadra. Infatti, se eseguiste il test troppo vicino al cristallo, la sonda potrebbe interferire col circuito oscillatore, smorzandone a tal punto l'uscita che potreste non essere più in grado di rilevare la frequenza.

Nel C-64, un punto di test conveniente è il segnale Ø0 in ingresso alla 6510. In tal punto, infatti, il segnale è distante dal circuito oscillatore a quarzo; è un'onda quadra, ed è già alla frequenza più bassa, di circa 1 MHz. Potrete utilizzare qualsiasi oscilloscopio economico munito di sonda ad alta impedenza. Un oscilloscopio ordinario per riparazioni TV non è in grado di visualizzare il segnale a 1 MHz, però può produrre un inviluppo contenente la frequenza. Se comparisse tale inviluppo, come quello rappresentato in fig. 194, allora il segnale di clock sarebbe presente. Anche la frequenza di clock dovrebbe essere corretta, poiché il cristallo è tagliato per una frequenza di risonanza di 17,734472 MHz, per cui il circuito non oscillerebbe se non in prossimità di tale valore.

Un secondo rapido controllo può essere effettuato con la sonda logica. Ci sono molti punti di test in cui si può verificare la presenza del clock. Qualsiasi connessione del bus di dati o d'indirizzo dovrebbe mostrare un impulso sulla sonda. Un impulso significa che il clock è in azione. In effetti, qualsiasi piedino sui diagrammi dei punti di test che indichi la presenza di un impulso è un punto di test del clock. Se un impulso è presente su uno qualsiasi di questi nodi, allora il segnale oscillante di clock è attivo, poiché qualsiasi impulso è originato nel circuito del clock. Ovviamente, qualora non ci fossero impulsi in alcun punto del computer, il clock avrebbe cessato la propria attività.

Anche il voltmetro può fornire un valido test sull'esistenza del clock. L'ago dello strumento dovrebbe indicare una tensione di terzo stato, di circa 2 volt; l'ago dovrebbe apparire un po' instabile e potrebbe presentare un'apprezzabile oscillazione, che indicherebbe la presenza del clock.

Si è già menzionato, discutendo il circuito del clock, che un contatore di frequenza ed un oscilloscopio più costoso potrebbero essere utili. Il contatore di frequenza fornirebbe il valore effettivo della frequenza di clock. Potreste quindi servirvi del contatore per regolare la frequenza tramite il potenziometro da 2K menzionato. Qualora aveste la possibilità di usarne uno, dovreste tentare di servirvi di una spira di rivelazione, anziché connettere fisicamente la sonda. La spira di rivelazione rivelerà la frequenza per induzione, senza effettuare una connessione fisica col circuito di clock. Ciò è senz'altro consigliabile, in quanto la connessione della sonda, pur funzionando bene, è meno sicura.

Un oscilloscopio potente (ma anche costoso) sarà in grado di visualizzare effettivamente le varie frequenze del clock. Le figg. 185, 186, 188 e 189 illustrano gli aspetti che dovrebbero avere le varie forme d'onda. Comunque, si presenta di rado la necessità di simili dettagli visivi in un lavoro di riparazione. Le forme d'onda sono molto più preziose per l'ingegnere progettista, che non per il tecnico delle riparazioni.

15

BUS DI INDIRIZZO, DI DATI E DI CONTROLLO

Si dice che "tutte le strade conducono a Roma"; analogamente, tutte le strade del computer hanno origine nella MPU. Ci sono tre tipi di strade che vanno e vengono dalla 6510. Le otto linee del bus di dati vanno e vengono dal microprocessore. Le linee del bus d'indirizzo, tuttavia, conducono il segnale soltanto al di fuori della 6510. Le singole linee di controllo hanno comportamenti vari: alcune sono linee di ingresso, mentre altre sono linee di uscita.

Tenete ben presente che questi segnali non sono altro che stati alti e bassi, o impulsi. Una linea può trovarsi solo in una di quattro condizioni: stato alto, stato basso, in una situazione impulsiva, oppure disattivata. Non c'è alcun'altra condizione operativa in cui una linea possa venirsi a trovare. Quando eseguite un test su una linea, le condizioni suddette sono le sole che possiate aspettarvi. Le piste di rame, che attraversano la piastra del circuito stampato ed effettuano le connessioni coi chip principali, diventano molto vulnerabili allorché la piastra viene messa allo scoperto. Esse potrebbero originare vari problemi durante un lavoro di riparazione. Tale problemi saranno discussi più avanti nel capitolo.

Bus di indirizzo

Le linee di indirizzo escono dalla 6510, dal piedino 7 fino al 23, escluso il 21, che è la massa (GND). Appena dentro la 6510, ci sono 16 buffer a tre stati. Le linee devono passare attraverso i buffer, prima di poter uscire dal microprocessore. All'occorrenza, i buffer possono essere attivati o disattivati da una linea d'ingresso prove-

niente dal VIC. Tale linea di controllo, chiamata AEC (da "address enable control": controllo di abilitazione dell'indirizzo), consente al VIC di disabilitare la MPU 6510 quando esso deve assumere il controllo del computer.

Una volta che tali linee siano divenute il bus d'indirizzo all'esterno del microprocessore, sono denominate A15-A0. Tutte le linee, o una parte di esse, sono connesse a tutti i chip residenti nella mappa di memoria. A ciascun chip, e ad ogni registro all'interno di un chip, è assegnato un indirizzo unico. Ciascun indirizzo può essere contattato singolarmente, mentre tutti i restanti indirizzi restano disattivati. Le 16 linee possono formare 65536 sequenze distinte di stati alti e bassi. Ognuna di tali sequenze di stati alti e bassi costituisce una combinazione per accedere ad uno ed un solo indirizzo. Qualora più di un indirizzo fosse contattato durante un indirizzamento, il programma potrebbe "abortire".

In questo computer, comunque, ci sono due "piani" nella mappa di memoria, come discusso nel cap. 13. Ci possono essere due locazioni diferenti associate al medesimo indirizzo. Si tratta di una struttura di tipo "duplex", in cui ciascun piano ha la possibilità di utilizzare 64K indirizzi. L'intero piano inferiore contiene i 64K della RAM dinamica. I restanti chip residenti nella mappa di memoria sono situati sul piano superiore.

Durante la ricerca dei guasti, le istruzioni PEEK e POKE possono essere impiegate vantaggiosamente per valutare la risposta ad un indirizzamento, come descritto di seguito. Qualora usaste POKE per inserire il byte di un dato ad un certo indirizzo, e tale indirizzo individuasse una locazione nella ROM, il dato sarebbe scritto nella locazione della RAM sottostante la ROM ed avente il medesimo indirizzo. Se poi tentaste di usare la funzione PEEK per leggere la locazione della ROM a quell'indirizzo, otterreste il valore memorizzato permanentemente nella ROM, e non il contenuto della locazione della RAM in cui il dato era stato inserito dalla POKE. Questo è il modo in cui funziona il sistema. Potrebbe sembrare un po' confuso, poiché c'è un byte di RAM "sotto" ciascun byte di ROM. Tenendo presente questo modo di funzionare, potrete servirvi della appropriate istruzioni PEEK e POKE per eseguire un test su qualsiasi locazione di memoria e su qualsiasi linea di indirizzo o di dati. Ulteriori dettagli in merito saranno presentati alla fine del capitolo.

Assegnazioni degli indirizzi

I progettisti del C-64 hanno assegnato tutti gli indirizzi e definito

Tabella VII. Residenti della mappa di memoria a due piani.

Indirizzo decimale	chip	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
								Bit di indirizzo									
64K byte di RAM																	
0 to 65535	8 RAM (Tutte con lo stesso indirizzo)	L H	L H	L H	L H	L H	L H	L H	L H	L H	L H	L H	L H	L H	L H	L H	L H
Mappa prefissata (default)																	
0 To 40959	8 RAM (Tutte con lo stesso indirizzo)	L H	L L	L L	L H	L H	L H	L H	L H	L H	L H	L H	L H	L H	L H	L H	L H
40960 to 49151	BASIC ROM	H H	L L	H H	L H	L H	L H	L H	L H	L H	L H	L H	L H	L H	L H	L H	L H
49152 to 53247	Buffer RAM (intoccabile dal BASIC)	H H	H H	L L	L L	L H	L H	L H	L H	L H	L H	L H	L H	L H	L H	L H	L H
53248 to 57343	I/O, SID VIC II RAM colori ROM caratteri	H H	H H	L L	H H	L H	L H	L H	L H	L H	L H	L H	L H	L H	L H	L H	L H
57344 to 65535	Kernal ROM	H H	H H	H H	L H	L H	L H	L H	L H	L H	L H	L H	L H	L H	L H	L H	L H
		64K	32K	16K	8K	4K	2K	1K	512	256	128	64	32	16	8	4	2

le combinazioni di alti e bassi per accedere alle singole locazioni. Le assegnazioni degli indirizzi sul piano inferiore sono state semplici: tutte le 65536 locazioni sono state assegnate agli otto chip 4164 di RAM, come illustrato nel cap. 6.

Ciascun chip di RAM è organizzato come una matrice 65536 x 1. Ciò significa che ciascun chip di RAM ha 64K indirizzi, e a ciascun bit sul chip è assegnato un indirizzo. Ci sono otto chip, ognuno dei quali contribuisce con un bit a formare la locazione di 8 bit. Al fine di contattare un indirizzo della RAM, sarà necessario contattare tutti gli otto chip. Gli indirizzi loro assegnati sono compresi tra 0 e 65535 in decimale. In termini di valori binari alto (H) e basso (L), essi sono espressi come LLLL LLLL LLLL LLLL e HHHH HHHH HHHH HHHH, rispettivamente.

Avete appreso dal cap. 13 che il piano superiore non è altrettanto uniforme. Alle sue locazioni sono assegnati i medesimi indirizzi del piano inferiore, oppure sono prive di indirizzo. Quando l'indirizzo di una locazione manca sul piano superiore, viene indirizzata la locazione inferiore corrispondente.

Non c'è alcun indirizzo nel piano superiore, finché non si incontra la ROM del BASIC all'indirizzo decimale 40960. Quando l'equivalente binario HLHL LLLL LLLL LLLL viene posto sul bus di indirizzo, la prima locazione nella ROM del BASIC viene contattata e può essere letta. Gli indirizzi assegnati sono mostrati in tab. VII. Dopo la ROM del BASIC, si trovano il VIC II, il SID, la RAM dei colori, i CIA, e la ROM del Kernal. La ROM dei caratteri si trova su un terzo piano, al di sopra dell'area di I/O e con i medesimi indirizzi dell'I/O. L'ultimo indirizzo nel Kernal coincide con l'ultimo indirizzo nella RAM dinamica, cioè HHHH HHHH HHHH HHHH.

Connessioni del bus d'indirizzo

Quando le linee A15-A0 del bus d'indirizzo lasciano l'area della 6510, si diramano in varie direzioni (schema principale numero 2). Una delle connessioni più dirette per il bus è quella che conduce alla RAM dinamica. Le linee si suddividono in due gruppi e si connettono ai chip 74LS257 di multiplexer (schema principale numero 6). Un multiplexer riceve le linee A15, A14, A13, A12, e A7, A6, A5, A4. L'altro multiplexer riceve le linee A11, A10, A9, A8, e A3, A2, A1, A0. I 16 bit entrano nei multiplexer e sono codificati per rendere accessibili le desiderate locazioni di un bit su tutti gli otto chip.

Le linee d'indirizzo sono connesse anche al chip della PLA (schema principale numero 10). La PLA riceve solo quattro linee d'indi-

rizzo: A15, A14, A13 e A12, che sono tutte linee per la selezione del chip. Le quattro linee sono in grado di formare 16 combinazioni di bit, il che consente alla PLA di poter selezionare uno tra 16 chip. La PLA può operare la selezione tra le ROM del BASIC, del Kernal e dei caratteri, tra la RAM dei colori, i CIA e certe cartucce.

Le altre linee d'indirizzo A11-A0 servono per la selezione di registri e sono direttamente connesse alle suddette ROM (schema principale numero 7). Notate che A12 è connessa anche alle ROM del BASIC e del Kernal. Quando sono selezionate, per poter operare una selezione tra 8K registri, sono necessari 13 bit. Non c'è alcun conflitto con l'impiego della medesima linea A12 da parte della PLA per la selezione dei chip.

Anche le due sezioni di decodifica del chip 74LS139 ricevono alcune linee d'indirizzo. Il decodificatore superiore riceve le linee A11 e A10, mentre quello inferiore le linee A9 e A8. Queste due linee per ogni decodificatore offrono a ciascuna sezione di decodifica quattro opzioni, che possono essere combinate con un terzo bit d'ingresso, per produrre otto combinazioni di selezione. Questi decodificatori selezionano i CIA, il VIC, il SID, la RAM dei colori, e la cartuccia di espansione.

Mentre i chip del VIC e del SID sono selezionati tramite i decodificatori, i registri in tali chip sono selezionati direttamente dalle linee d'indirizzo. Il VIC ha 47 registri indirizzabili, a cui la MPU 6510 è in grado d'accedere. Le linee d'indirizzo A5-A0 sono in grado di formare 64 combinazioni d'indirizzo (schema principale numero 4). Pertanto, le linee d'indirizzo A5-A0 sono connesse al VIC come ingressi; esse consentono di selezionare uno dei 47 registri del VIC ed hanno anche una capacità d'indirizzamento residua.

In realtà, ci sono molte più linee d'indirizzo connesse al VIC. Esse sono linee uscenti dal VIC, utilizzate allorché il VIC assume il controllo del computer ed accede alla memoria per conto proprio. Ciò sarà discusso nel cap. 17.

Le linee A5-A0 sono quindi bidirezionali. Quando le linee A5-A0 del VIC sono ingressi, la MPU 6510 starà accedendo ai registri del VIC nel modo normale; quando le linee A5-A0 sono di uscita, insieme con le restanti linee d'indirizzo del VIC, sarà questo ad avere il controllo e ad effettuare il proprio indirizzamento.

Anche il SID viene selezionato tramite il chip di decodifica 74LS139. Il SID dispone di registri ampi 29 byte per gli effetti sonori. Esso impiega le linee d'indirizzo A4-A0 per contattare i registri (schema principale numero 8). Le cinque linee sono in grado di formare 32 combinazioni d'indirizzo, più che sufficinti per indirizzare i 29 registri del SID.

Il bus d'indirizzo ha un'altra diramazione verso il connettore della cartuccia di espansione (schema principale numero 10). Tut-

te le 16 linee, A15-A0, sono connesse a 16 terminali del connettore. Ciò può consentire alla MPU 6510 di contattare 64K indirizzi in qualsiasi periferica che potrebbe essere collegata tramite il connettore; oppure consentire ad una periferica di contattare qualsiasi locazione indirizzabile nel computer.

Bus di dati

In confronto al bus d'indirizzo, il bus di dati è veramente semplice. Esso ha otto linee, D7-D0. Ciascun registro nella mappa di memoria, ad eccezione della RAM dei colori, ha otto bit. I registri della RAM dei colori hanno un'ampiezza di soli 4 bit. Quando viene indirizzata la RAM dei colori, le quattro linee inferiori del bus di dati conterranno i quattro bit, mentre le quattro linee superiori saranno riempite di zeri che verranno ignorati.

I restanti componenti della mappa, ciascuno con registri ampi un byte, sono connessi alle linee D7-D0 del bus di dati. Tale bus è bidirezionale: la 6510 è in grado sia di leggere che di scrivere sul bus. Ogni locazione è connessa alle medesime linee di dati. Ciò significa che tutti i D7 sono collegati assieme, come pure tutti i D6, e così via. Per la maggior parte del tempo, le locazioni restano inattive. Allorché una locazione viene indirizzata, si potrà accedere ad essa, e ad essa soltanto, tra le 64K locazioni di memoria. Tale locazione sarà letta o scritta, mentre le restanti locazioni resteranno inattive.

Il bus di dati ha origine nei buffer del bus di dati all'interno della 6510. I buffer possono ricevere un dato dal bus o inviare un dato sul bus. Anche il registro d'istruzione è connesso al bus di dati all'interno della 6510, però è un dispositivo di solo ingresso: cioè, può solo ricevere un dato, ma non inviarlo sul bus.

Le linee del bus di dati sono connesse ai piedini 30-37 della 6510 (schema principale numero 10). D7 è sul piedino 30, e D0 sul piedino 37. In questo modo, durante i test, potrete associare rapidamente una linea D col piedino corrispondente. Qualora doveste controllare ripetutamente il chip 6510, sarebbe una buona idea quella di fare uno sforzo per ricordare i numeri dei piedini e le rispettive funzioni.

Il bus di dati si dirama in molte direzioni. Un'importante diramazione conduce agli otto chip 4164 della RAM; questi sono numerati da 0 a 7 (schema principale numero 6). Una linea di dati è connessa a ciascun chip: D0 col chip 0 di RAM; D1 col chip 1; D2 col chip 2; e così via. Così, un byte è composto da un bit di ciascuno

degli otto chip. I piedini 14 e 2 su ciascun chip della RAM sono connessi tra loro e ad una linea del bus di dati. Un piedino serve per l'ingresso di un bit, mentre l'altro serve per l'uscita.

Altre diramazioni del bus di dati connettono otto linee alle ROM, ai CIA, al VIC, al SID, ed al connettore per la cartuccia di espansione. C'è un ramo che invia solo quattro linee di dati ad un chip: tali linee sono D3-D0 e conducono al chip 4066 dell'interruttore bilaterale quadruplo (schema principale numero 4). La 6510 può inviare i quattro bit inferiori alla RAM dei colori tramite queste linee. Gli interruttori si rendono qui necessari per escludere il bus di dati mentre il VIC ha il controllo sul computer. Quando è la 6510 ad avere il controllo, gli interruttori collegano le linee direttamente alla RAM dei colori. Quando il VIC assume il controllo, esso invia il segnale AEC che causa l'apertura degli interruttori.

Linee di controllo

Le linee di controllo sono state definite impropriamente come bus di controllo. In realtà, tali linee sono singole, e ciascuna di esse svolge una funzione particolare.

Le linee di controllo sono ingressi, uscite, o entrambi per la 6510. Anche il VIC dispone di linee di controllo, come pure linee di bus di dati e d'indirizzo. Queste saranno trattate nel cap. 17.

*La linea R/*W*

La linea di controllo più nota è la R/*W. Essa è un'uscita della 6510 che conduce a tutti i chip principali. Essa connette tutti i piedini R/*W dei chip interessati. L'intera linea è tenuta nello stato alto tramite un resistore da 1500 ohm connesso a +5 volt. Quando tale linea è alta, ci si trova nella modalità di lettura.

Come mostrato in fig. 195, la linea conduce ai chip della RAM, ai CIA, al VIC, al SID, alla PLA, ed al connettore per la cartuccia di espansione. Il segnale R/*W ha origine nel decodificatore d'istruzione della 6510. Essa è internamente collegata ai buffer del bus di dati, e poi esce dal piedino 38 della 6510. La linea viene tenuta alta per la maggior parte del tempo, mentre la 6510 legge dalla mappa di memoria. Quando arriva il momento in cui la 6510 deve scrivere nella RAM o in una porta di I/O, il decodificatore d'istruzione fa divenire basso lo stato della linea.

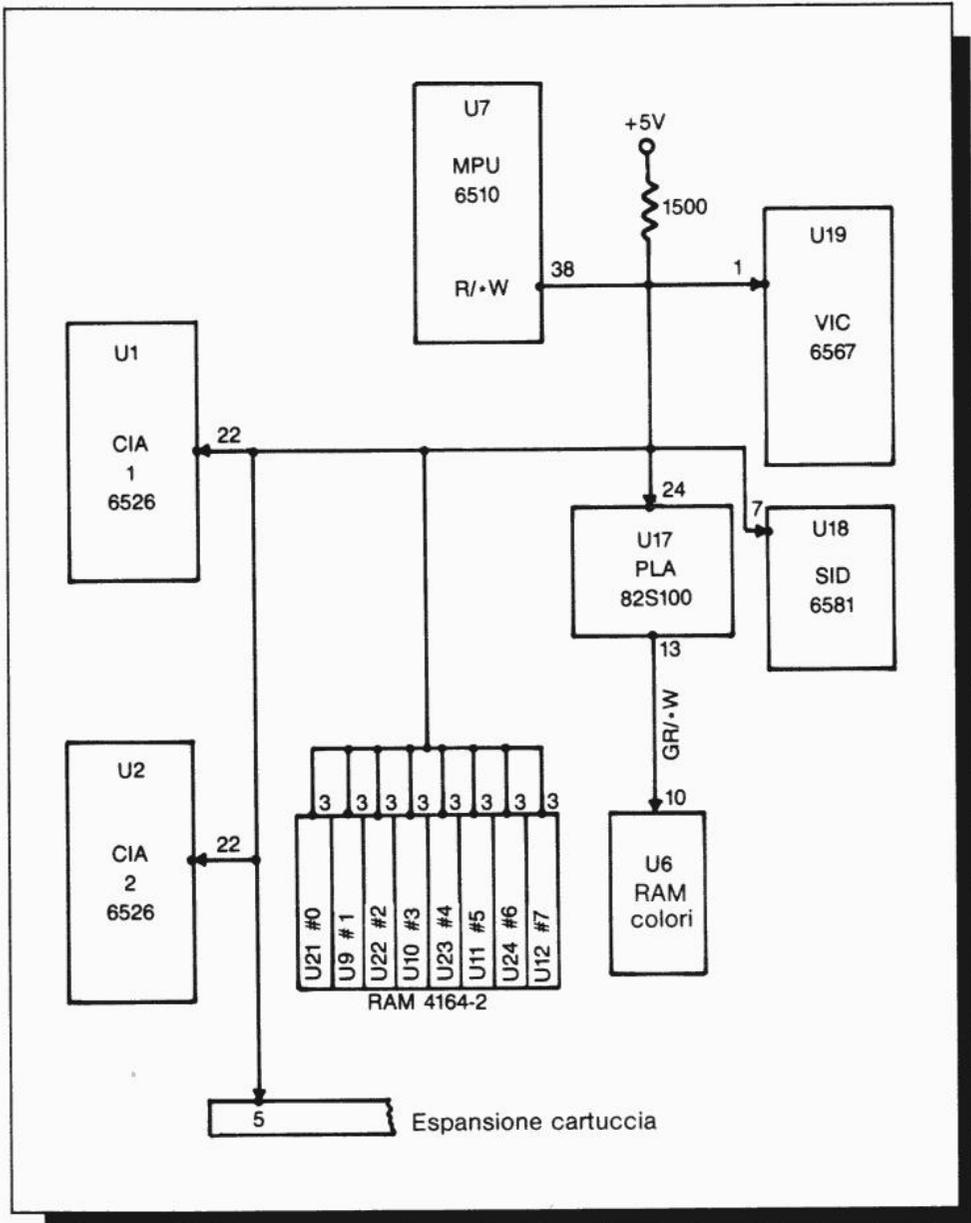



*Figura 195. La linea R/*W ha origine nel decodificatore d'istruzione della 6510 e viene inviata alla RAM, al VIC, al SID, ai CIA ed al connettore della cartuccia di espansione.*

La linea *IRQ

La linea *IRQ è un ingresso della 6510. Essa è tenuta nello stato alto tramite un resistore di pull-up da 3,3K connesso a +5 volt, come mostrato in fig. 196. L'attività della 6510 può essere interrotta allorché tale linea diviene bassa. Una periferica collegata ad un

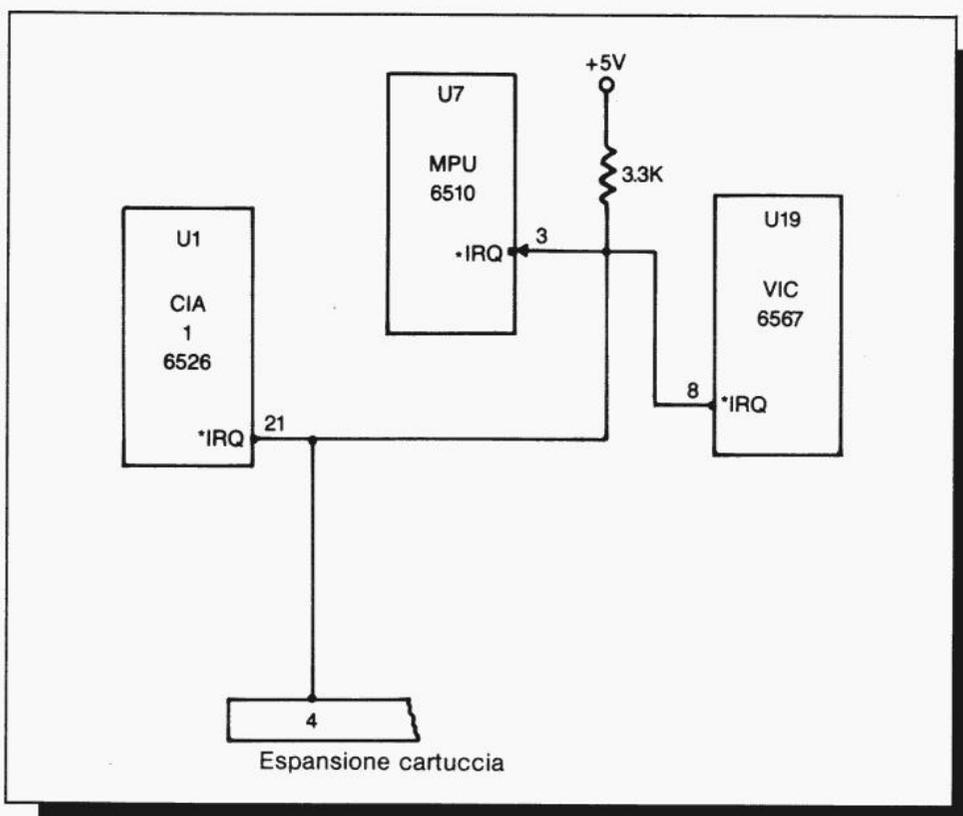



*Figura 196. La linea *IRQ ha origine nel VIC, nel CIA1 e nel connettore della cartuccia di espansione. La 6510 subisce un'interruzione quando uno dei suddetti circuiti invia un segnale basso sulla linea *IRQ.*

CIA può inviare un segnale per far sì che lo stato di *IRQ divenga basso, col conseguente invio di una richiesta d'interruzione alla 6510. Un segnale basso proveniente dall'uscita *IRQ del VIC può interrompere la 6510, come pure un segnale basso proveniente dal connettore per la cartuccia di espansione.

La linea *IRQ è importante durante la programmazione in linguaggio macchina. Il suo comportamento è invece automatico durante l'impiego del BASIC. Ai fini della ricerca dei guasti, dovrete conoscere la disposizione delle linee sulla piastra del circuito stampato, nonché lo stato logico in cui devono trovarsi durante l'effettuazione di un test.

La linea di reset

Nel Commodore 64, la linea di reset è utilizzata per predisporre l'attività del computer all'accensione. Questa linea ha origine nel

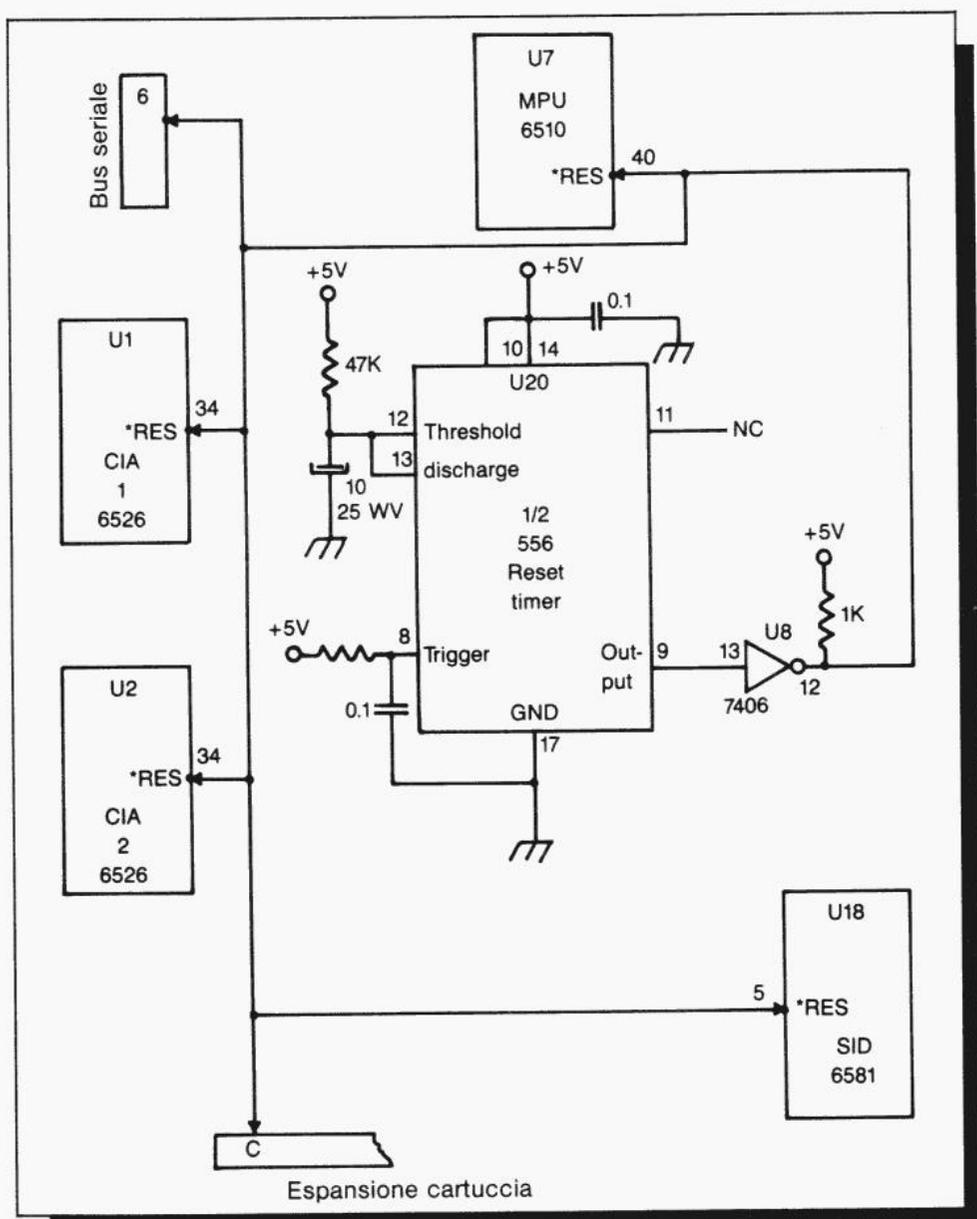



*Figura 197. La linea *RESET ha origine nel chip U20 del timer 556. Essa viene attivata all'accensione del computer, non appena la tensione di alimentazione sale da 0 volt a +5 volt. Il circuito di *RESET è quello che avvia il sistema.*

chip 556 del timer ed inizia la propria funzione non appena la tensione di alimentazione raggiunge i +5 volt all'ingresso di trigger (fig. 197). Un segnale basso originato dal chip 556 viaggia fino alla MPU 6510, ai CIA, ed al SID. Questa linea è connessa anche al connettore del bus seriale ed al connettore per la cartuccia di espansione. La linea di reset è di ingresso per la 6510 ed i CIA. Il segnale può provenire dal timer o da qualche circuito esterno.

Mentre uno stato basso è presente sulla linea di reset, l'attività della 6510 è sospesa. Non appena tale segnale ha una transizione dallo stato basso a quello alto, viene intrapresa la routine di reset, al termine della quale il microprocessore è in grado di riprendere la propria attività. Non c'è alcun pulsante di controllo per il reset nel C-64; tuttavia, potrete seguirne l'azione se forzerete la linea nello stato basso, collegandola a massa.

I segnali Ø0 e Ø2

Il segnale Ø0 entra nel microprocessore provenendo dal circuito del clock. Fate riferimento alla fig. 198. Il segnale Ø2 è un'uscita

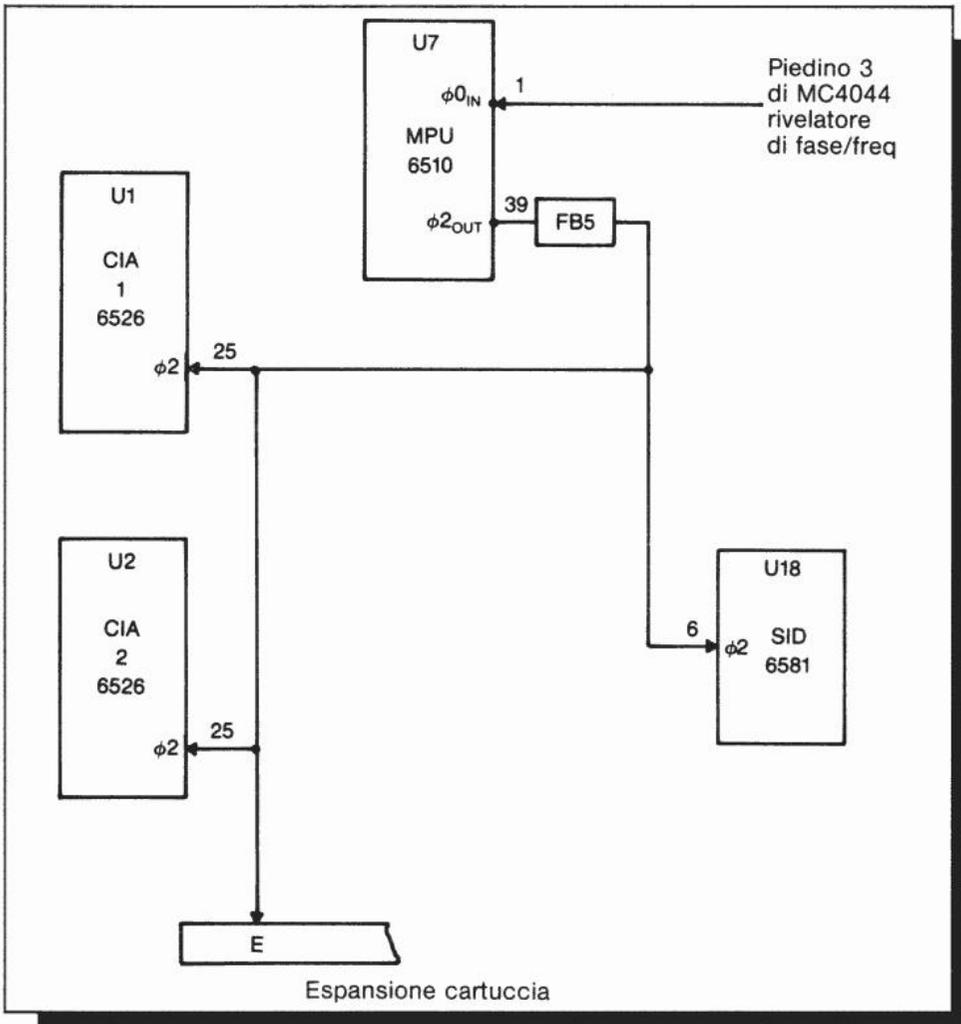



Figura 198. Il segnale Ø2 è inviato dalla 6510 al SID, ai CIA, ed al connettore della cartuccia di espansione. Esso mantiene in sincronia tali circuiti col segnale di cadenza del clock.

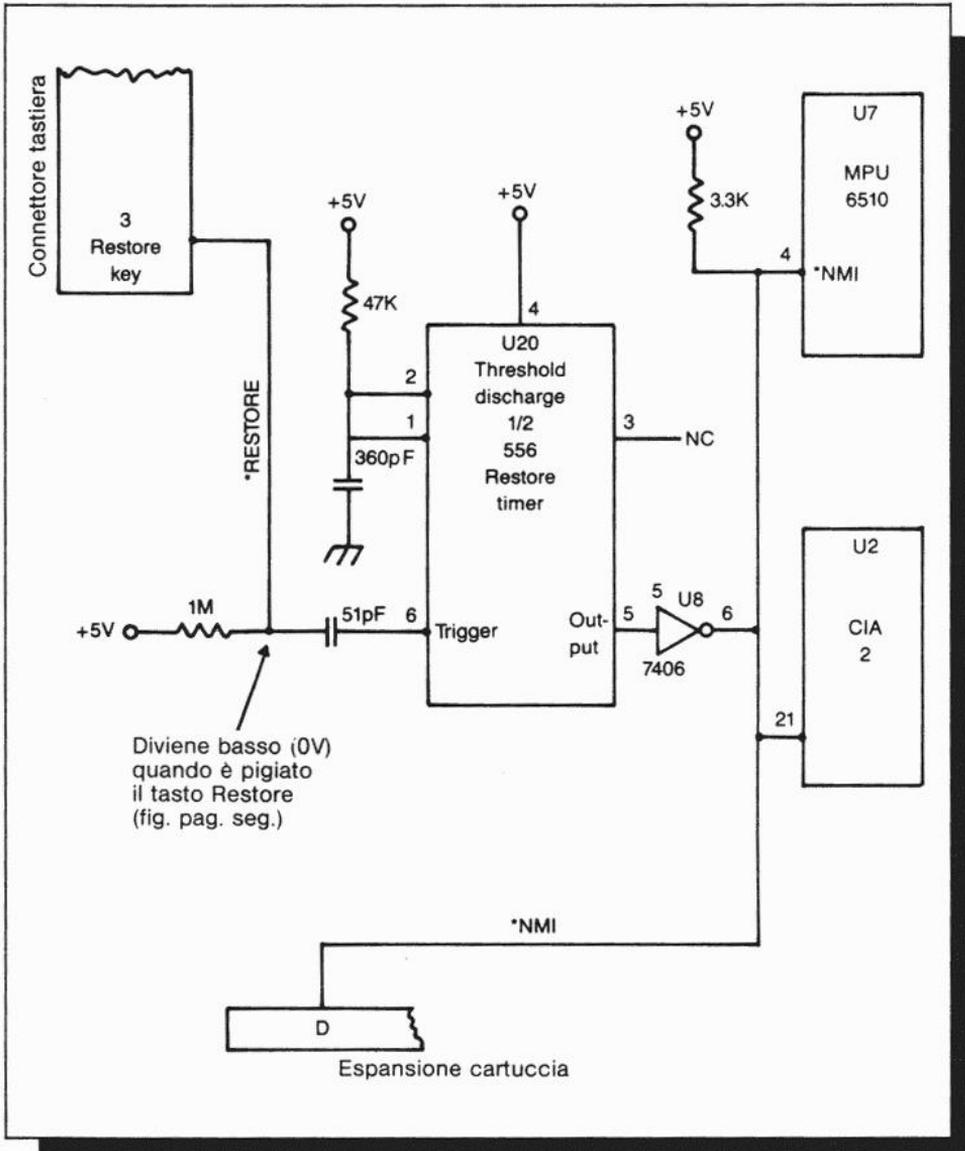



*Figura 199. Il segnale *RESTORE viene prodotto pigiando il tasto RESTORE. Potete controllarne l'azione esaminando il polo 3 del connettore della tastiera: non appena viene pigiato il tasto RESTORE, la tensione su tale piedino dovrebbe diventare bassa (0 volt). Se così non fosse, il tasto sarebbe difettoso: probabilmente, non farebbe contatto fisico entro la tastiera.*

alla medesima frequenza di Ø0 (circa 1 MHz), ma con una diversa fase (Ø). Dopo che la linea Ø0 sarà entrata nel microprocessore dal piedino 1, essa arriverà al circuito di controllo della temporizzazione interna. In tale circuito, il segnale Ø0 sarà convertito nei segnali Ø1 e Ø2 alle frequenze interne di clock che pilotano il microprocessore. Un segnale Ø2 viene anche prelevato ed inviato al resto del computer attraverso il piedino 39.

Figura 200. Il tasto RESTORE è situato a destra nella tastiera.

Il segnale di clock Ø2 ha le proprie linee attraverso il computer. Esso viaggia su tali linee verso i chip principali il cui funzionamento richiede un clock di circa 1 MHz. Innanzitutto, Ø2 viene inviato al piedino 25 dei due CIA, che in tal modo possono operare in sincronia con la MPU 6510 durante i processi di ingresso e uscita.

Ø2 è inviato anche al chip del SID, per la temporizzazione degli effetti musicali generati dal SID. Infine, Ø2 entra in contatto col connettore della cartuccia di espansione. Ciò fornisce a qualsiasi periferica connessa a tale connettore il segnale di clock proveniente dal microprocessore.

Le sole linee di controllo rimaste sono *NMI, RDY e AEC. Queste sono già state trattate, ed AEC sarà discussa ulteriormente nel cap. 17. Per riassumere, la linea *NMI (interruzione non mascherabile) viene utilizzata dal segnale *RESTORE proveniente dalla tastiera. Fate riferimento alle figg. 199 e 200. Il segnale RDY ("ready", cioè pronto), proveniente dal connettore per la cartuccia di espansione, può causare la sospensione dell'attività del microprocessore allorché viene attivato propriamente.

Test delle linee di bus

Poiché le linee di bus in qualsiasi microcomputer coprono una notevole estensione sulla piastra del circuito stampato, esse hanno un'alta probabilità di guasto. In fabbrica, quando i computer sono prodotti, le linee di bus possono essere causa di svariati problemi. La maggior parte di tali problemi si presentano durante le operazioni di saldatura. Talvolta, la lega per saldare si sparge tutt'attorno, formando sferette, fili ed altre strane forme. La lega per saldare può ricadere sulle due facce della piastra e provocare danni, infiltrandosi tra le piste o in qualsiasi piccolo interstizio tra i componenti e gli zoccoli.

Ai primi tempi della produzione di piastre di circuiti stampati, questi problemi comportavano costi notevoli; ma fortunatamente, le tecniche moderne hanno eliminato una grande percentuale dei problemi. Tuttavia, la situazione richiede ancora attenzione. Quando si presenta un malfunzionamento, le linee di bus sono tra i primi sospetti da controllare. Può ancora capitare un cortocircuito provocato dalla lega per saldare, oppure qualche pista può essere interrotta, ed i componenti nelle linee di bus potrebbero guastarsi.

Come potete vedere, le linee di bus sono i fili della logica del computer. Durante un guasto, uno dei primi test da fare consiste nel verificare la continuità delle piste. Con l'aiuto della guida alla

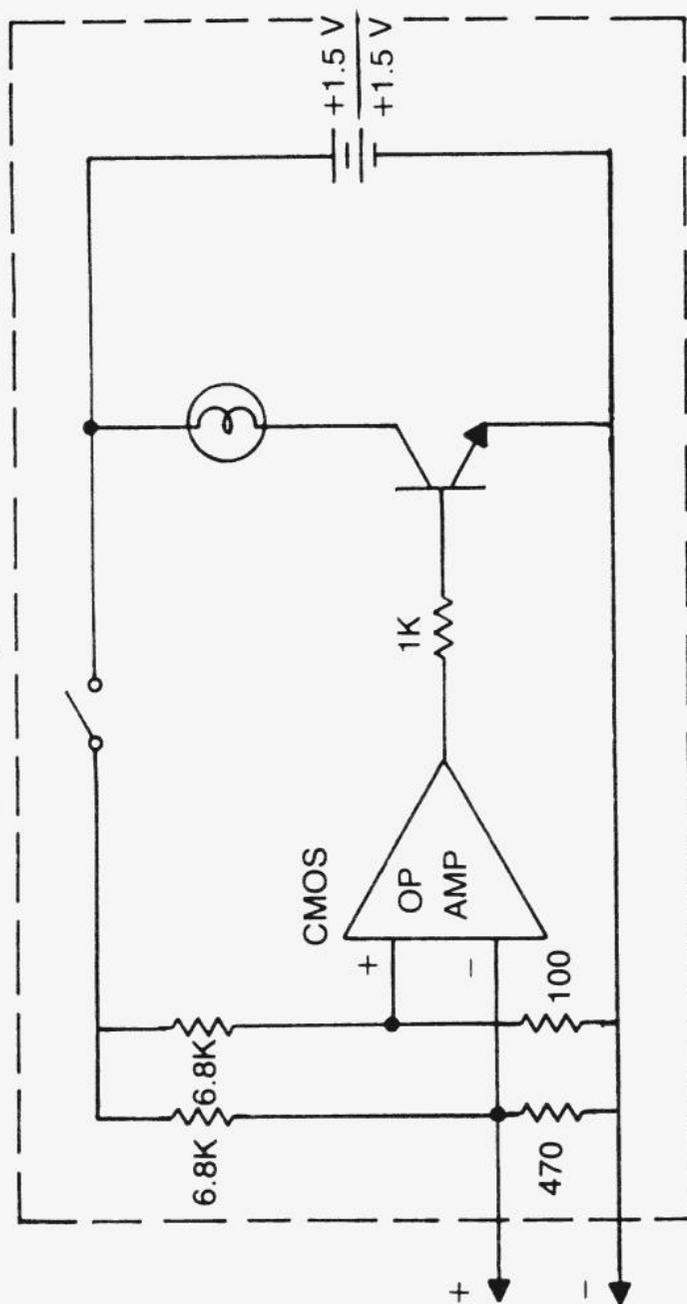



Figura 201. L'impiego di un ohmmetro ordinario è rischioso per i chip del computer. Sarebbe meglio impiegare un tester di continuità a bassa tensione. Con questo circuito di facile montaggio, potrete verificare la continuità applicando solo 1/4 di volt ai componenti, anziché le tensioni comprese tra 1,5 e 3 volt applicate da un ohmmetro.

disposizione dei componenti e delo schema elettrico, le linee di bus possono essere controllate una per una tramite un ohmmetro. Tuttavia, c'è una precauzione da prendere. I componenti e le giunzioni pn dei transistor non possono sostenere la tensione di 1,5 volt normalmente applicata dall'ohmmetro ai circuiti per il test di continuità. Per controllare tali circuiti, dovrete adoperare un tester a bassa tensione.

Un tipico circuito di tester a bassa tensione è illustrato in fig. 201. Le parti del tester sono poco costose ed il loro collegamento non è difficile. Tale tester applicherà solo 1/4 di volt ai circuiti delicati. La lampadina si accenderà quando le sonde sono applicate ad una pista intatta. Qualora la pista fosse interrotta, la lampadina del tester resterebbe spenta.

La lampadina si accenderà anche quando il tester sarà connesso ad una pista cortocircuitata a massa, mentre resterà spenta in caso contrario. La tab. VIII illustra i risultati del test di tipo "SI/NO". Tramite il tester, le linee del bus possono essere controllate molto rapidamente.

Tabella VIII. Il test di continuità SI/NO.

Carta di assistenza

TEST DI RESISTENZA	SI	NO
DA PUNTO A PUNTO	TUTTI I PUNTI CONTINUI	PISTA INTERROTTA
DA PISTA A MASSA	TUTTE LE RESISTENZE SIMILMENTE ALTE	UNA PISTA CORTOCIRCUITATA A MASSA
DA PISTA A PISTA	TUTTI I PUNTI AD ALTA RESISTENZA	CORTOCIRCUITO TRA LE PISTE

Impiego del tester

Il tester di continuità è uno degli strumenti più importanti e più utilizzati durante la ricerca dei guasti. Potrete iniziare il lavoro effettuando un rapido controllo col tester, utilizzare il tester durante la riparazione, ed usarlo infine al termine del lavoro, per verificare che tutto sia a posto. Di solito, sarà il tester lo strumento che consentirà di individuare il cortocircuito o la pista interrotta che ha causato il problema.

Mentre usate il tester, dovrete essere sicuri che il C-64 non sia alimentato. Dovrete aver disinserito l'unità di alimentazione sia dalla presa di corrente che dal connettore del computer. Durante il test di continuità, il computer non dovrà essere sotto tensione, perché ciò potrebbe far illuminare erroneamente la lampadina del tester e quindi provocare confusione.

Il punto di vista migliore per esaminare le piste del circuito è dalla faccia superiore della piastra; la parte inferiore, per lo più, presenta solo le connessioni di saldatura. Nel C-64 un certo numero di chip sono provvisti di zoccoli. Nel C-64 che ho usato come modello, i chip negli zoccoli avevano un puntino giallo dipinto come indicatore, mentre i chip saldati direttamente non lo avevano. Spesso è utile rimuovere i chip dagli zoccoli, al fine di ottenere un buon test di resistenza. Con i chip estratti, potrete essere sicuri che i risultati del test riguarderanno solo il cablaggio della piastra ed i componenti saldati.

I primi test da fare dovrebbero essere quelli per il controllo della continuità da punto a punto. Una volta che avrete accertato l'assenza di interruzioni sulle 16 linee di indirizzo e sulle otto linee di dati, potrete eseguire i test per la ricerca di cortocircuiti. Questo test non è infallibile come quello per la ricerca di interruzioni, ma vale comunque la pena di farlo. Dopodiché, dovrete misurare la resistenza verso massa di tutte le linee d'indirizzo e di dati, una per una.

I risultati dovrebbero essere tutti gli stessi. Tutti i test effettuati tra una pista e la massa dovrebbero mostrare un'alta resistenza in circostanze normali. Potrebbero esserci piccole variazioni nei valori di tali resistenze, ma comunque tali valori dovrebbero essere elevati. Qualora trovaste una pista con valori del tutto diversi dalle altre, avreste ottenuto un valido indizio sulla zona del guasto. In tal caso, dovreste localizzare sullo schema elettrico il circuito interessato da quella pista. Potreste scoprire un altro motivo per la diversità delle resistenze verso massa, ma io non ne ho mai trovato alcuno nei vari modelli esaminati. Pertanto, è molto probabile che,

se una delle piste mostra una resistenza verso massa notevolmente più bassa delle altre, ci sia un cortocircuito alla radice del malfunzionamento.

Una volta che la resistenza verso massa di ciascuna pista sarà stata controllata, dovrete controllare la resistenza tra le varie piste. Anche in questo caso, la resistenza tra pista e pista dovrebbe essere elevata. Qualora trovaste una bassa resistenza, questa sarebbe un indizio: probabilmente, c'è una specie di cortocircuito, come una sbavatura di lega per saldare, tra le due piste che presentano una bassa resistenza.

I test con PEEK e POKE

I test di continuità possono essere eseguiti in qualsiasi circostanza: il C-64 potrebbe essere completamente "morto" o essere in grado di fare solo alcune operazioni. Qualora il computer non desse alcun segno di vita, dovreste ricorrere al test di continuità statica, per controllare le linee d'indirizzo e di dati. Invece, se il computer fosse in grado di funzionare, però non eseguisse correttamente l'indirizzamento, oppure fornisse i dati scorretti, potreste effettuare i test con PEEK e POKE.

Ogni linea può essere controllata individualmente. Per esempio, volendo controllare le linee d'indirizzo, basterebbe indirizzare certe locazioni e quindi leggerne il contenuto o scrivervi dei dati. Le locazioni sono scelte per i seguenti motivi.

Le linee d'indirizzo sono costituite da 16 piste di rame. Ciascuna pista può trasportare un valore alto o basso. Una pista viene ritenuta corretta quando riuscite ad inviare un segnale alto dalla 6510 ad una locazione di memoria connessa a tale pista. Pertanto, se sul bus inviaste un indirizzo composto da bit tutti bassi, tranne quello della pista in esame, che trasporterà un alto, e l'accesso alla locazione indirizzata avvenisse correttamente, allora quella pista sarebbe a posto. Qulora non si riuscisse ad accedere all'indirizzo desiderato, allora la pista in esame non starebbe trasportando il valore alto, per cui potrebbe essere la causa del malfunzionamento.

Per controllare le linee d'indirizzo, viene utilizzata la lista di indirizzi binari illustrata in tab. IX. Ciascun indirizzo effettua il test su una linea d'indirizzo. La linea che trasporta il valore alto è quella in esame. Fate riferimento alla fig. 202. Per inserire un indirizzo nel computer, non dovrete far altro che convertire in decimale la sequenza binaria che lo rappresenta, e quindi usare PEEK o POKE con l'indirizzo decimale. Quando eseguite un test su un indirizzo

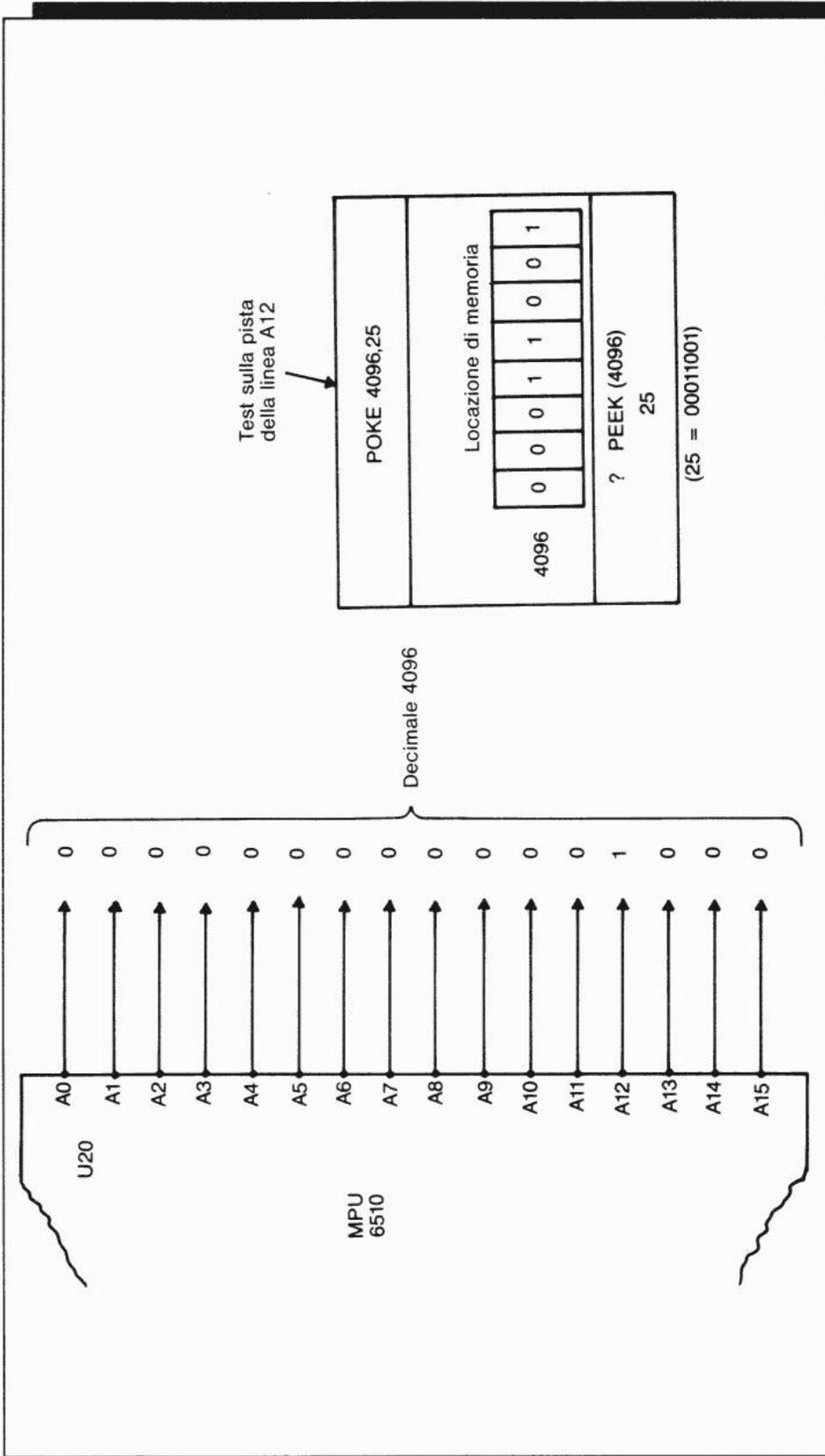



Figura 202. Questo è un esempio di test della linea A12. Se la linea A12 è intatta, si potrà usare un'istruzione POKE per inserire il numero decimale 25 (00011001 binario) all'indirizzo 4096 (0001000000000000 binario). Dopo la POKE, un'istruzione PEEK servirà a verificare l'arrivo del numero 25 all'indirizzo desiderato, nel qual caso la linea A12 sarebbe a posto.

Tabella IX. Test del bus di indirizzo.

TEST Poke (Linea indirizzo)	Indirizzo binario	Indirizzo decimale	TEST Peek
A0	0000 0000 0000 0001	1	RAM
A1	0000 0000 0000 0010	2	RAM
A2	0000 0000 0000 0100	4	RAM
A3	0000 0000 0000 1000	8	RAM
A4	0000 0000 0001 0000	16	RAM
A5	0000 0000 0010 0000	32	RAM
A6	0000 0000 0100 0000	64	RAM
A7	0000 0000 1000 0000	128	RAM
A8	0000 0001 0000 0000	256	RAM
A9	0000 0010 0000 0000	512	RAM
A10	0000 0100 0000 0000	1024	RAM
A11	0000 1000 0000 0000	2048	RAM
A12	0001 0000 0000 0000	4096	RAM
A13	0010 0000 0000 0000	8192	RAM
A14	0100 0000 0000 0000	16384	RAM
A15	1000 0000 0000 0000	32768	RAM

che appartiene alla RAM, potreste usare il comando POKE per inserire nella locazione indirizzata qualsiasi numero decimale compreso tra 0 e 255; e quindi l'istruzione PEEK per verificare che il dato sia arrivato correttamente a destinazione. In caso affermativo, la linea che trasporta il valore alto sarebbe intatta.

Qualora l'indirizzo in esame appartenesse alla ROM, potreste far a meno del comando POKE. Si potrà utilizzare PEEK con l'indirizzo decimale per indirizzare la locazione e leggerne il contenuto. Se il contenuto è corretto, allora la linea che trasporta il valore alto è a posto.

Nella lista sono elencati gli indirizzi binari, i loro equivalenti decimali, e le locazioni nel modello del C-64 che ho impiegato per i test. I modelli più recenti potrebbero eventualmente avere chip differenti nelle suddette locazioni.

Il bus di dati può essere controllato in maniera simile. Tuttavia, per le linee di dati, dovrete generare otto byte di dati, ciascuno dei quali dovrà essere costituito da sette bit "0" e da un solo bit "1", in corrispondenza della linea da esaminare. Solo tale linea dovrà dunque trasportare il valore alto.

La tab. X mostra gli otto byte di bit che serviranno per il test su ciascuna linea del bus di dati. basterà servirsi del comando POKE per inserire gli otto byte in locazioni della RAM, uno alla volta. Successivamente, le otto locazioni saranno lette tramite una PEEK ed

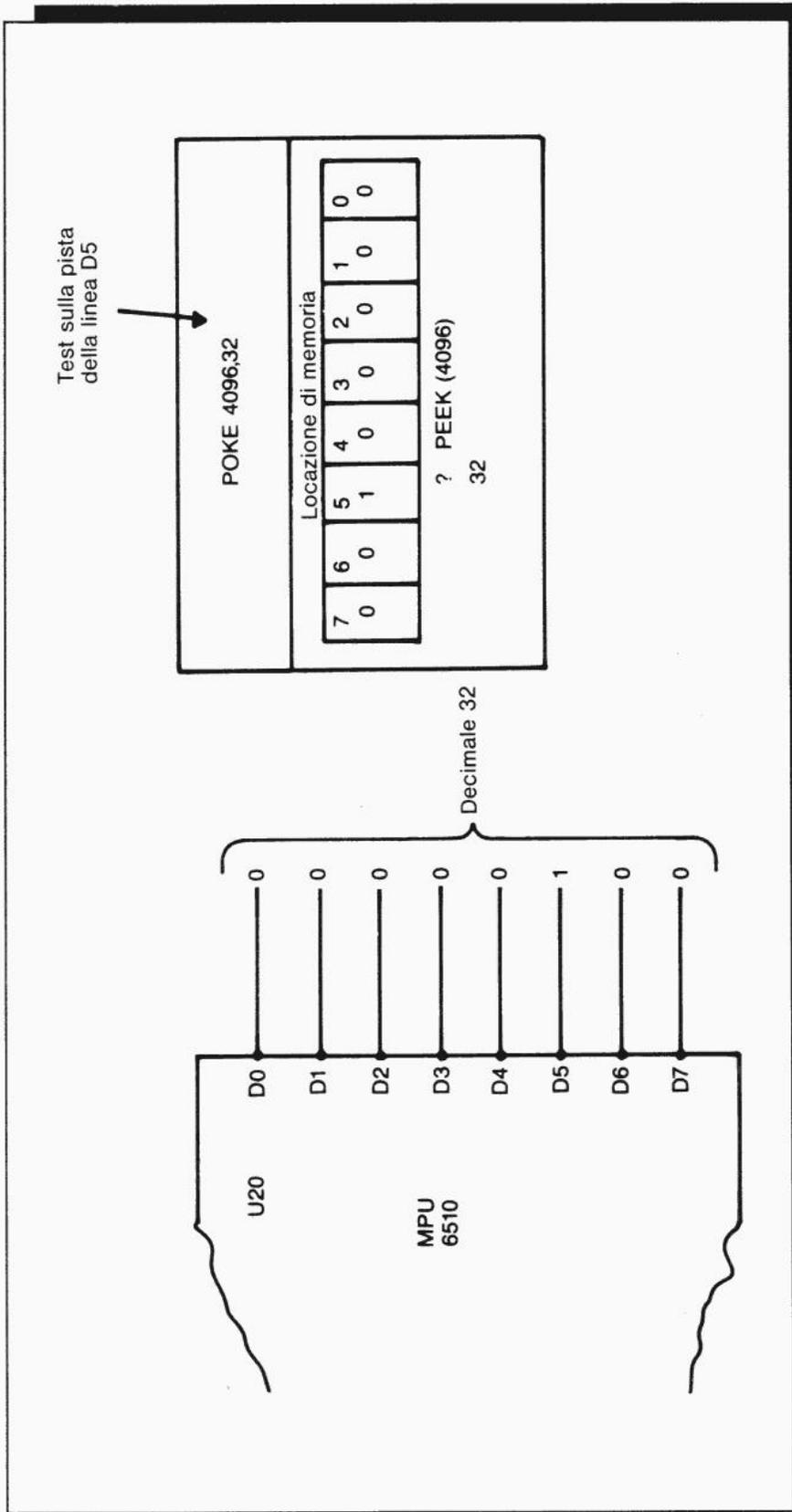



Figura 203. Per un test sulla linea D5, il numero decimale 32 (00100000 binario) viene inviato ad una locazione di comodo, per esempio all'indirizzo decimale 4096. Dopodiché, se un'istruzione PEEK rivela il numero 32 nella locazione suddetta, allora la linea D5 è a posto.

Tabella X. Test del bus di dati.

Copper Linea dato	Dato binario	Dato decimale
D0	0000 0001	1
D1	0000 0010	2
D2	0000 0100	4
D3	0000 1000	8
D4	0001 0000	16
D5	0010 0000	32
D6	0100 0000	64
D7	1000 0000	128

il loro contenuto sarà visualizzato sullo schermo. Fate riferimento alla fig. 203. Se il comando POKE riuscisse a scrivere correttamente tutti i byte nelle locazioni assegnate, allora le linee del bus di dati, su cui i dati provenienti dalla 6510 vengono trasferiti, sarebbero a posto. Qualora una o più locazioni non contenessero i valori corretti, allora potrebbe esserci un cortocircuito o un'interruzione sulla pista che doveva trasportare il valore alto nella locazione assegnata. Qualora ci fossero registri-tampone (latch o buffer) o porte logiche lungo la linea indicata, anch'essi sarebbero sospetti. Per esempio, se il byte binario LHLLLLLL non arrivasse alla locazione definita dal comando POKE, allora la linea di dati D6 non sarebbe a posto.

Test delle linee di controllo

Le istruzioni PEEK e POKE possono essere usate direttamente per i test delle linee del bus di dati e di indirizzo. PEEK è una routine del BASIC che legge il contenuto della locazione indirizzata; POKE è un'altra routine del BASIC che scrive un dato in una locazione indirizzata. Se potete usare PEEK e POKE senza alcuna complicazione, allora la linea di controllo R/*W di lettura/scrittura funziona correttamente. Qualora tale linea non fosse a posto, le due suddette routine del BASIC non funzionerebbero. Le prove effettuate con PEEK e POKE sono anche un test automatico della linea R/*W. Qualora sospettaste un difetto sulla linea R/*W, potreste uti-

lizzare un voltmetro o una sonda logica per un esame più accurato.

Le restanti linee di controllo non rispondono ai test con PEEK e POKE, poiché esse non hanno molto a che fare col funzionamento del bus di dati e d'indirizzo. Il modo migliore per controllare tali linee consiste nell'impiego della sonda logica e del voltmetro. I risultati dei test sono riportati nei diagrammi dei punti di test. Qualsiasi discrepanza con tali risultati indicherebbe la presenza di un guasto nelle vicinanze.

16

GLI ADATTATORI DI INTERFACCIA COMPLESSA (CIA)

L'adattatore d'interfaccia complessa è un circuito integrato contenuto in un chip da 40 piedini. Esso ha il compito di agire da interfaccia tra i circuiti digitali del computer e tutti i dispositivi interni con cui il computer ha a che fare. Questi sono dispositivi di ingresso, quali la tastiera ed i joystick, e dispositivi di uscita, quali il bus seriale e la porta di utente.

Nella parte digitale del computer, la MPU 6510, la RAM, la ROM, e così via, operano tutte con valori simili di frequenza, velocità, tensione e corrente. La 6510 può essere interfacciata con gli altri circuiti digitali semplicemente tramite buffer posti lungo il cammino, ed iniziare quindi le operazioni. Sfortunatamente, i vari dispositivi periferici non hanno generalmente le medesime caratteristiche della RAM e della ROM. La 6510 non può essere connessa semplicemente ai dispositivi esterni; è in tali casi che si rivelano utili i CIA. Ogni CIA è connesso al bus di indirizzi ed al bus di dati di 8 bit dalla parte del computer. Le linee di indirizzo ed il bus di dati sono connessi al microprocessore proprio come i chip di memoria.

Sul lato esterno del CIA, ci sono due bus di un byte ciascuno, per l'interfacciamento coi dispositivi periferici. All'interno del CIA, ci sono registri progettati appositamente per ricevere i byte provenienti dai circuiti digitali, per adattare lo scambio dei dati tra il computer e la periferica, e fare in modo che i dati in uscita dal computer possono raggiungere senza intoppi la periferica. I due bus esterni ricevono anche i dati dalla periferica ed inviano i dati, tramite il CIA, al bus di dati interno.

Oltre ai registri di I/O parallelo, il CIA dispone anche di un registro seriale. Questo è un registro a scorrimento che riceve il dato

in parallelo dal bus di dati interno e lo converte in una sequenza seriale di bit in uscita. Il segnale di uscita viene quindi emesso da un solo piedino. Il registro seriale è anche in grado di gestire un ingresso seriale e convertirlo in parallelo.

Oltre a svolgere tutto questo lavoro di I/O, il CIA è anche un dispositivo di temporizzazione piccolo ma efficiente. Esso dispone di registri che agiscono come timer d'intervallo ed altri registri che forniscono un orologio in tempo reale con ore, minuti, secondi, e decimi di secondo.

Indirizzamento e controllo

Il CIA ha quattro piedini connessi al bus d'indirizzo, come mostrato in fig. 204. Si tratta dei piedini 35-38, che sono i segnali di selezione dei registri RS3, RS2, RS1 e RS0. Essi sono collegati alle linee d'indirizzo A0-A3. Queste linee d'indirizzo effettuano una selezione tra i registri del CIA. Ci sono quattro linee che possono effettuare una selezione tra 16 registri. I 16 registri nel CIA hanno indirizzi decimali: 56320-56335 per il CIA1, e 56576-56591 per il CIA2.

Oltre ai piedini d'indirizzamento interno del CIA, c'è il piedino 23 (*CS) per la selezione del chip. Un segnale basso su questa linea servirà a selezionare il chip. Il segnale per la selezione del chip proviene dai segnali decodificati uscenti dalla PLA e dai suoi chip associati (schema principale numero 10). Il chip non sarà effettivamente selezionato a meno che il segnale di clock Ø2 al piedino 25 non sia simultaneamente alto. Questo è un riferimento per la temporizzazione, cosicché il CIA può essere in sincronia col segnale pulsante del bus di dati.

Quando il segnale *CS è basso e Ø2 è contemporaneamente alto, il CIA potrà operare con la linea R/*W e coi bit di indirizzamento. Se R/*W è nello stato alto, la 6510 può leggere il CIA; se R/*W sul piedino 22 è nello stato basso, alora la 6510 è in grado di scrivere nel CIA.

La linea *RES, al piedino 34, è tenuta solitamente nello stato alto, e non è attiva durante il funzionamento del computer. All'occorrenza, qualora *RES fosse forzata nello stato basso, tutti i registri interni del CIA sarebbero riportati nella condizione iniziale. Tutti i piedini di I/O sarebbero definiti come ingressi. I registri di I/O sarebbero azzerati, come pure i registri di controllo del timer, mentre i latch del timer sarebbero riempiti con valori tutti alti. Tutti gli altri registri sarebbero azzerati.

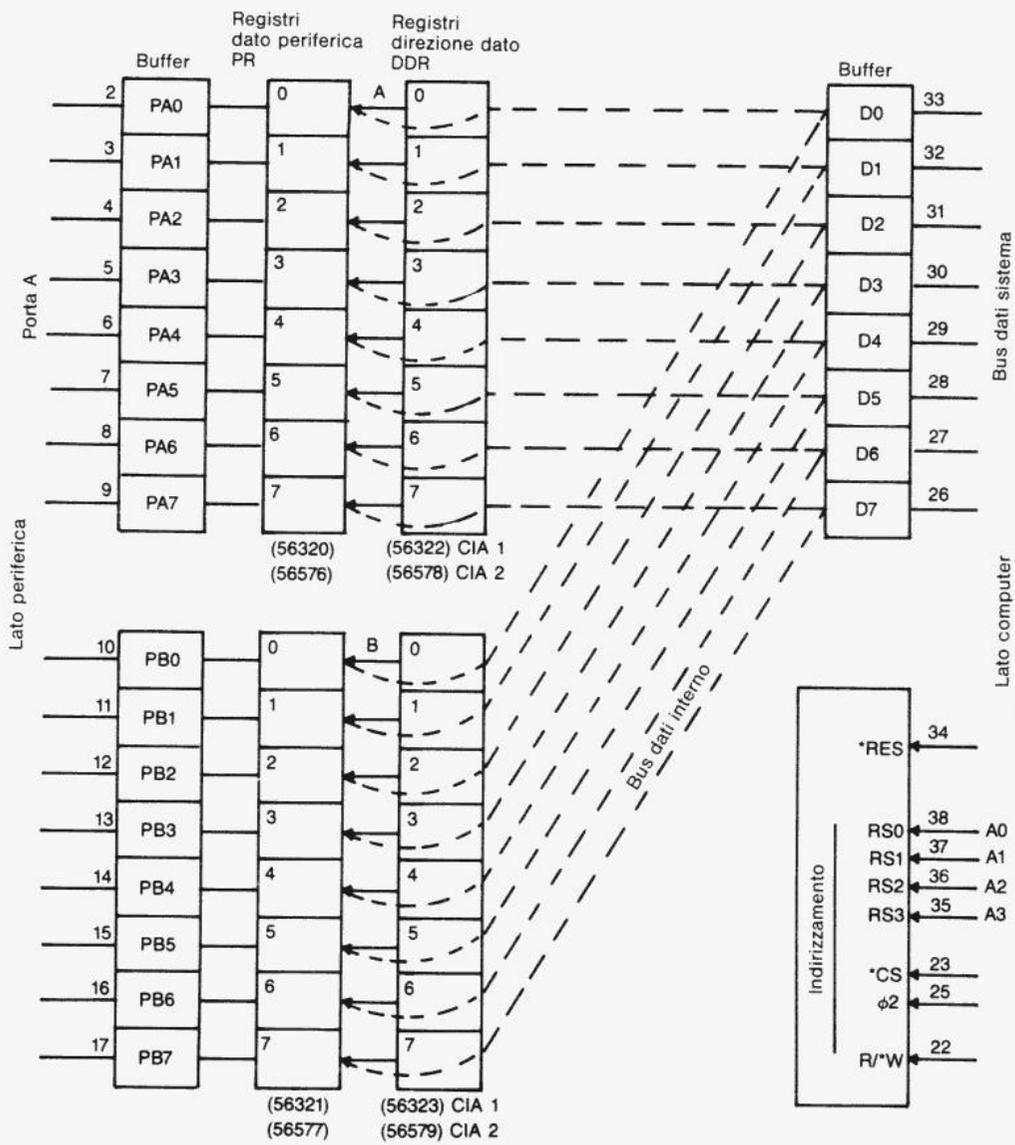



Figura 204. I piedini di selezione del CIA sono connessi alle linee A3-A0. La selezione del chip è gestita dalla PLA e dal chip decodificatore 74LS139. Comunque, la selezione del chip non sarà abilitata finché non si presenti contemporaneamente il segnale di clock Ø2. Tra i bit d'indirizzo che attivano la selezione del chip ed i bit d'indirizzo che selezionano un registro, uno dei 16 registri del CIA può essere connesso al bus di dati. Quattro di tali registri sono raffigurati qui.

Trasferimento interno del dato

I piedini 26-33 del CIA sono connessi alle linee D7-D0 del bus di dati. Tali piedini sono tenuti in una condizione di terzo stato fintantoché *CS è basso e contemporaneamente Ø2 è alto. Con la linea R/*W alta anch'essa, i dati provenienti da una periferica saranno posti sul bus di dati e potranno essere letti dalla 6510.

Il CIA ha una linea di richiesta d'interruzione chiamata *IRQ, nel piedino 21. Essa è tenuta normalmente alta da un resistore di pull-up connesso a +5 volt ed è inattiva mentre è alta. Ciò consente a tale linea di essere collegata con un certo numero di linee d'interruzione: qualora una di queste linee divenisse bassa, si avrebbe il processo d'interruzione descritto più avanti nel capitolo a proposito del registro di controllo dell'interruzione (ICR).

Temporizzazione

Il CIA risponde all'indirizzamento da parte della 6510 allorché il ciclo del segnale di clock Ø2 passa dallo stato basso a quello alto, e poi dallo stato alto a quello basso. Ciò richiede circa 1000 ns. Durante tale periodo, il segnale *CS diviene basso, la linea R/*W diviene alta per una lettura o bassa per una scrittura, i piedini RS ricevono l'indirizzo di un registro, ed il bus di dati riceve il dato d'ingresso o di uscita. Un diagramma di temporizzazione è rappresentato in fig. 205.

A loro volta, i piedini di uscita pongono il dato nel CIA per un'operazione di lettura, o inviano il dato all'esterno per una scrittura. Tutto ciò è mostrato nel diagramma di temporizzazione. Tale diagramma potrebbe confondere le idee a prima vista, ma può essere ben compreso se viene analizzato passo-passo.

Il ciclo di clock Ø2 controlla la temporizzazione del trasferimento dei dati. Il periodo del ciclo, come già si è detto, è di 1000 ns. Ciò coincide con l'accesso da parte della 6510. Il segnale Ø2 ha uno stato alto che dura 440 ns. Il suo stato basso dura 420 ns. Le durate dei fronti di salita e di discesa sono di 25 ns ciascuna.

Temporizzazione della scrittura

Quando la 6510 scrive su un CIA, la temporizzazione di ciascun

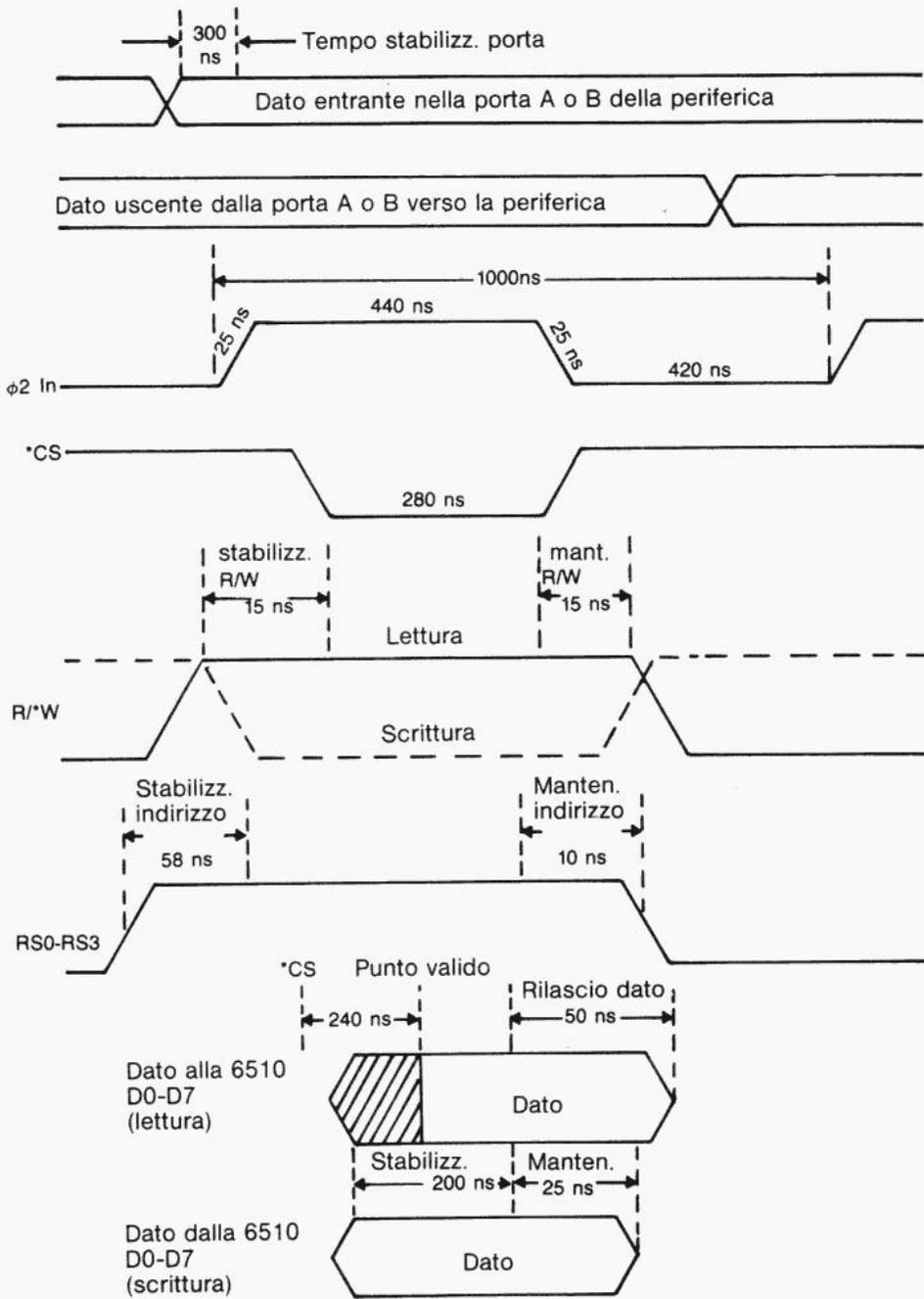



*Figura 205. Le due forme d'onda superiori si riferiscono ad un dato entrante o uscente da una delle porte. Ø2 dev'essere alto quando ciò accade, mentre *CS dev'essere basso. Un segnale di lettura o scrittura indica la direzione del flusso di dati. I bit di selezione del registro rendono accessibile una delle 16 locazioni. Il dato valido potrà essere registrato sul fronte di discesa di Ø2.*

segnale è misurata. L'operazione di scrittura inizia allorché la 6510 indirizza ed attiva il CIA. Il microprocessore invia un indirizzo sul relativo bus. Le linee A15-A12 del bus entrano nella PLA e causano l'invio del segnale *I/O della PLA al piedino 1 del chip di decodifica 74LS139. Contemporaneamente, le linee d'indirizzo A11 e A10 entrano nei piedini 3 e 2 del decodificatore.

I tre ingressi causano l'uscita del segnale *CIAS dal piedino 7 ed il suo ingresso nel piedino 15. Nel frattempo, A9 e A8 entrano nei piedini 13 e 14. Il chip potrà quindi inviare i segnali di selezione del CIA, cioè *CIA1 e *CIA2, ai piedini *CS dei due CIA. Uno stato basso di *CS abiliterà il CIA.

All'inizio del ciclo di scrittura, Ø2 diviene alto. I primi 58 ns sono richiesti dal tempo di stabilizzazione dell'indirizzo. I bit d'indirizzo viaggiano attraverso la PLA ed il decodificatore. Dopodiché, il segnale arriva al piedino 23 del CIA. Il segnale è basso, e quindi attiva *CS. Lo stato basso sarà presente per la restante durata del semiciclo alto di Ø2, cioè 280 ns.

Poi, Ø2 diventa basso. Durante la sua discesa, il valore basso di *CA attraversa un brevissimo tempo (10 ns) di mantenimento dell'indirizzo, dopodiché sale verso lo stato alto.

Mentre la selezione del chip è in corso, vengono indirizzati i registri che dovranno ricevere i dati. Le linee d'indirizzo A3-A0 contattano uno dei 16 registri nel CIA, ponendo i bit d'indirizzo nei piedini 35-38, cioè RS3-RS0.

Sempre durante lo stato alto di Ø2, la 6510 invia il segnale R/*W al piedino 22 del CIA. Il segnale R/*W parte dallo stato alto, ma poi scende all'inizio dell'operazione di scrittura. Il segnale R/*W attraversa un tempo di stabilizzazione di R/W di 15 ns, non appena diventa basso. Esso resterà basso per tutto il resto del semiciclo alto di Ø2. Dopodiché, attraverserà un tempo di mantenimento di R/W, della durata di 15 ns.

Una volta che il chip sia stato selezionato, che il registro desiderato sia stato indirizzato, e che la linea R/*W sia divenuta bassa, il dato può essere scritto nel CIA. Il dato lascia il microprocessore, viaggia sul bus di dati, ed arriva ai piedini del bus di dati del CIA. Il suo arrivo è quasi coincidente col punto medio del semiciclo alto di Ø2. Il dato deve avere un tempo di stabilizzazione di almeno 200 ns durante lo stato alto di Ø2. Poi, durante il fronte di discesa di Ø2, il CIA viene abilitato ad acquisire il dato. Il dato deve restare valido per altri 25 ns, che costituiscono il tempo di mantenimento del dato.

Nel frattempo, per l'intera durata dell'operazione, i piedini di uscita del dato sono in attesa che il dato venga ricevuto dal CIA, l'attraversi, ed emerga dal CIA per essere inviato alla periferica. L'uscita del dato è in grado di rimanere in attesa per 960 ns del

tempo di ciclo totale di 1000 ns: questo è un tempo più che sufficiente a far sì che il dato possa compiere il suo viaggio ed uscire all'esterno, allorché la 6510 esegue un'operazione di scrittura su un dispositivo periferico.

Temporizzazione della lettura

Quando il microprocessore desidera leggere un dato dal CIA, viene seguito un processo simile. La differenza principale è che il dato viaggerà ora dal CIA verso la 6510, anziché nel verso opposto. Durante il ciclo di lettura, ci sono molti segnali e tempi identici a quelli del ciclo di scrittura. Per esempio, il segnale *CS rimane basso per 280 ns durante lo stato alto di Ø2. I tempi di stabilizzazione e di mantenimento dell'indirizzo sono identici a quelli di scrittura. Anche i tempi di stabilizzazione e di mantenimento di R/*W non variano. Comunque, per l'operazione di lettura, la linea R/*W deve trovarsi nello stato alto, anziché basso.

L'operazione di lettura inizia leggermente prima del ciclo di Ø2. In primo luogo, i piedini della porta devono essere contattati e resi disponibili all'acquisizione del dato dalla periferica. Il tempo richiesto è definito tempo di stabilizzazione della porta, ed il suo valore è di 300 ns. Dopodiché, il clock Ø2 diverrà alto. Il dato entrerà nel CIA attraverso le porte e sarà pronto per essere letto dal microprocessore.

A quel punto, il clock Ø2 sarà divenuto alto: il CIA potrà quindi essere selezionato, ed il registro desiderato potrà essere indirizzato. Non appena *CS sarà stato forzato nello stato basso, avrà inizio un periodo di 240 ns. Il dato sarà libero sul bus di dati, ma non sarà ritenuto valido finché non sarà trascorso il periodo suddetto per raggiungere la stabilità. Al termine del periodo di 240 ns, il dato sarà valido e potrà essere acquisito nei latch della 6510. Ciò accade in corrispondenza del fronte di discesa di Ø2. Quindi, il dato dovrà attendere per un breve tempo di mantenimento per assicurarne la stabilità. Tale tempo di mantenimento viene definito tempo di rilascio del dato e dura 50 ns.

Allorché il microprocessore accede al CIA, il segnale *CS dev'essere basso ed il registro dev'essere stato indirizzato dai bit dei segnali RS0-RS3. Il segnale Ø2 dev'essere alto ed il dato dev'essere valido. Se qualcuno di tali requisiti non fosse rispettato, il dato non sarebbe condotto dal dispositivo periferico al CIA, e di qui, attraverso il bus di dati, fino alla MPU 6510.

Porte di I/O

Il piedino *CS, Ø2, R/*W, RS0-RS3, ed i piedini D7-D0 operano tutti dalla parte del CIA rivolta al computer, e comunicano direttamente con la 6510. Dalla parte del CIA rivolta verso l'esterno, ci sono i piedini collegati ai dispositivi periferici. Ci sono due porte di I/O da 8 bit ed un certo numero di altri piedini. Esaminiamo dapprima le porte.

Si è menzionato che ci sono 16 registri indirizzabili in ciascun CIA. I registri sono indirizzati internamente attraverso i bit che entrano in RS3-RS0. I primi quattro registri sono situati agli indirizzi binari LLLL, LLLH, LLHL, e LLHH. Questi sono gli indirizzi dei quattro registri di otto bit che azionano le porte. Ci sono due porte, A e B. Ogni porta ha un registro del dato periferico (PR) ed un registro per la direzione del dato (DDR). La fig. 204 illustra gli indirizzi associati alle locazioni.

I registri PR, attraverso i buffer, sono connessi ai piedini delle porte. PRA è connesso ai piedini 2-9 (PA0-PA7) mentre PRB è connesso ai piedini 10-17 (PB0-PB7). I registri DDR non hanno piedini esterni sul chip: essi sono connessi internamente ai registri PR, bit per bit. Per esempio, il bit 7 di DDRA è connesso al bit 7 di PRA.

I bit del registro DDR viaggiano verso i corrispondenti bit del registro PR associato. I bit non viaggiano nel verso opposto, da PR a DDR. Il DDR controlla il PR: i bit del DDR decideranno la natura di ciascun bit del PR, cioè se esso dovrà essere d'ingresso o di uscita. Se un bit nel DDR è alto, allora il bit corrispondente nel PR è definito come uscita. Se, invece, un bit nel DDR è basso, allora il corrispondente bit nel PR è definito come ingresso.

Una volta che i registri DDR siano stati programmati in modo da definire i corrispondenti bit nei PR come desiderato, essi non saranno più utilizzati, a meno che non si renda necessaria la modifica dello stato di qualche bit nel PR. Ci sono circuiti interni che stabiliscono la modalità d'ingresso o uscita dei PR. Durante un'operazione di lettura, i PR sono ingressi e registreranno i dati in arrivo dalle periferiche. Per un'operazione di scrittura, i PR sono uscite ed invieranno il dato all'esterno verso la periferica.

*I piedini *PC e *FLAG*

I CIA sono in grado di trasferire i dati col protocollo di handshaking. Tale protocollo è un sistema di comunicazione piuttosto si-

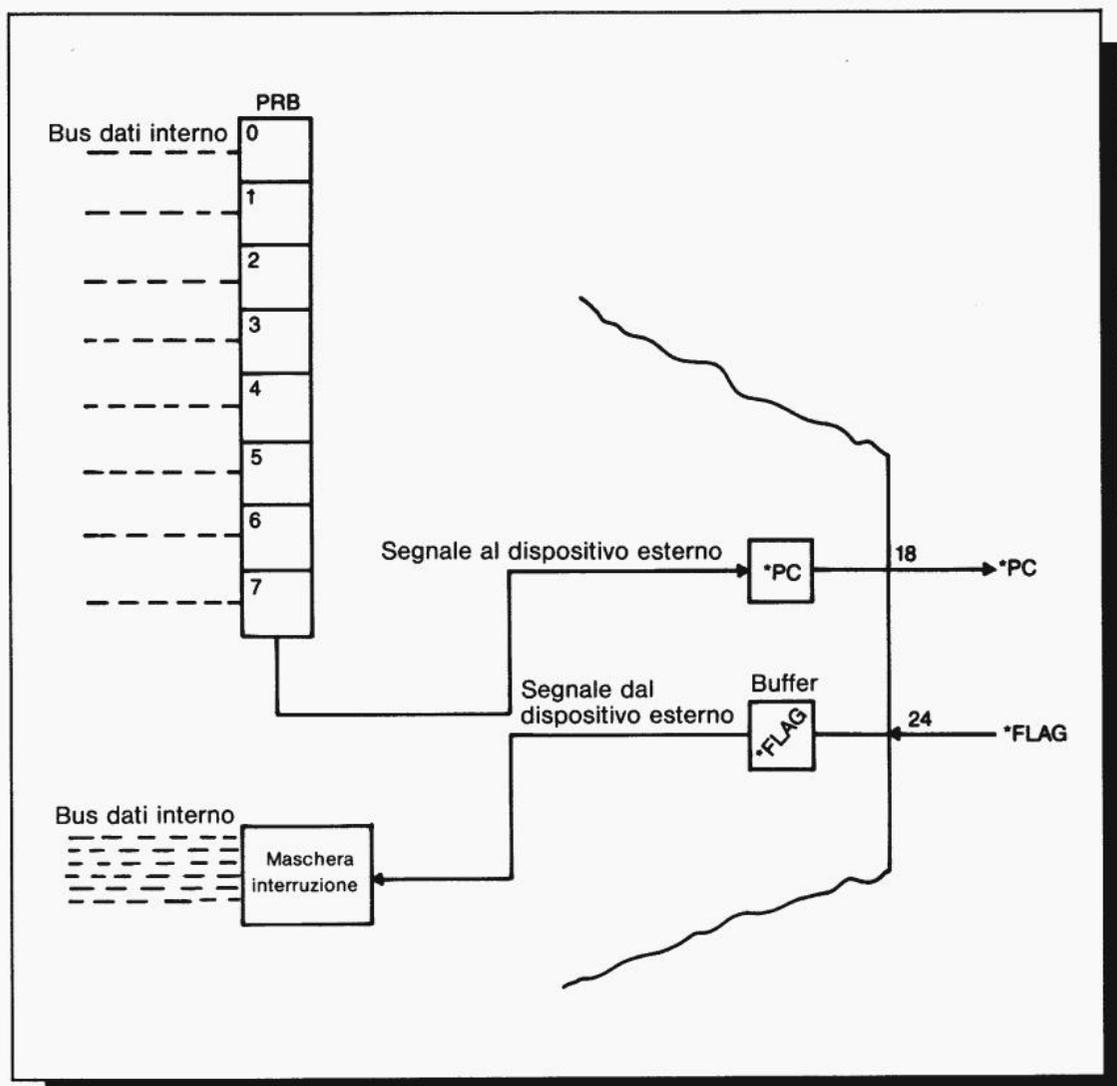



*Figura 206. Le linee *PC e *FLAG del CIA sono un'uscita ed un ingresso utilizzati durante l'handshaking.*

curo per lo scambio di dati con una periferica. L'implementazione del protocollo di handshaking (letteralmente: "stretta di mano") riguarda la programmazione; tuttavia, durante la ricerca dei guasti, potrebbero presentarsi delle occasioni in cui sarebbe utile comprendere ciò che sta accadendo alle porte durante uno scambio di dati con la tecnica di handshaking. Il piedino 18, *PC, ed il piedino 24, *FLAG, sono strettamente coinvolti con l'handshaking.

*FLAG è un piedino d'ingresso connesso al bus di dati interno del CIA e, pertanto, agli ingressi dei circuiti di entrambe le porte A e B. Invece, *PC è un piedino di uscita che esce solo dalla porta B attraverso uno speciale stadio di buffer *PC. Il piedino *PC emetterà un segnale basso per un ciclo dopo qualsiasi lettura o scrittura

della porta B. Fate riferimento alla fig. 206. Durante l'handshaking, questa transizione automatica allo stato basso potrebbe essere impiegata per comunicare con un altro dispositivo. Cioè, il segnale potrebbe essere un codice per specificare che "il dato è pronto", oppure che "il dato è stato ricevuto".

Anche l'ingresso a *FLAG è utile durante l'operazione di handshaking. Se un segnale basso viene inviato a *FLAG, il segnale attiverà un bit d'interruzione interno al CIA. Anche l'attivazione del bit di *FLAG potrebbe essere impiegata come un codice per specificare che il dato è pronto o che è stato ricevuto. Come menzionato, la definizione del protocollo di handshaking è compito del programmatore. Qualora desideraste maggiori dettagli in merito, dovreste consultare un libro di programmazione.

Timer

Nel CIA, ci sono due registri da 16 bit di timer d'intervallo. Essi necessitano di quattro indirizzi, poiché ciascuno dei due registri è composto da 16 bit, come illustrato in fig. 207. Il timer A possiede un registro "basso" da 8 bit ed un registro "alto" da 8 bit. I loro indirizzi sono LHLL e LHLH. Il timer B ha una struttura simile. Gli indirizzi LHHL e LHHH indirizzano il byte "basso" ed il byte "alto" del registro, rispettivamente.

I timer hanno varie modalità. Essi sono molto utili in diverse applicazioni. Possono generare lunghi ritardi temporali in un programma, gestire impulsi di diversa ampiezza, treni di impulsi, e variazioni di frequenza della forma d'onda. Possono contare gli impulsi, e misurare le frequenze ed altre caratteristiche degli impulsi che vengono iniettati nel piedino 40, CNT.

Ciascun timer è controllato da un altro registro nel CIA. Il timer A è controllato da un registro di 8 bit all'indirizzo HHHL. Il timer B è controllato dal registro HHHH. I registri di controllo azionano i timer. I due timer hanno un funzionamento simile, ma non identico.

Ciascun timer necessita di due indirizzi, poiché impiega un registro da 16 bit collegato al bus di dati da 8 bit. Al fine di leggere o scrivere in un timer, la 6510 dapprima indirizza il registro inferiore e quindi vi accede. Dopodiché, indirizza il registro superiore e vi accede. In effetti, ciascun timer consiste di due registri da 16 bit: uno viene contattato durante la scrittura, e l'altro quando il microprocessore deve effettuare una lettura.

Il registro per la scrittura è un latch, mentre il registro che viene letto è il contatore del timer. Qualsiasi cosa scritta nella locazione

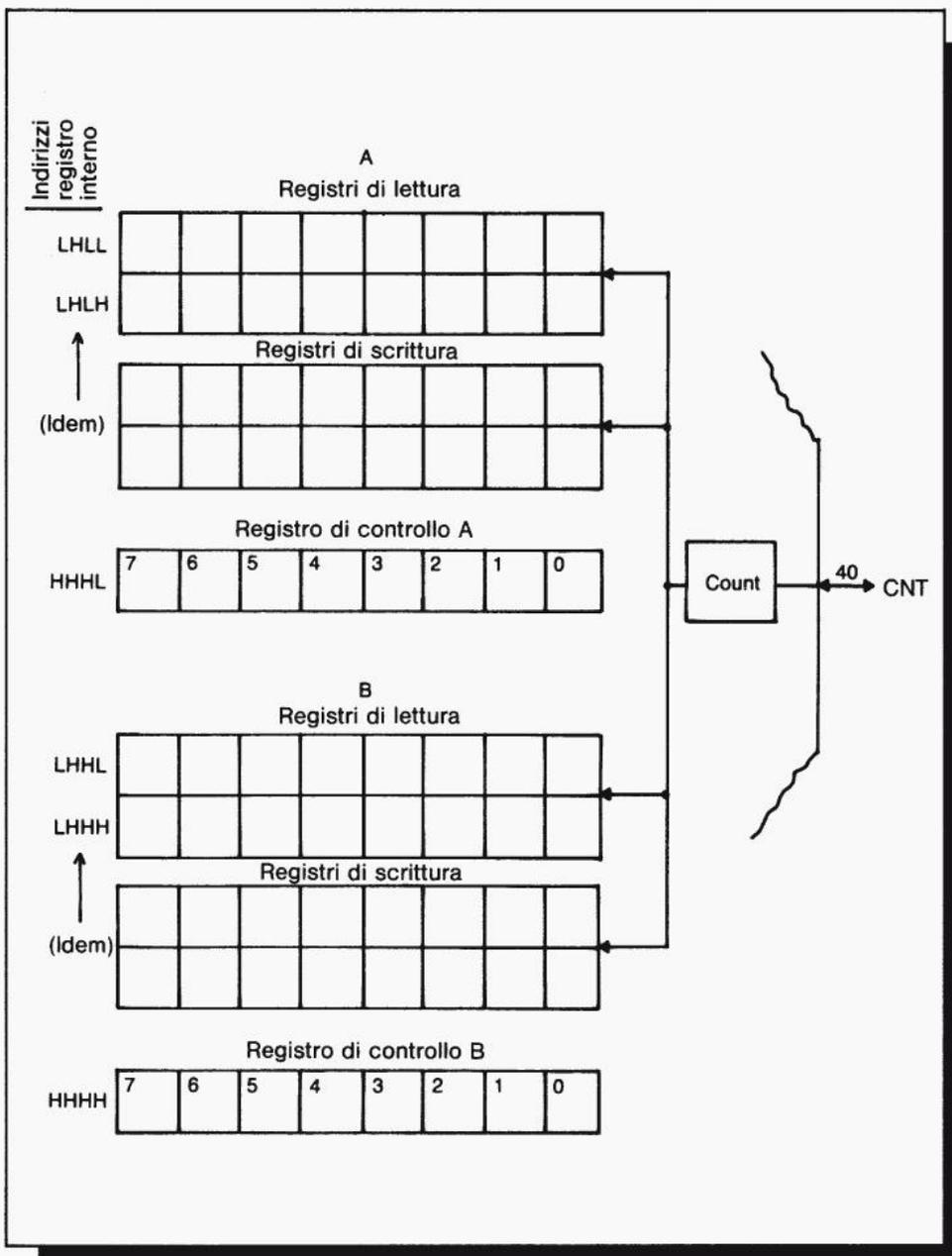



Figura 207. I registri del timer possono contare impulsi, misurare frequenze, generare lunghi ritardi di tempo, e fare altre cose. Essi ricevono il dato al piedino 40, CNT (Count).

del timer da 16 bit viene "trattenuta" nel latch. Allorché il medesimo indirizzo sarà letto, il microprocessore riceverà il contenuto corrente del contatore del timer. Anche in questo caso, il processo è importante per il programmatore; per fini di assistenza, invece, basterà soltanto avere un'idea di ciò che fanno i suddetti registri.

Orologio in tempo reale

Ci sono quattro registri nel CIA che agiscono come un orologio in tempo reale. Essi sono illustrati in fig. 208. Durante le reali applicazioni di programmazione, un orologio in tempo reale è spesso

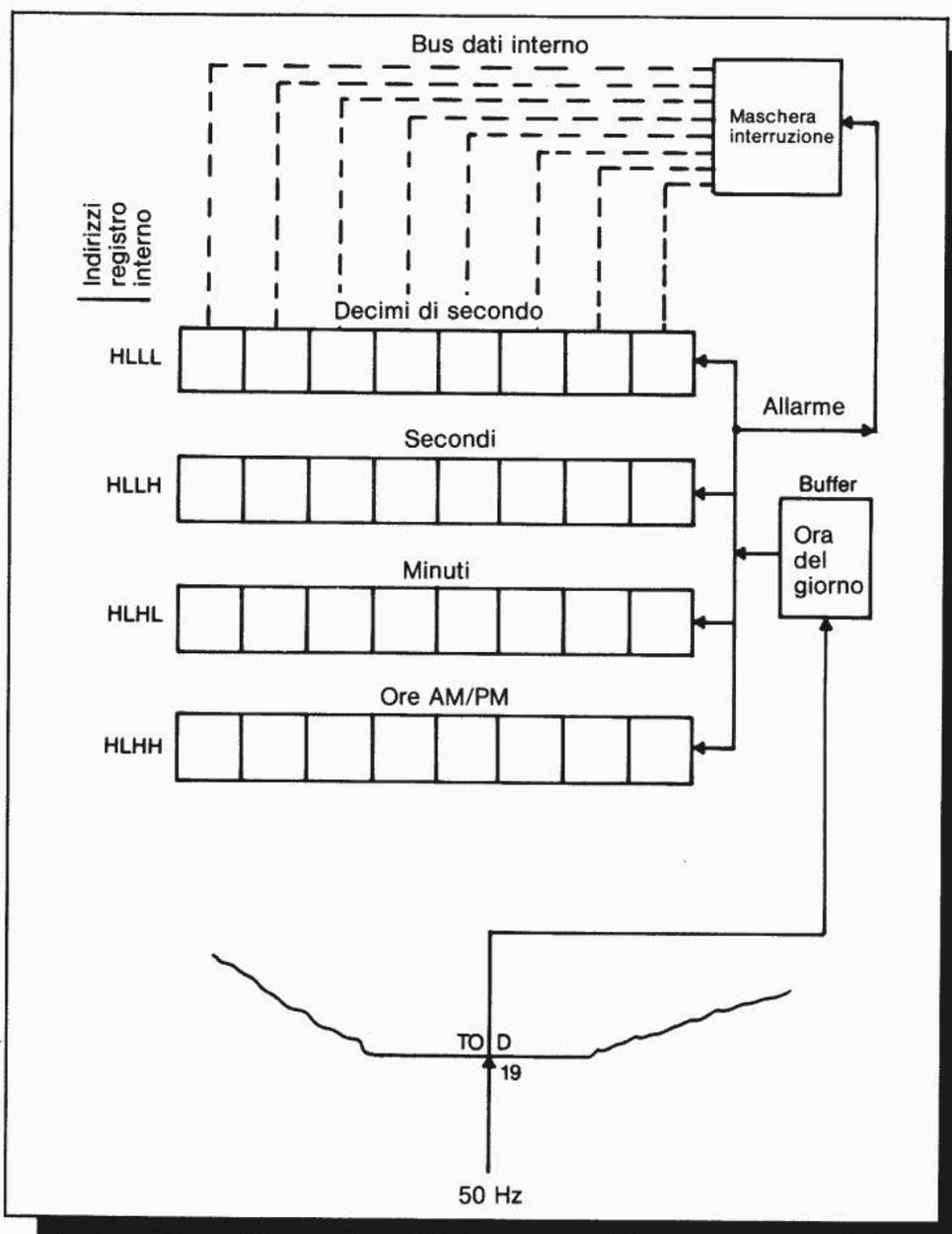



Figura 208. Ciascun CIA contiene quattro registri che agiscono come un orologio in tempo reale. Tali registri, che possono contare fino al decimo di secondo, sono controllati da un impulso a 50 Hz applicato al piedino 19 dall'alimentatore.

necessario. Questo dispone di quattro registri da 8 bit per gestire lo scorrere del tempo. Il registro all'indirizzo HLLL conta i decimi di secondo; HLLH tiene nota dei secondi; HLHL calcola i minuti, mentre il registro all'indirizzo HLHH segna le ore AM/PM.

Con questi registri, il CIA è in grado di segnare il tempo delle 24 ore con una risoluzione di un decimo di secondo. I quattro registri sono come un orologio elettrico. Infatti, al pari di qualsiasi orologio elettrico, esso è connesso alla tensione di rete a 50 Hz (60 Hz nel Nord America). Tale frequenza viene prelevata dall'alimentatore ed entra nel chip al piedino 19, TOD (Time Of Day: ora del giorno). Il segnale a 50 Hz pilota il conteggio nei vari registri.

Esso è anche un orologio con "allarme", che può essere programmato per generare un'interruzione laddove sia richiesto. L'allarme è gestito da alcuni altri registri interni. Questi registri hanno i medesimi indirizzi di quelli del TOD. Il registro di controllo per il timer B può rendere accessibile il registro di allarme. Il bit 7 del registro di controllo (fig. 207), se posto a 1, consente di scrivere nei registri di allarme e di predisporre tale allarme. Quando il bit 7 è basso, l'indirizzamento dell'orologio sarà rivolto all'orologio stesso, e non all'allarme.

La gestione dei registri dell'orologio in tempo reale dev'essere effettuata tramite un'accorta programmazione. Ciò riguarda il programmatore e non è necessario per la ricerca dei guasti. Per la riparazione del computer, basterà essere consapevoli della presenza dei registri dell'orologio nel CIA e delle loro funzioni.

Registro di controllo dell'interruzione

Le interruzioni che lasciano il CIA come *IRQ ed arrivano al microprocessore sono di importanza vitale per il funzionamento del computer. Esse servono ad avviare la MPU 6510, che potrà quindi intraprendere la propria routine per la gestione dell'interruzione *IRQ. Ci sono cinque linee di ingresso interne al CIA, che conducono al registro di interruzione (ICR) del CIA. Ciascun tipo d'interruzione è in grado di definire un bit dell'ICR.

L'indirizzo interno dell'ICR è HHLH. A tale indirizzo, ci sono due registri da 8 bit. C'è un solo registro che viene contattato allorché la 6510 scrive sull'ICR: si tratta del registro di maschera (MASK). L'accesso all'altro registro, quello di dati (DATA), può avvenire solo in fase di lettura. Fate riferimento alla fig. 209.

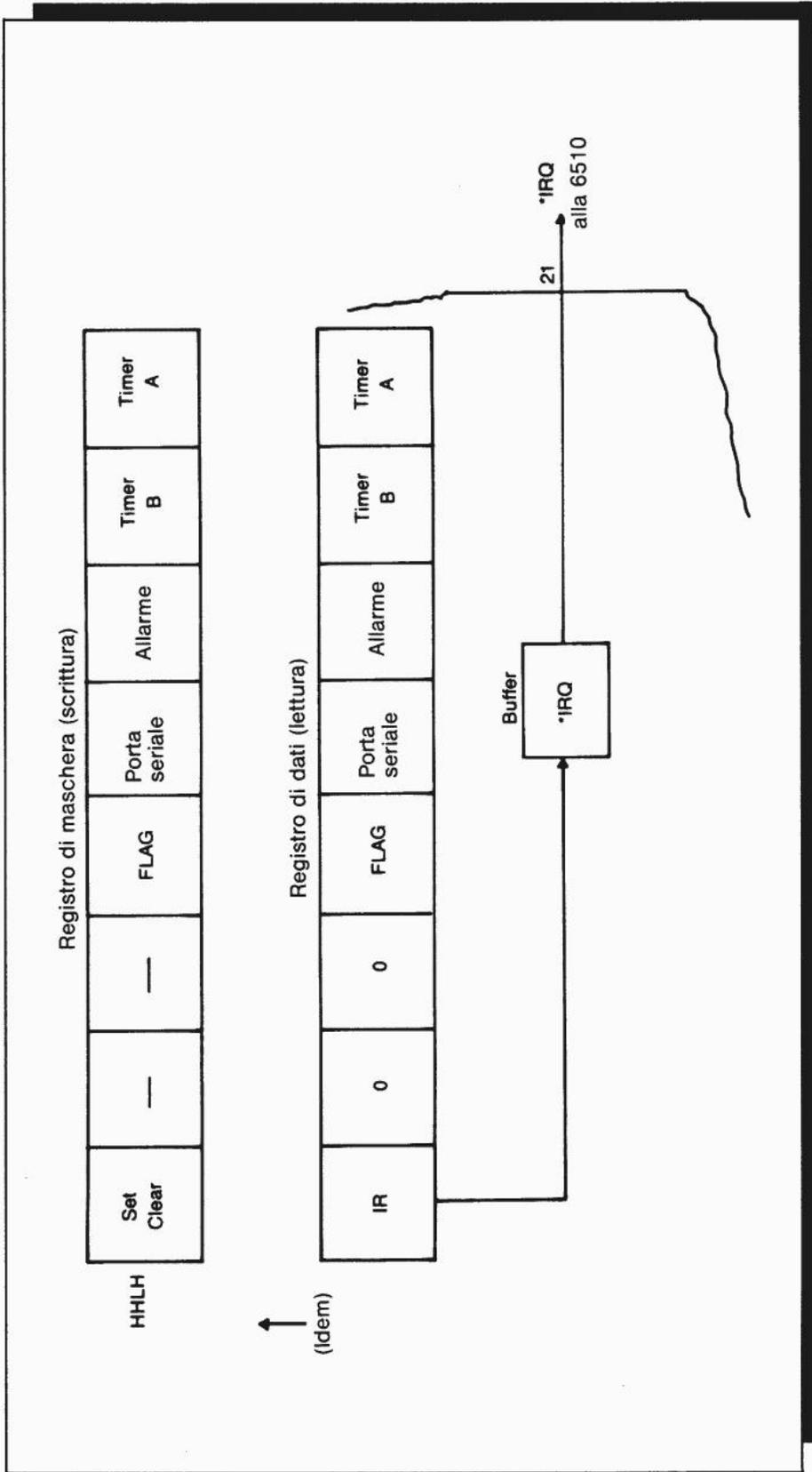



*Figura 209. Il registro di controllo dell'interruzione è in grado d'inviare il segnale basso *IRQ alla 6510.*

All'interno del CIA, cinque circuiti conducono alla combinazione di registri di dati/maschera, che si trova nell'ICR. Ad ognuno dei cinque circuiti è assegnato il proprio bit nella parte del registro di dati dell'ICR. Uno o più impulsi d'interruzione, provenienti dai suddetti circuiti, definiranno i rispettivi bit nel registro di dati.

Ciascun bit nel registro di dati ha un bit corrispondente nel registro di maschera. Il bit di maschera può lasciar passare la richiesta d'interruzione o bloccarla. Quando il bit di maschera lascia passare l'interruzione, il segnale sul piedino *IRQ diverrà basso e procederà verso il microprocessore. La 6510 sospenderà le operazioni in corso ed intraprenderà la routine di gestione dell'interruzione *IRQ, come descritto nel cap. 12. Qualora il bit di maschera non lasciasse passare la richiesta, l'impulso d'interruzione sarebbe soppresso.

I cinque circuiti e le rispettive posizioni dei bit nei registri di dati/maschera sono i seguenti: il bit 0 gestisce il superamento del limite inferiore ("underflow") da parte del timer A; il bit 1 gestisce l'underflow del timer B; il bit 2 serve per controllare l'allarme dell'orologio; il bit 3 specifica se il registro di dati seriale è pieno o vuoto; il bit 4 indica la condizione del buffer *FLAG.

I bit 5 e 6 non servono a molto, ma il bit 7 è importante e viene usato ingegnosamente. Il bit 7 del registro di maschera è denominato SET/*CLEAR. Esso svolge la seguente funzione di mascheratura sui singoli bit di maschera. Supponete di scrivere nel registro di maschera, assegnando un valore basso al bit 7: il registro azzererà qualsiasi bit di maschera che abbia un valore alto; i bit già bassi resteranno tali.

D'altro canto, se scrivete un valore alto nel bit 7 del registro di maschera, il registro porrà valori alti in qualsiasi bit di maschera con valori bassi, lasciando inalterati i valori già alti.

Affinché uno dei circuiti interni possa causare un'interruzione, per prima cosa esso deve inviare un impulso al registro di dati per attivarne il bit corrispondente. Il registro di dati controllerà quindi il corrispondente bit di maschera. Se il bit fosse basso, non sarebbe intrapresa alcuna azione; qualora il bit fosse alto, l'interruzione procederebbe di un altro passo.

L'interruzione renderà alto il bit 7 del registro di dati. Allorché tale bit sarà divenuto alto, il piedino 21 (*IRQ) diverrà basso: ciò causerà l'avvio della routine d'interruzione.

Registro di dati seriale

All'indirizzo interno HHLL del CIA, c'è un'intera porta di I/O.

Questa è la porta seriale (SP), che è connessa al piedino 39. All'interno del chip, il piedino è collegato allo stadio di buffer di SP e quindi al registro della porta seriale. Fate riferimento alla fig. 210.

Come già discusso, la porta seriale funziona come un registro a scorrimento. Essa è collegata al bus di dati interno ed è uno dei circuiti d'interruzione che possono rendere basso il segnale *IRQ. Il registro a scorrimento ha il suo lato parallello collegato al bus di

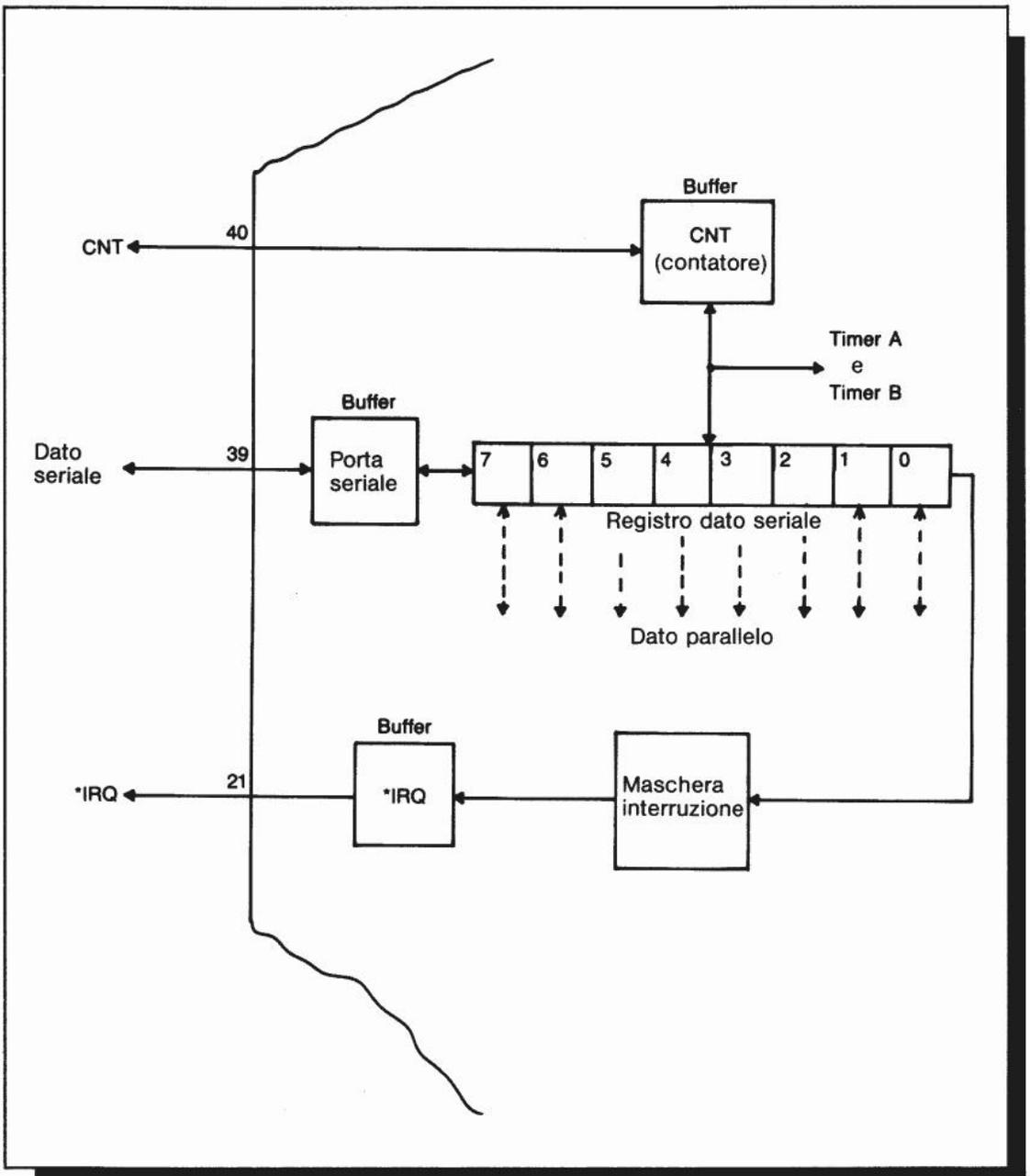



*Figura 210. Al piedino 39 si trova una completa porta seriale bidirezionale. Essa coopera con *IRQ e CNT.*

dati da 8 bit, mentre il lato seriale è connesso al buffer di SP. Inoltre, è anche collegato al buffer di CNT ed ai due timer.

La porta seriale può essere posta nella modalità d'ingresso o di uscita. Il bit 6 del registro di controllo A definisce la modalità (fig. 207). Se un valore alto viene posto nel bit 6, la porta seriale è uno stadio di uscita; quando un valore basso viene posto nel bit 6, la porta agisce come ingresso.

Nella modalità d'ingresso, le operazioni sono controllate dal piedino 40 (CNT). Quando c'è un dato proveniente da una periferica in attesa sul piedino SP, un fronte di salita nel segnale CNT abilita il piedino SP, cosicché il dato può entrare nel registro a scorrimento, ad un bit alla volta. Quindi, dopo otto impulsi di CNT, il dato contenuto nel registro a scorrimento sarà trasferito in parallelo nel registro di dati seriale: cioè, tutti gli otto bit saranno trasferiti contemporaneamente. Una volta che il dato sarà stato acquisito nel registro, sarà generata un'interruzione: da quel punto, la MPU 6510 assumerà il controllo delle operazioni.

Quando la porta è definita come uscita, essa ha bisogno di un timer. Il timer A stabilisce la frequenza di trasferimento del flusso di dati, cioè la velocità con cui i bit seriali usciranno dal piedino SP per raggiungere la periferica. Questo computer fa scorrere i dati fuori dal piedino SP ad una velocità che è la metà di quella di underflow del timer A.

La 6510 può inviare dati in uscita attraverso la porta seriale, scrivendo nel registro di dati seriale. Il solo requisito è che il timer A stia operando nella modalità continua. Durante l'operazione di scrittura, il segnale di clock proveniente dal timer A viene emesso dal piedino 40, CNT. Il dato che arriva nel registro seriale, in sincronia col clock, viene quindi posto nel registro a scorrimento e fatto scorrere fuori dal piedino 39 (SP). Il dato viene fatto scorrere fuori a partire dal bit 7, seguito dal bit 6, e così via, fino a terminare il byte col bit 0.

Il dato viene fatto scorrere bit per bit. Dopo otto impulsi di CNT, un byte viene inviato alla periferica. In tale istante, il circuito SP genera un'interruzione, che invia al relativo registro di dati. Tale interruzione è stata progettata in modo da comunicare al microprocessore che il byte precedente è stato trasmesso e che il registro seriale è pronto per l'eventuale byte successivo.

Comunque, il microprocessore è sempre un passo avanti rispetto al circuito di SP: qualora avesse altri dati da trasmettere, la MPU invierebbe uno di tali byte nel registro seriale, immediatamente prima dell'interruzione; il dato sarebbe quindi fatto scorrere fuori dal piedino SP. Fin tanto che il microprocessore è un passo avanti rispetto al circuito di SP, l'uscita dei dati avverrà in modo continuo. Quando non ci saranno più dati, il segnale CNT, dopo l'ottavo impulso, si porterà nello stato alto e la trasmissione cesserà.

Funzionamento

Ci sono due chip 6526 di CIA nel Commodore 64. I CIA svolgono compiti per i quali sia richiesta un'interfaccia digitale-digitale. Ciò è diverso dai chip del VIC e del SID, che convertono i segnali digitali in segnali analogici. Questi chip saranno discussi nei capp. 17 e 18.

CIA1

Uno dei CIA è impiegato per la ricezione dei segnali generati pigiando i tasti sulla tastiera. Le medesime connessioni che ricevono gli impulsi dalla tastiera sono connesse anche alle due porte di controllo. Fate riferimento allo schema principale numero 1. Anche i joystick o altre periferiche possono essere connessi qui. Non c'è alcun conflitto, in circostanze normali. Di solito, la tastiera ed i joystick non sono utilizzati contemporaneamente. Le periferiche, quando non sono attive, presentano un'alta impedenza ai piedini della porta del CIA e quindi non interferiscono. Anche qualora ne fossero attive due contemporaneamente, non produrrebbero alcun danno.

La tastiera agisce sui piedini di porta del CIA nel modo seguente. I piedini 10-17 (PB0-PB7) della porta B sono connessi direttamente alle otto colonne di tasti. I piedini 2-9 (PA0-PA7) della porta A sono connessi direttamente alle otto righe di tasti. All'avviamento del computer, uno dei compiti di servizio eseguiti dal Kernal consiste nella configurazione dei piedini delle porte di questo CIA. Il Kernal scrive nel registro di direzione del dato delle porte, definendo come uscite le connessioni di riga e come ingressi le connessioni di colonna.

Ci sono otto righe nel cablaggio interno della tastiera. Tale cablaggio non ha alcuna somiglianza con la configurazione "QWERTY" della tastiera. Su ciascuna riga ci sono otto colonne. Alle intersezioni delle righe con le colonne, sono connessi i tasti. Quando pigiate un tasto, causate un contatto tra una riga ed una colonna. Sono possibili 64 contatti di questo tipo. Il Kernal sorveglia continuamente la tastiera, al fine di rivelare prontamente la battuta di un tasto.

Il Kernal svolge tale funzione scandendo continuamente lo stato di righe e colonne, tramite i registri delle porte. L'indirizzo decimale della porta A nella mappa di memoria è 56320. L'indirizzo della porta B è 56321. Le righe sono connesse in ingresso alla porta

A, mentre le colonne sono connesse in ingresso alla porta B. I bit 0-7 della porta A conterranno gli stati dei bit 0-7 di riga; i bit 0-7 della porta B conterranno gli stati dei bit 0-7 di colonna.

Il Kernal scandisce le colonne e le righe in questo modo. Esso scrive in ciascuna colonna alla volta. Dopo aver scritto su ogni colonna, il Kernal legge gli stati delle righe. Quando una riga ed una colonna rivelano il contatto provocato dalla chiusura di un tasto, il Kernal è quindi in grado di identificare la colonna su cui ha scritto e la riga che ha causato il contatto. Tali informazioni su riga e colonna identificano una delle 64 possibili battute di tasti. Il Kernal decodifica le informazioni ed elabora il valore del tasto pigiato.

Mentre la maggior parte dei piedini della porta in questo CIA sono utilizzati per gli ingressi di tastiera e joystick, la porta seriale (SP) e gli altri dispositivi di temporizzazione nel chip 6526 sono dedicati ad altre funzioni. Il piedino 40 (CNT) ed il piedino 39 (SP) sono collegati alla porta di utente, mentre *FLAG è connesso al bus seriale ed all'interfaccia dell'unità a cassetta.

CIA2

L'altro CIA impiega i suoi piedini di porta di uscita parallela per operazioni di tipo del tutto diverso. I piedini PB0-PB7 della porta B sono connessi direttamente ai piedini C, D, E, F, H, J, K, L della porta di utente. Inoltre, il piedino M è connesso al piedino PA2 della porta A, mentre il piedino B è connesso a *FLAG sul CIA. Fate riferimento allo schema principale numero 5.

Questa configurazione fornisce al programmatore il completo controllo di ingresso/uscita sulla porta B del CIA. Gli ulteriori piedini di PA2 e *FLAG consentono al programmatore di impiegare il registro della porta B per il protocollo di handshaking con una periferica.

Il piedino 39 della porta seriale e l'associato piedino 40 di contatore collegano i terminali SP e CNT dell'altro CIA al connettore della porta di utente. Anche l'altra linea di handshaking PC conduce alla porta di utente.

PA7 è un piedino di uscita del dato verso il connettore del bus seriale. Anche i piedini PA5, PA4 e PA3 sono connessi al bus seriale. Questo bus è il luogo in cui possono essere collegati un'unità disco o una stampante grafica. In questo connettore, possono essere connessi contemporaneamente fino a cinque dispositivi distinti. Il C-64 è il controllore del bus. A ciascun dispositivo è assegnato un indirizzo di bus; gli indirizzi sono numerati da 4 a 31.

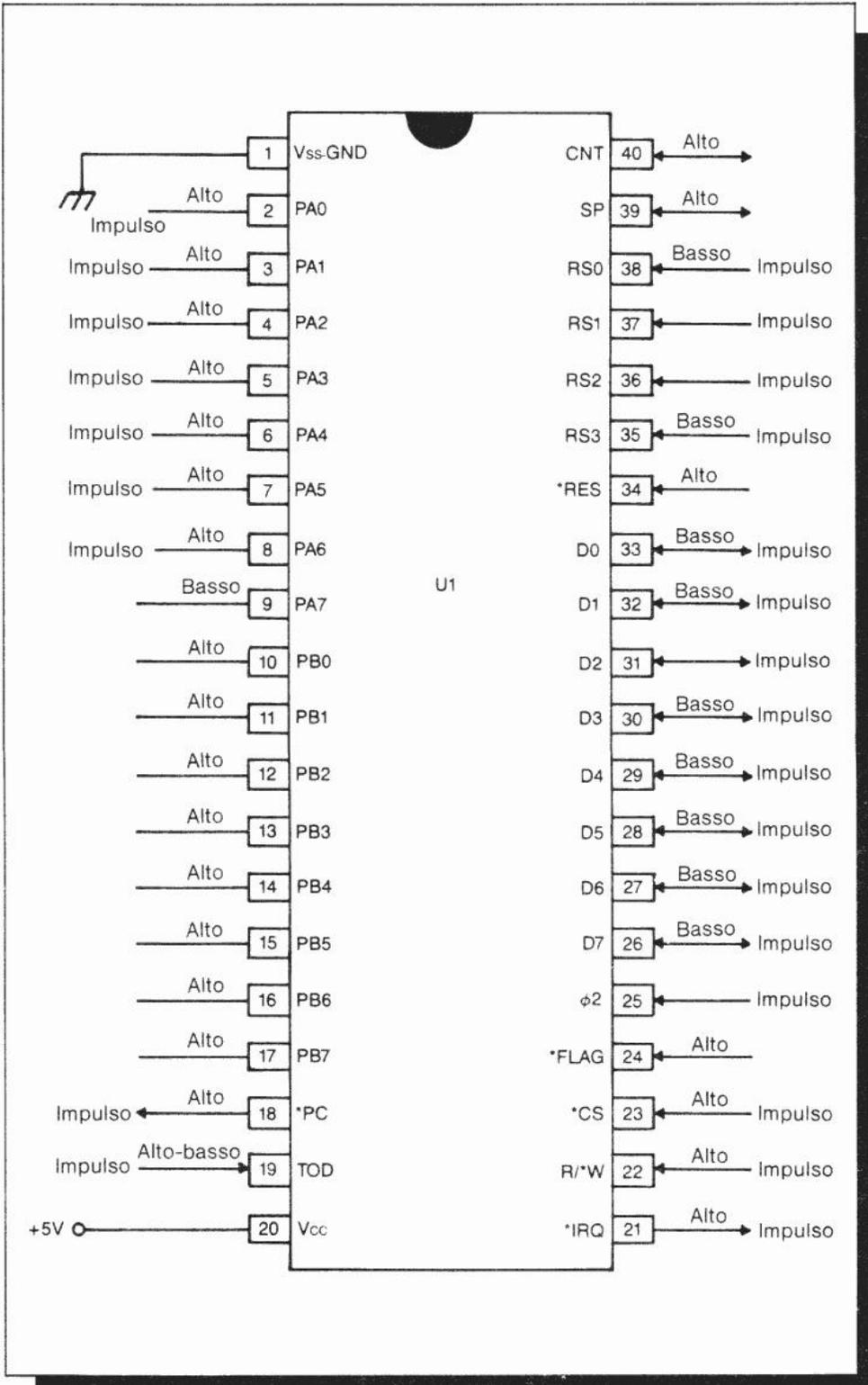



Figura 211. Quando il computer viene acceso e visualizza la scritta READY ed il cursore lampeggiante, questi valori alti, bassi e impulsivi dovrebbero essere presenti sui piedini dell'integrato U1.

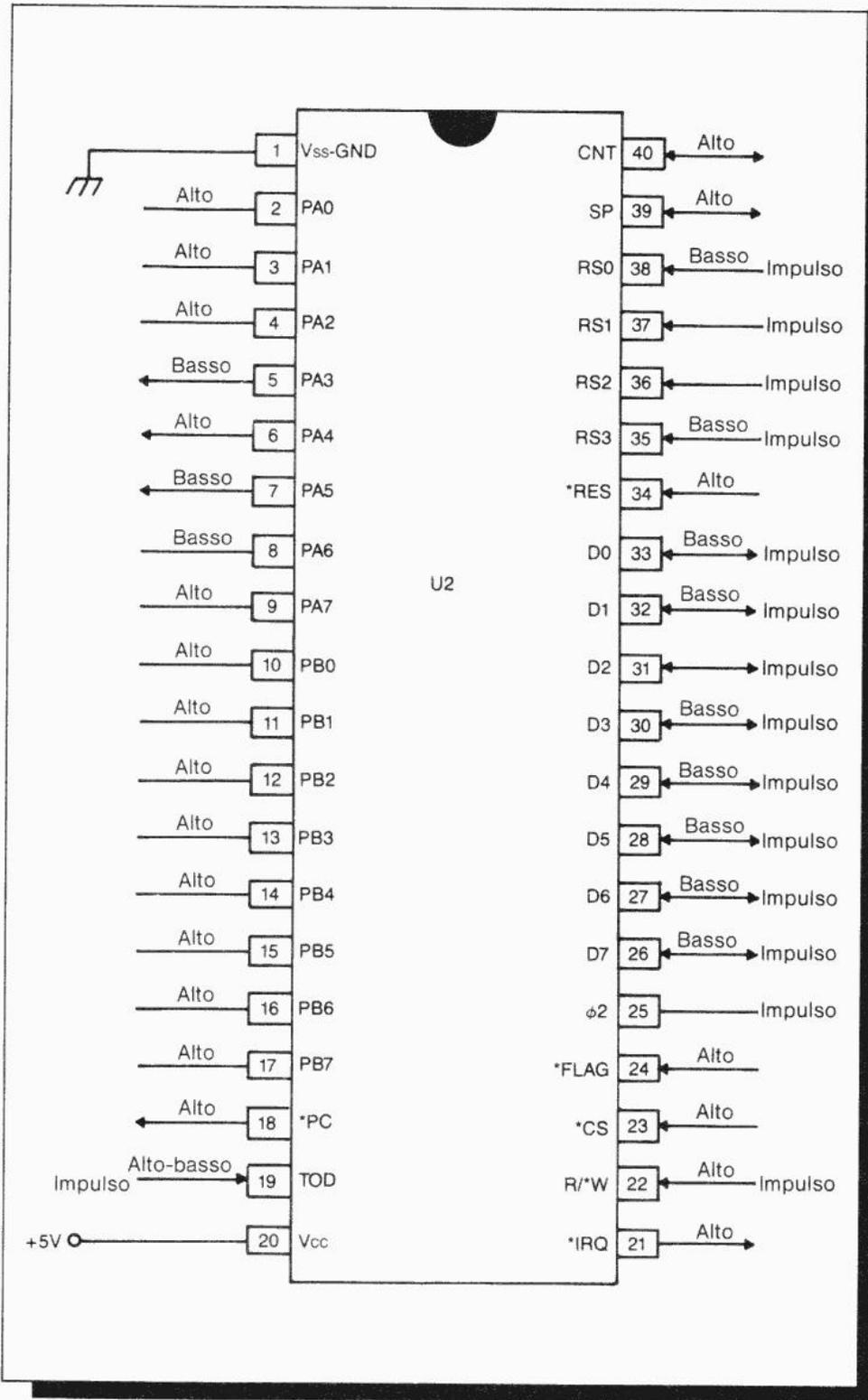



Figura 212. Anche se l'integrato U2 è costruito identico a U1, essi sono collegati in circuiti differenti, per cui non hanno i medesimi segnali sui piedini corrispondenti.

Un programmatore, servendosi dei piedini PA7-PA3 della porta A, è in grado di controllare e di comunicare con qualsiasi dispositivo periferico connesso al bus seriale. Solo un dispositivo può "parlare" in un determinato istante, anche se tutti i dispositivi possono "ascoltare" contemporaneamente.

Test

I due CIA svolgono varie complesse funzioni di I/O. Potete effettuare un test per verificare che i CIA siano predisposti all'esecuzione di tali funzioni, esaminando ad uno ad uno i piedini del CIA con la sonda logica. I diagrammi dei punti di test nelle figg. 211 e 212 mostrano gli stati che dovrebbero essere presenti sui vari piedini allorché il computer viene acceso e sullo schermo TV è visualizzato il messaggio READY ed il cursore lampeggiante. In questa fase, non è necessario sapere se il piedino esaminato sia un terminale di porta o uno stato di controllo. L'unica abilità richiesta è che sappiate confrontare la tensione o lo stato logico rilevato con quello indicato sul diagramma per condizioni normali.

Qualora scopriste un punto di test il cui valore rilevato non coincide con quello riportato sul diagramma, avreste scoperto un indizio del guasto. A quel punto, sarà necessario saperne di più in merito al punto di test che presenta la discrepanza: dovrete identificare la funzione del relativo piedino ed il circuito in cui opera. In tal modo, potrete arrivare intelligentemente a qualche conclusione in merito alla possibile causa del guasto.

La maggior parte dei circuiti nell'area dei CIA del computer sono stati incorporati all'interno dei chip stessi. Non c'è alcun modo semplice e rapido, oltre alla sostituzione diretta del chip, per localizzare un guasto in uno di tali circuiti. La vostra tecnica dovrà essere un'analisi dei segnali e degli stati d'ingresso e di uscita. I risultati dei test potranno darvi un'idea se un segnale sia stato acquisito correttamente, se sia stato elaborato e se esca correttamente dal chip. La vostra comprensione del funzionamento vi permetterà di giungere ad una conclusione.

IL CHIP DI INTERFACCIA VIDEO (VIC)

Il microprocessore 6510 accede al VIC così come farebbe per qualsiasi altro chip di I/O sulla mappa di memoria. Il VIC ha 47 registri indirizzabili, situati tutti sulla mappa. Il VIC può essere contattato tramite i bit d'indirizzo. Esso è in grado di trasferire dati attraverso il bus di dati da otto bit. Esso utilizza la linea R/*W, come pure il clock e la linea *IRQ. La fig. 213 definisce tutti i piedini del VIC.

Oltre ad essere un chip di I/O di tipo tradizionale, il VIC dispone anche di alcune capacità tipiche di un microprocessore: è in grado di disattivare la 6510 e di assumere il controllo del computer; ha linee di indirizzo connesse direttamente al bus d'indirizzo del computer. Inoltre, il VIC genera i segnali di ristoro della RAM dinamica, *RAS e *CAS, come pure il segnale di controllo dell'abilitazione di indirizzo, AEC, che attiva e disattiva la 6510.

Il VIC non è soltanto un chip di I/O, ma anche il dispositivo di periferica video. Dal VIC esce infatti il segnale TV a colori composito di tipo tradizionale, che può essere applicato agli stadi di uscita video e quindi inviato ad uno schermo TV. L'uscita video consiste degli impulsi di sincronismo orizzontale e verticale, della figura in bianco e nero, e delle componenti di segnale che colorano la figura.

Funzionamento

Il VIC ha una relazione speciale col resto del sistema digitale. In circostanze normali, la famiglia del microprocessore 6502, di cui la

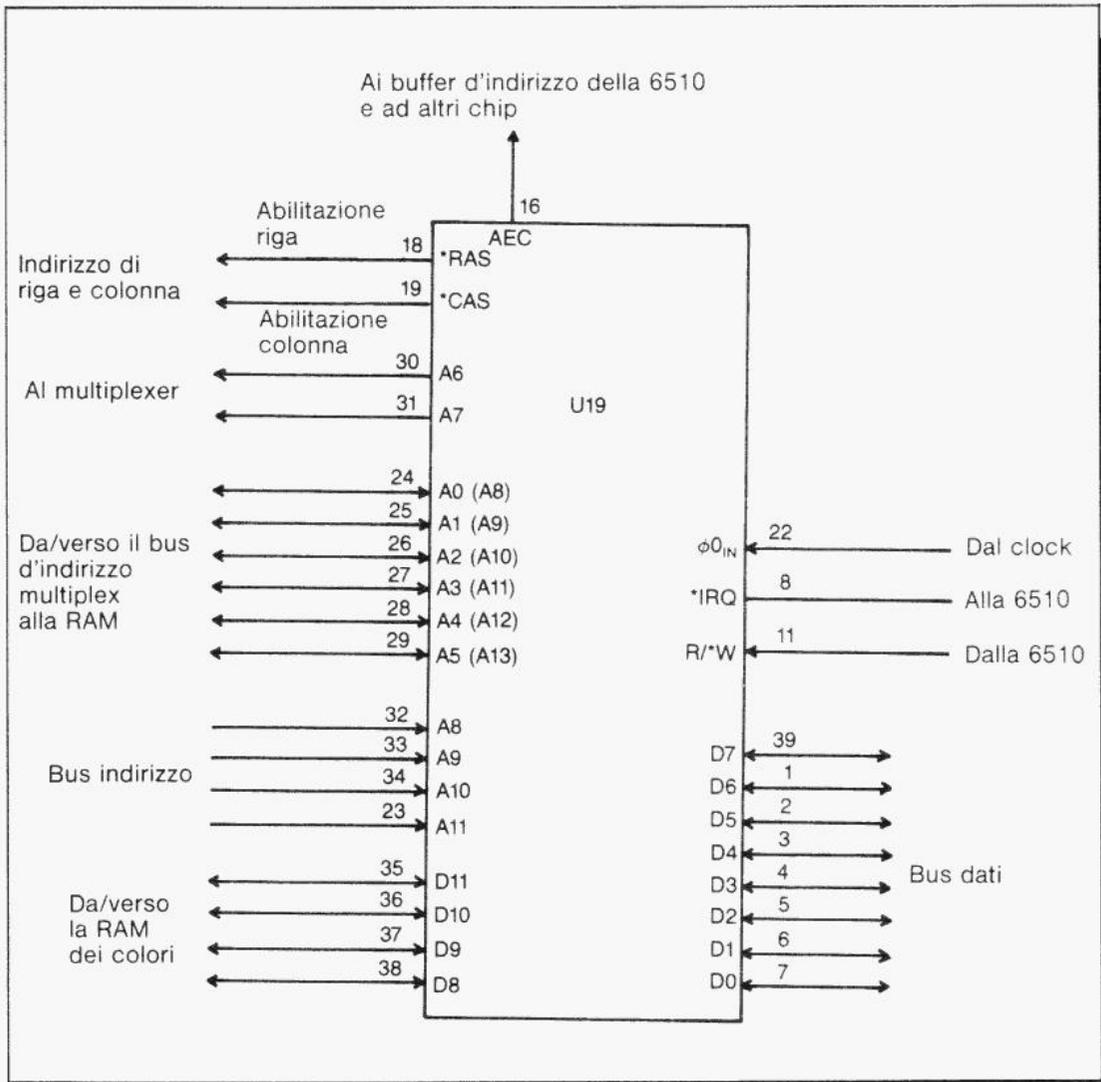



*Figura 213. La 6510 è in grado di accedere al VIC nello stesso modo in cui accede ad un dispositivo di I/O. Essa impiega i bit d'indirizzo per selezionare il chip ed i 47 registri interni; impiega i bit di dati per inviare o ricevere i byte sul bus di dati; inoltre, sono usate le linee R/*W e *IRQ.*

6510 è un membro, è pilotata dal segnale Ø2 di clock. Quando Ø2 è alto, il bus di dati è in uso; quando Ø2 è basso, il bus di dati è inattivo. Il VIC sfrutta il tempo in cui Ø2 rende inattivo il bus. Se il VIC ha intenzione di accedere alla memoria, lo fa quando la 6510 effettua la pausa durante lo stato basso di Ø2.

Il VIC ha bisogno di accedere alla memoria per due importanti motivi. Innanzitutto, esso deve provvedere al ristoro della RAM dinamica. Se esso non indirizzasse la RAM almeno una volta ogni 3,66 ms, le cariche sui microscopici condensatori che rappresentano gli stati alti si disperderebbero. Il secondo motivo per cui il

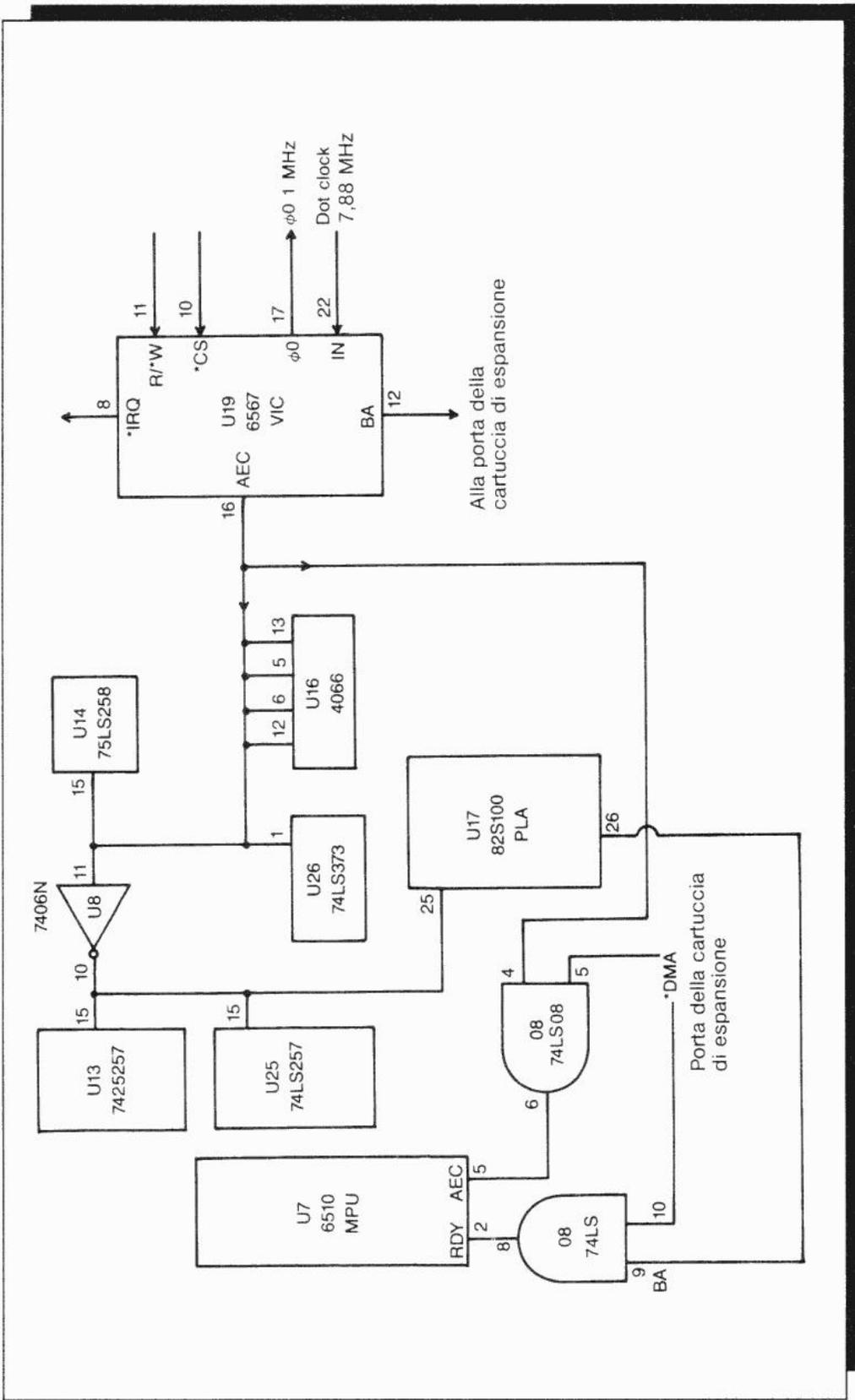



Figura 214. Quando il segnale AEC, uscente dal piedino 16 del VIC, diviene basso, il VIC è in grado di esercitare il controllo su tutti i chip collegati.

VIC accede alla memoria è per le normali operazioni di prelievo ed esecuzione delle istruzioni. La memoria è in grado di contenere i dati dei caratteri che usciranno dal VIC per la visualizzazione. Il VIC deve accedere alla memoria per procurarsi tali dati, proprio come fa la MPU 6510 per ottenere i suoi dati.

Affinché il VIC possa assumere il controllo del bus di dati durante il semiciclo basso di Ø2, e quindi restituire il controllo del bus alla 6510 quando Ø2 torna nello stato alto, esso deve fornire gli opportuni segnali di controllo. Innanzitutto, il segnale AEC viene emesso dal piedino 16 del VIC. Il segnale AEC è alto quando è la 6510 ad avere il controllo. Quando il VIC assume il controllo, il segnale AEC diviene basso.

Quando AEC diventa basso, disattiva la maggior parte dei chip a cui è connesso. Questi sono mostrati in fig. 214 e sono tutti coinvolti nel normale accesso alla memoria da parte della 6510. In aggiunta, il segnale AEC arriva alla porta AND del chip 74LS08. Quando AEC è alto, tale porta applicherà un valore alto al piedino 5 della 6510, col risultato di abilitare i buffer del bus di indirizzo. Quando uno stato basso è applicato all'ingresso della porta AND, questa applicherà un valore basso ai buffer, cosicchè questi saranno disabilitati. In tal modo, il contatore di programma sarà disattivato e, a tutti gli effetti pratici, la 6510 sospenderà la propria attività.

L'impulso basso su AEC è progettato in modo da presentarsi allorché il VIC intende usare il bus di dati, durante lo stato basso di Ø2. Tale stato dura solo per metà del ciclo di 1000 ns. Pertanto, il VIC deve agire velocemente: esso deve accedere alla memoria entro il limite di 500 ns. Ciò significa che il VIC deve gestire il tempo a propria disposizione per effettuare un indirizzamento, completare l'accesso al dato, ed aspettare che il dato si stabilizzi per poterlo leggere con sicurezza.

Il segnale AEC, quindi, commuta ripetutamente dallo stato alto a quello basso, e viceversa. Esso è alto e non attivo durante lo stato alto di Ø2. La 6510 ha il controllo mentre AEC è alto. Dopodiché, AEC torna basso quando Ø2 diviene basso. In tale istante, la 6510 rilascia il controllo al VIC. Con questo metodo, si può ottenere molto. Tuttavia, i limiti di 500 ns sono molto stringenti per il VIC. Infatti, ci sono due operazioni che il VIC non riesce a completare in un semiciclo. Il VIC non è in grado, in 500 ns, di spostare i puntatori di carattere nella porzione della memoria riservata al video. Inoltre, il VIC non è nemmeno in grado di leggere i dati relativi ad uno "sprite" in tale intervallo. Il tempo di accesso per tali dati è maggiore: ciò significa che dovrà essere utilizzato anche il semiciclo alto di Ø2, oltre a quello basso.

Dal piedino 12 del VIC esce un segnale chiamato BA (da "Bus Available", cioè bus disponibile). Lo stato di BA è normalmente al-

to. Quando il VIC sta accedendo ai dati nella memoria video o ai dati di uno sprite, e mentre Ø2 è nello stato basso, il VIC rende basso BA. Questa transizione nello stato del segnale BA notifica alla 6510 che il VIC necessita del semiciclo alto di Ø2, oltre a quello basso. Dopodiché, alla 6510 è consentito di utilizzare il semiciclo alto di Ø2 per i successivi tre impulsi: questo è un tempo sufficiente a far sì che il microprocessore possa concludere qualsiasi operazione in corso.

Allorché si presenta il quarto semiciclo alto di Ø2, AEC non diverrà alto, ma resterà basso. La 6510 resterà in una condizione di terzo stato, ed il VIC inizierà la lettura dei dati desiderati. La linea BA conduce alla porta della cartuccia di espansione. Dopodiché, esce dalla PLA ed entra in un'altra porta del chip 74LS08. Uscendo da questa, arriva all'ingresso RDY della 6510. Il segnale RDY segnalerà alla MPU che il VIC intende utilizzare il semiciclo alto di Ø2 per un certo periodo.

Linee d'indirizzo speciali

La fig. 215 mostra che ci sono linee d'indirizzo connesse ai piedini 24-31 del VIC. Un esame più attento rivela anche che a ciascuno dei piedini 24-29 sono connesse due linee d'indirizzo. Per esempio, al piedino 24 sono applicate sia A0 che A8. Ciò dimostra che i bit A0-A5 e A8-A13 sono bit d'indirizzo di tipo statico, necessari allorché il VIC deve indirizzare una locazione su una ROM da 2K.

Il multiplexing di A0-A5 e A8-A13 ha luogo durante lo stato attivo dei segnali di controllo *RAS e *CAS. Quando il segnale *RAS proveniente dal piedino 18 del VIC diventa basso, i bit d'indirizzo A0-A5 vengono applicati ai piedini 24-29. Essi vanno alle linee di indirizzo in multiplex della memoria. Poi, quando *CAS diventa basso, i segnali sui piedini sono sostituiti dai bit A8-A13. Con i due bit statici A6 e A7, quattordici bit d'indirizzo sono inviati in uscita da una specie di contatore di programma interno al VIC. I quattordici bit consentono l'accesso a 16K byte di memoria, come mostrato in fig. 215.

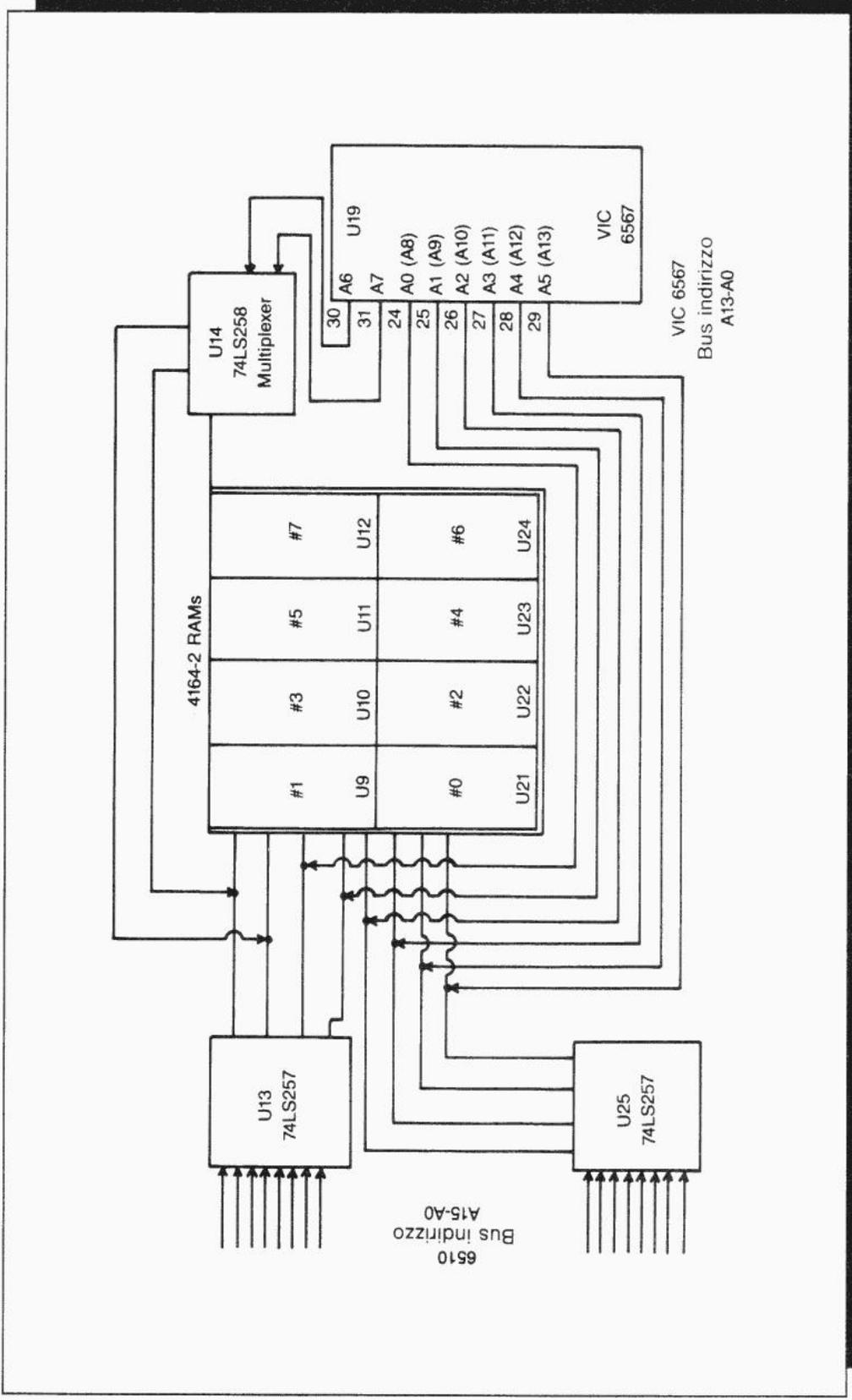



Figura 215. Il VIC può agire anche come un microprocessore. Può indirizzare la RAM ed accedervi, tramite le proprie linee d'indirizzo, che collegano il VIC direttamente alla RAM.

Connessioni col bus di dati

Il bus di dati, per sua natura, è bidirezionale. Il VIC è in grado di inviare o ricevere dati di un byte trasmessi sul bus. Tuttavia, la situazione è complicata, poiché il VIC può essere contattato dal microprocessore quando questo ha il controllo; oppure, il VIC può produrre il proprio indirizzamento allorché il sistema è sotto il suo controllo. C'è un insieme di segnali di controllo quando è in carica la MPU, ed un secondo insieme di segnali quando il sistema è invece gestito dal VIC. I segnali di controllo sono *CS, R/*W, Ø0 e AEC, che operano nel modo seguente.

Il segnale AEC è inviato in uscita dal VIC ai buffer d'indirizzo nella 6510 ed agli altri chip che devono essere controllati. Fate riferimento alla fig. 214. Il segnale AEC esce dal piedino 16 del VIC. Mentre AEC è alto, esso non influisce sui buffer d'indirizzo del microprocessore. Allorché AEC diventa basso, i suddetti buffer vengono disabilitati. Il VIC deve disabilitare tali buffer quando assume il controllo del sistema.

Ø0 è il segnale di clock da 1 MHz prodotto dai circuiti del clock. Il clock Ø0 è la principale frequenza di riferimento da cui sono ricavate tutte le altre frequenze nel C-64. Al piedino 22, viene applicata la frequenza di clock di ingresso (circa 8 MHz). All'interno del VIC, tale frequenza viene divisa per 8: la frequenza risultante viene emessa in uscita dal piedino 17. Questo è il segnale di uscita Ø0 a 1 MHz.

Quando Ø0 è basso, il VIC è in grado di svolgere funzioni quali la lettura di dati dalla memoria ed il ristoro della RAM dinamica. Quando Ø0 è alto, la 6510 può leggere o scrivere nella memoria.

Il segnale *CS entrante nel piedino 10 serve per la selezione del chip: il VIC viene selezionato allorché *CS diviene basso. La linea R/*W, entrante nel piedino 11, trasporta il segnale di lettura/scrittura del sistema, che viene inviato al VIC dalla 6510. Queste quattro linee determinano se dev'essere il microprocessore o il VIC ad avere il controllo.

Con quattro segnali di controllo, ciascuno in grado di assumere il valore alto o basso, sono possibili 16 situazioni distinte. Comunque, solo quattro combinazioni producono una corrispondente attività nel computer; le restanti combinazioni non hanno alcun significato per il sistema. I quattro segnali sono illustrati in fig. 216. Innanzitutto, vi è la situazione in cui AEC e Ø0 sono entrambi bassi; in questo caso, non importa quale siano gli stati di *CS e R/*W.

Quando AEC è basso, i buffer d'indirizzo della 6510 sono disattivati. Naturalmente, ciò significa che il microprocessore è escluso

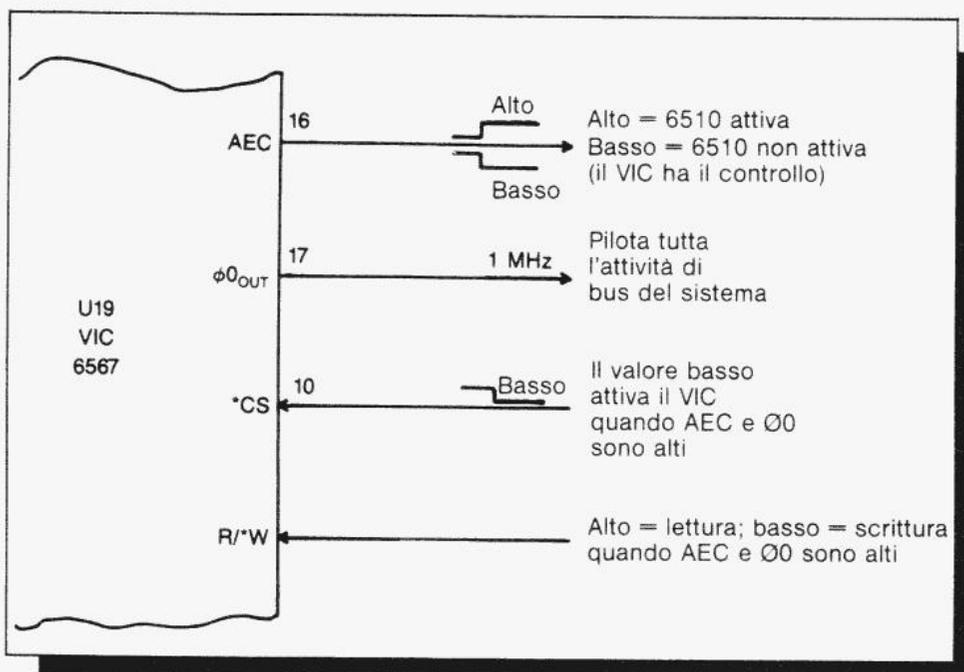



*Figura 216. I quattro segnali di controllo AEC, Ø0, *CS e R/*W. I segnali AEC e Ø0 sono generati nel VIC; *CS è prodotto dai bit d'indirizzo, mentre R/*W ha origine nella 6510.*

dall'azione durante lo stato basso. Se Ø0 è contemporaneamente basso, il VIC sarà in grado di agire durante il semiciclo basso di Ø2. Il VIC assumerà il controllo del sistema e potrà procedere al ristoro delle 256 righe in ciascun chip della RAM dinamica. Durante lo stesso periodo, il VIC sarà anche in grado di leggere dati dalla memoria, se necessario.

La successiva possibile combinazione di stati è la seguente. Il segnale AEC è ancora basso, mentre Ø0 stavolta è alto. Quando AEC è basso, la 6510 è ancora disabilitata, ed il VIC ha il controllo sul sistema. Poiché il microprocessore è disabilitato, Ø2 può essere utilizzato durante il suo semiciclo alto. Il VIC sarà dunque in grado di leggere dati dalla memoria durante l'intero ciclo di Ø2: potrà tranquillamente leggere le posizioni dei puntatori di caratteri nella RAM video, ed ottenere i dati relativi ad uno "sprite". Anche in questa situazione, gli stati dei segnali *CS e R/*W sono privi di significato.

Le ultime due attività sono relative a situazioni in cui la MPU è disabilitata ed il VIC ha il controllo del computer. Le prossime due situazioni si riferiscono a casi in cui la MPU 6510 ha il controllo, mentre il VIC è un residente nella mappa di memoria. Una di queste situazioni si presenta quando AEC diventa alto: ciò consente ai buffer d'indirizzo di trasferire sul relativo bus i bit contenuti nel contatore di programma del microprocessore.

Ø0 diventa alto per quest'operazione. Ciò consente alla MPU di utilizzare il bus di dati durante il semiciclo alto di Ø2. Il segnale *CS diventa basso, selezionando il VIC per l'accesso. Infine, anche R/*W diventa basso: questo è il ben noto segnale per comunicare ad un chip selezionato l'intenzione di scrivere in esso. Con i quattro segnali di controllo nei quattro stati descritti, il VIC è nella condizione di poter ricevere un dato dalla 6510.

L'ultimo modo in cui il computer realizza le comunicazioni tra la 6510 ed il VIC avviene quando i segnali assumono gli stati seguenti. AEC diventa alto, il che lascia il controllo alla 6510. Ø0 diventa alto, e ciò consente alla 6510 di accedere al bus di dati durante il semiciclo alto di Ø2. Il segnale *CS diviene basso allorché la 6510 indirizza il VIC. Il segnale R/*W si porta nello stato alto, comunicando al VIC l'intenzione della MPU di leggere i suoi registri.

Mentre la 6510 sta accedendo al VIC, oltre a selezionare il chip tramite *CS, la MPU deve scegliere anche uno dei 47 registri in cui leggere o scrivere. I sei piedini d'indirizzo 23-29 (A5-A0) sono impiegati per la selezione del registro. Sei piedini potrebbero indirizzare 64 distinte locazioni, per cui i 47 registri potranno essere indirizzati senza difficoltà (anzi, resteranno inutilizzati alcuni indirizzi).

I sei piedini sono connessi a linee d'indirizzo bidirezionali: sono sei delle 14 linee d'indirizzo del VIC, quando è il VIC ad avere il controllo. Altrimenti, quando il controllo è in mano alla MPU, durante una normale operazione di lettura o scrittura, i sei piedini rappresentano linee di ingresso tradizionali. I bit d'indirizzo per la selezione del registro entrano nel VIC da questi piedini, allorché la MPU 6510 accede al VIC come ad un normale chip di I/O.

Modalità

Quando il VIC detiene il controllo, esso può operare in un certo numero di modalità grafiche. Il programmatore può far sì che il VIC sia in grado di gestire la visualizzazione di interi caratteri, o può fornirgli le istruzioni necessarie per controllare ciascun punto sullo schermo TV. Le rappresentazioni grafiche dei caratteri possono essere realizzate secondo varie modalità. Anche il controllo del punto sullo schermo può essere ottenuto in diversi modi. Ciascuna modalità può disporre di vari colori.

Il VIC, per poter visualizzare i grafici, deve cooperare con la RAM dinamica, la RAM dei colori e la ROM dei caratteri, oltre che con i consueti chip del sistema operativo. Una sezione della RAM viene riservata all'accesso da parte del VIC: essa è nota come RAM video. La RAM dei colori, il chip 2114, è connessa tramite i suoi

piedini 11-14 (D3-D0) ai piedini 35-38 (D11-D8) del VIC. Il VIC possiede altri quattro piedini con funzioni simili a quelle del bus di dati. Il VIC è in grado di gestire 12 bit di dati. La ROM dei caratteri è il luogo della memoria in cui i caratteri sono memorizzati nel silicio.

Il VIC viene posto in una delle varie modalità per mezzo dei suoi 47 registri indirizzabili, ed utilizza questi mezzi per formare i grafici desiderati. I programmatori devono conoscere il funzionamento di ciascuna modalità, per poter svolgere il loro lavoro. Invece, coloro che sono interessati solo alla ricerca ed alla riparazione dei guasti, per poter venire a capo di qualche strano problema hardware, dovranno conoscere solo i metodi impiegati dalle varie modalità per accedere alle sorgenti di dati.

Visualizzazione dei caratteri

In una modalità di visualizzazione dei caratteri, il VIC pone sullo schermo i caratteri letti dalla ROM. La rappresentazione sullo schermo TV è organizzata in una matrice di 25 righe di 80 colonne ciascuna. Lo spazio riservato ad un carattere consiste di 64 punti disposti in una matrice 8 x 8; ad ogni punto corrisponde un bit. Ciascun carattere nella ROM è costituito da otto byte consecutivi. Il VIC è progettato in modo da poter scegliere tra i 256 caratteri nella ROM.

Ciascun carattere nella ROM ha otto indirizzi nella mappa di memoria. Il VIC è in grado di accedere alla ROM, ottenere un carattere, e visualizzarlo sullo schermo TV nella matrice 8 x 8.

Sullo schermo TV c'è spazio per 1000 caratteri. Alla RAM video sono riservati 1000 byte di memoria, in corrispondenza con gli spazi sullo schermo TV. Tale disposizione funziona, ma comunque ognuno dei 1000 spazi necessita di otto byte di dati per poter gestire i 64 punti del carattere. La RAM video contiene un solo byte per ciascun carattere.

Questo è il motivo per cui la RAM video necessita solo del primo indirizzo di un carattere nella ROM. Tale indirizzo è il puntatore del carattere. Quando il VIC deve visualizzare un carattere sullo schermo TV, esso accede alla RAM video per ottenere l'indirizzo di tale carattere. Quindi, accederà alla ROM per leggere gli otto byte del carattere. Dopodiché, elaborerà i 64 punti del carattere nella matrice 8 x 8, facendo sì che siano accesi o spenti correttamente, al fine di rappresentare il carattere sullo schermo TV.

Prelievo del carattere

Il VIC ha un indirizzo iniziale 53248 (decimale) nella mappa di memoria. Questo è l'indirizzo del registro 0, il primo dei 47 registri. Per il prelievo di un carattere, il registro 24 dev'essere contattato tramite una riga di programma. Il dato necessario alla formazione degli indirizzi nella RAM video e nella ROM dei caratteri si trova nel registro 24.

Il VIC deve accedere alla RAM video per ottenere il puntatore del carattere. Il VIC dispone di 14 bit d'indirizzo per accedere alla RAM video. Con 14 bit, potranno essere indirizzati 16K byte del totale di 64K della RAM. La RAM video occupa la sezione da 16K a cui il VIC è in grado di accedere. Talvolta, devono essere installati alcuni circuiti speciali per fornire al VIC due altri bit che possano consentirgli l'accesso alla totalità dei 64K della RAM. In qualsiasi caso, il VIC è in grado di accedere ai 16K riservati alla RAM video.

Il VIC inizia a formare l'indirizzo del puntatore di carattere servendosi del registro 24. Fate riferimento alla fig. 217 (A). I quattro bit superiori del registro 24 contengono i bit d'indirizzo A13-A10 della RAM video. Il VIC li invia in uscita come parte dell'indirizzo del carattere contenuto nella ROM.

Nel frattempo, il circuito contatore interno al VIC conta costantemente da 0 a 999: il conto corrisponde alle 1000 locazioni della RAM video ed ai 1000 spazi sullo schermo TV. I dieci bit del contatore ed i quattro bit del registro 24 formano l'indirizzo nel puntatore del carattere. Osservate la fig. 217 (B). Il contatore scandisce continuamente le 1000 locazioni consecutive. Allorché un carattere è richiesto dal VIC, esso invia i dieci bit ulteriori sulle linee A9-A0 dei suoi piedini d'indirizzo. In tal modo, il VIC accede alla RAM video, che fornirà gli otto bit individuati dal puntatore.

Il passo successivo è la formazione di un altro indirizzo da 14 bit, per consentire al VIC di accedere alla ROM dei caratteri, al fine di ottenere le informazioni sugli otto byte corrispondenti ai 64 punti del carattere. LA costruzione di tale indirizzo è illustrata in fig. 217 (C). I tre bit più significativi dell'indirizzo si trovano nei registri 3, 2 e 1 del registro 24. Il VIC li utilizza come bit d'indirizzo A13-A11 per puntare alla ROM dei caratteri. I successivi otto bit del puntatore, A10-A3, sono i bit che il VIC avrà appena prelevato dalla RAM video. Restano da riempire A2-A0, al fine di formare l'indirizzo del carattere che consentirà al VIC di accedere alla ROM dei caratteri.

Per riassumere, i bit A13-A11 sono i bit di selezione del chip della ROM dei caratteri. Questi bit sono reperiti dal VIC nei bit 3, 2 e 1 del proprio registro 24. I bit A10-A4 sono quelli che consentono al

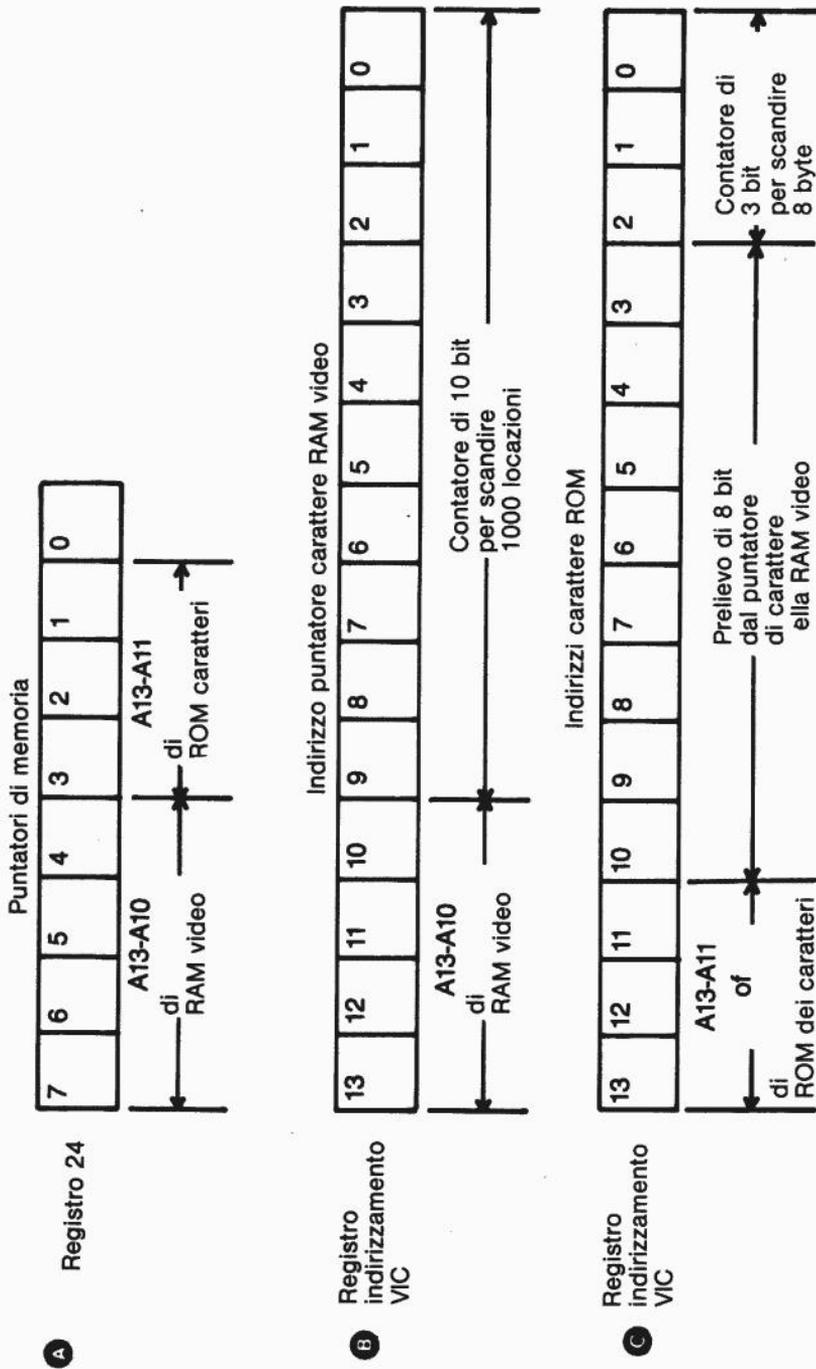



Figura 217. (A) Nei quattro bit superiori del registro 24, ci sono i bit d'indirizzo A13-A0 della RAM video. (B) Questi sono combinati con un contatore da 10 bit, che produce i bit A9-A0. Il VIC invia l'indirizzo di 14 bit, accede alla RAM, e riceve un puntatore di carattere. (C) Nei bit 3, 2 e 1 del registro 24, ci sono i bit d'indirizzo A13-A11 della ROM dei caratteri. I bit A13-A10 sono prelevati dal puntatore di carattere appena ricevuto dalla RAM video, mentre A2-A0 provengono da un contatore di 3 bit nel VIC.

VIC di scegliere tra i 256 possibili caratteri contenuti nella relativa ROM. Restano dunque A2-A0.

I tre bit A2-A0 agiscono da contatore. I tre bit possono contare da 0 a 7. Ci sono otto byte per ciascun carattere. Il contatore punta a ciascuna locazione di un byte della ROM, una alla volta, finché tutte le otto locazioni che contengono un carattere non saranno state indirizzate e lette dal VIC.

Il processo della modalità di visualizzazione dei caratteri può essere riassunto rapidamente. Il VIC inizia l'accesso alla memoria leggendo dapprima il contenuto del puntatore di carattere nella RAM video. Tale puntatore contiene un byte che rappresenta un indirizzo. Questo indirizzo individua una locazione nella ROM dei caratteri, in cui il carattere desiderato si trova memorizzato in otto byte consecutivi. I 64 bit contenuti negli otto byte sono elaborati dal VIC per accendere o spegnere i 64 punti che formano il carattere in uno dei 1000 spazi sullo schermo TV. Se un bit ha valore alto, il punto corrispondente sullo schermo viene illuminato, mentre un valore basso del bit causa uno spegnimento del punto.

Colore del carattere

Nel chip della RAM dei colori, collegato al VIC tramite quattro piedini di dati, ci sono 1024 registri da 4 bit. Questi nybble controllano il colore del carattere visualizzato. Poiché ci sono quattro bit in ciascun registro da un nybble, ed i quattro bit possono formare 16 combinazioni distinte, ogni nybble può rappresentare il codice di uno tra 16 colori.

I 1000 registri della RAM dei colori sono associati ai 1000 byte nella RAM video. Il collegamento è tale che, quando viene indirizzata una locazione della RAM video, viene indirizzato anche il registro associato nella RAM dei colori, come se la locazione della RAM video fosse ampia 12 bit, anziché otto. Quando tale locazione da 12 bit viene indirizzata, gli otto bit della RAM video sono posti sulle linee D7-D0 del bus di dati ed entrano nel VIC dai piedini D11-D8. Il VIC elaborerà quindi tutti i 12 bit. In D7-D0, viene ricevuto il carattere, mentre il colore del carattere viene acquisito in D11-D8.

Modalità di carattere

I caratteri sono visualizzati dal VIC in tre diverse modalità. Una di esse, la modalità di carattere standard, è quella che viene selezionata automaticamente all'accensione del Commodore 64. Il sistema operativo predisporrà tale modalità durante le sue funzioni d'inizializzazione.

Il VIC adotterà una specifica modalità di carattere a seconda dello stato alto o basso di tre bit nei suoi registri. Il VIC è progettato per selezionare una modalità, allorché i seguenti tre bit sono modificati dal sistema operativo o da un apposito programma. Il primo bit è denominato MCM e si trova nel registro 22, in posizione 4. Il secondo bit è denominato BMM e si trova nel registro 17, in posizione 4. Il terzo bit è chiamato ECM e si trova anch'esso nel registro 17, ma in posizione 5. Fate riferimento alla fig. 218.

All'accensione del C-64, ciascuno dei tre bit viene azzerato, per cui conterrà un valore basso. Ciò costringe il VIC ad adottare la modalità di carattere standard. In tale modalità, quando otto byte

	Modalità carattere standard	Modalità carattere multicolore	Modalità colore estesa	Modalità mappa di bit	Modalità mappa di bit multicolore
ECM	L	L	H	-	-
BMM	L	L	L	H	H
MCM	L	H	L	-	H

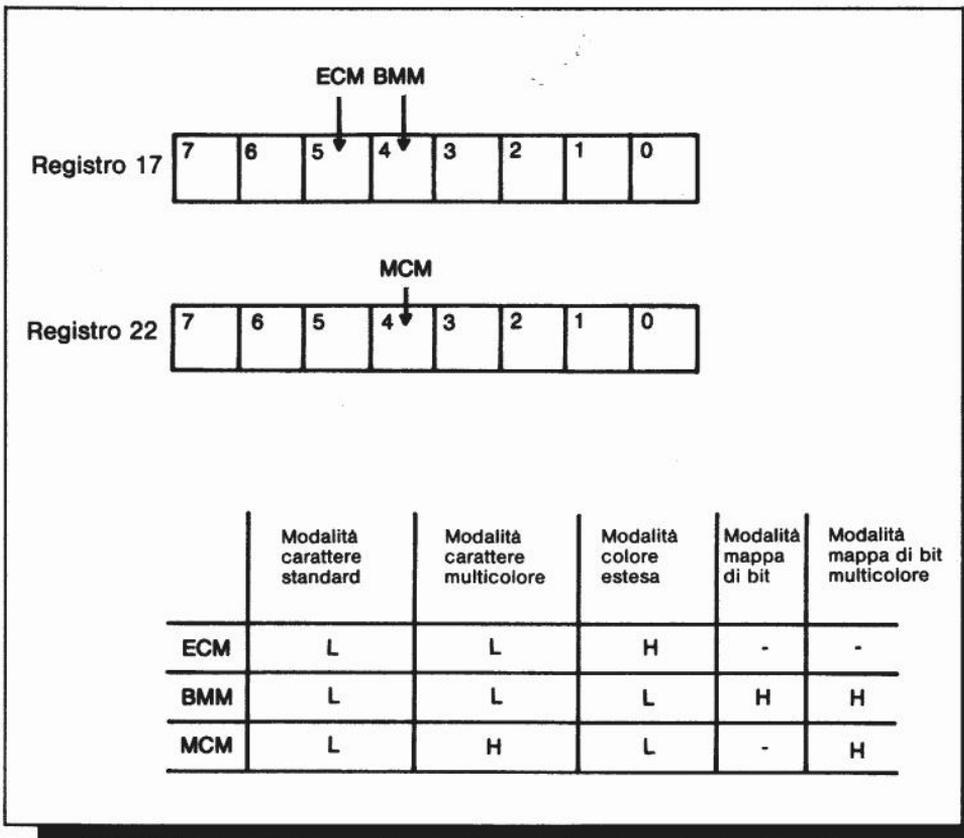



Figura 218. I tre bit che stabiliscono le varie modalità del VIC si trovano nei registri 17 e 22.

di un carattere vengono prelevati dal VIC, tutti gli otto byte saranno visualizzati direttamente sulle otto righe nello spazio del carattere sullo schermo.

Se porrete 0 in tutte le posizioni dei suddetti bit, sarà visualizzato lo sfondo, come risultato del registro 33; invece, assegnando il valore 1 a tutti i bit, il colore del primo piano sarà selezionato dal nybble del colore. Questo è un compito del programmatore.

La modalità di carattere multicolore è ottenuta installando un 1 in MCM, mentre BMM e ECM sono lasciati a 0. Questa modalità consente al programmatore di avere fino a quattro colori nello spazio di ciascun carattere. Tuttavia, la risoluzione del carattere diminuisce con tale colorazione. In questa modalità, sono necessari due bit per specificare il colore di un punto. Ciò riduce la matrice di punti 8 x 8 ad una matrice 4 x 8, in cui la dimensione orizzontale di ciascun punto è doppia rispetto a quella originale. Il carattere non risulterà così nitido come nella matrice 8 x 8.

La modalità di colore estesa è prodotta ponendo a 1 il bit ECM e lasciando a 0 i bit BMM e MCM. Questa modalità consente al programmatore di selezionare i singoli colori dello sfondo per ciascuno spazio di carattere nella matrice 8 x 8.

La caratteristica di colore estesa è costosa in termini di numero di caratteri che il VIC è in grado di visualizzare in tale modalità. Solo 64 caratteri sono disponibili, poiché due dei bit d'indirizzo del carattere sono impiegati per le informazioni sul colore. Per ulteriori dettagli sulla programmazione delle tre modalità di carattere, dovreste consultare un libro che tratti il VIC da questo punto di vista.

Modalità di mappa di bit

Il bit 5 nel registro 17 del VIC è BMM (Bit Map Mode: modalità mappa di bit). Se il bit è posto a 1, BMM è attivo (fig. 218). Per uscire dalla modalità, si deve azzerare tale bit. Nelle modalità di carattere, il VIC accedeva alla RAM video per ottenere il puntatore ad un carattere. Questo è l'indirizzo iniziale della sequenza di otto byte nella ROM che contiene il carattere. Tale carattere era rappresentato con 64 punti nel rispettivo spazio sullo schermo TV.

Nella modalità di mappa di bit, il VIC produce una visualizzazione sui medesimi spazi da 64 punti, però ha un controllo più dettagliato: in tale modalità, il VIC è in grado di controllare personalmente i 64 punti. Un bit nella RAM video è assegnato a ciascun punto illuminabile sullo schermo. Se il bit è 1, il punto corrispon-

dente viene illuminato; quando il bit è 0, il punto viene spento.

Ci sono 1000 spazi di carattere sullo schermo. Ci sono 64 punti illuminabili in ciascuno spazio. Ciò significa che i punti da controllare sullo schermo sono 64000. Se un bit di memoria della RAM video controlla un punto, dovranno esserci 64000 bit nella RAM video per gestire l'intero schermo. Poiché un byte contiene otto bit, ciò significa che la modalità di mappa di bit richiede 8000 byte di memoria per il controllo.

La risoluzione della modalità è di 320 punti orizzontali per 200 punti verticali. Il VIC accede agli 8000 byte di RAM video nella modalità di mappa di bit, nel medesimo modo in cui accedeva ai 1000 byte di RAM video nella modalità di carattere. Comunque, il VIC non dovrà cercare alcun puntatore di carattere; esso necessita direttamente dei dati sul colore.

L'indirizzo che il VIC forma per accedere alla RAM video viene prodotto anch'esso da un contatore, che scandisce in continuazione la RAM video per tenere aggiornata la visualizzazione. La linea d'indirizzo A13 in uscita dal VIC proviene dal bit 3 (CB13) del registro 24. Esaminate la fig. 219. I bit A12-A13 sono le uscite del contatore della RAM video. Gli ultimi tre bit A2-A0 sono le uscite del contatore che individua le otto righe in ogni spazio di carattere.

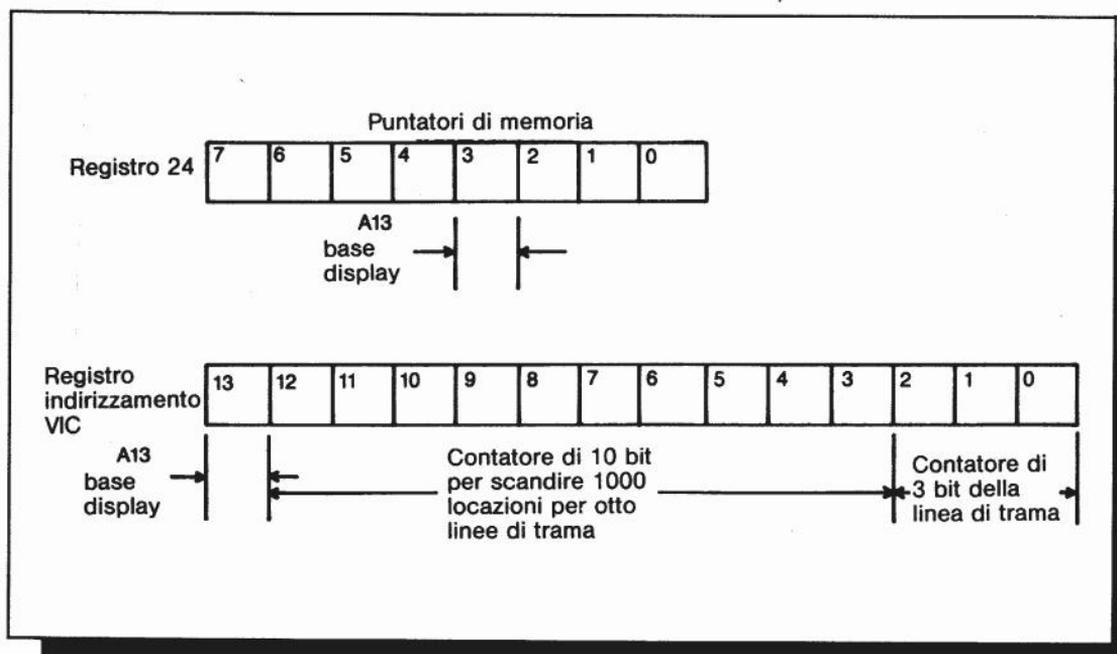



Figura 219. Nella modalità di mappa di bit, il VIC preleva i dati dalla memoria su una base uno-a-uno, diversamente dal prelievo del carattere. Il bit 3 del registro 24 è usato come A13 in questa modalità. Il resto dell'indirizzo è formato col contatore da 10 bit, che fornisce A12-A13, e col contatore di 3 bit che dà A2-A0.

L'indirizzamento dei 1000 spazi sullo schermo è piuttosto simile al modo in cui sono indirizzati i puntatori di carattere. A13 è la linea di selezione del chip per la locazione d'inizio della RAM video. A12-A3 scandiscono i 1000 spazi. I 40 spazi orizzontali vengono scanditi a otto linee alla volta, mentre i bit A2-A0 tengono il conto delle otto righe singole in ciascuno spazio. In tal modo, ciascun punto viene indirizzato singolarmente.

Quando BMM è 1, la modalità di mappa di bit appare per "gentile concessione" del VIC. L'informazione di colore è ottenuta solo dallo stato dei singoli punti nella RAM video. Il chip della RAM dei colori non ha alcun effetto in questa modalità.

Il colore dei punti in uno dei 1000 spazi è controllato dal byte della memoria di schermo relativo a quello spazio. Per esempio, il numero decimale 1024 è l'indirizzo nella memoria di schermo dello spazio situato nell'angolo superiore sinistro dello schermo. Nella modalità di mappa di bit, questo puntatore diviene il controllore del colore di tale blocco singolo. Ci sono otto bit nel puntatore della memoria.

I bit sono disposti in due gruppi, più e meno significativo, di quattro bit ciascuno. Ogni gruppo di quattro bit diviene un controllore del colore. Nella modalità di mappa di bit, i quattro bit superiori sono il codice del colore per tutti i bit del blocco che hanno valore 1. I quattro bit inferiori sono il codice del colore per tutti i bit in questo blocco che hanno valore 0.

La modalità di mappa di bit multicolore viene prodotta ponendo a 1 non solo BMM, ma anche MCM, il bit in posizione 4 del registro 22. La caratteristica addizionale della molteplicità dei colori ha un prezzo da pagare. Due bit sono impiegati per selezionare i colori e la dimensione orizzontale del punto dev'essere raddoppiata, riducendo la risoluzione a 160 punti orizzontali per 200 verticali. Comunque, tre colori distinti, oltre al colore dello sfondo, possono essere visualizzati tutti in uno qualsiasi dei 1000 spazi 8 x 8.

Sprite

Una delle eccezionali caratteristiche del VIC è la sua capacità di produrre "sprite". Le specifiche tecniche del VIC definiscono lo sprite come MOB, acronimo di "Movable Object Block", cioè blocco di oggetto trasferibile. Il MOB è un carattere; tuttavia, esso non si trova memorizzato nella ROM come i caratteri della tastiera. I MOB sono concepiti e progettati dall'utente; una volta che siano

stati progettati, potranno essere memorizzati in locazioni della RAM.

Un carattere MOB è rappresentato sullo schermo in una matrice 24 x 21, molto più grande della matrice 8 x 8 dei caratteri visualizzabili in uno dei 1000 spazi sullo schermo. Un MOB richiede 63 byte di memoria, mentre un carattere della tastiera ne occupa solo 8.

Il VIC può visualizzare fino a otto MOB contemporaneamente. I grandi caratteri MOB possono essere posti in qualsiasi punto dello schermo TV; possono essere colorati; possono essere ingraditi e spostati. La possibilità di gestire i MOB, unita alle sue capacità grafiche, rende il VIC un chip estremamente adatto per la realizzazio-

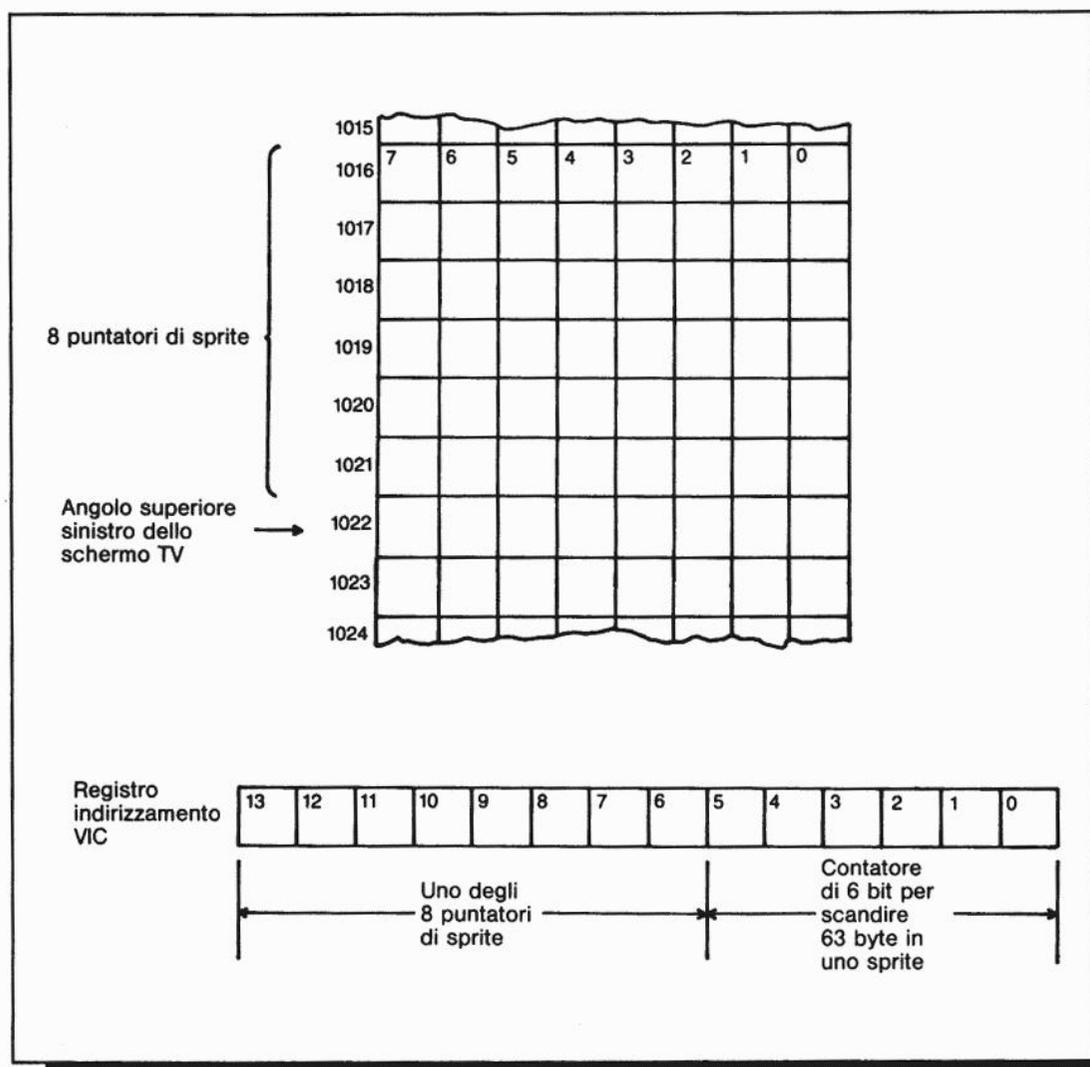



Figura 220. Al fine di localizzare un MOB, il VIC deve inviare un indirizzo, composto da uno dei puntatori di sprite in A13-A6 e da un contatore di 6 bit in A5-A0.

ne di videogiochi. Per ulteriori dettagli sulla programmazione dei MOB, potreste consultare uno dei vari libri sull'argomento.

Una volta che un MOB sia stato programmato, l'informazione dei punti viene memorizzata in 63 byte di memoria. Ogni gruppo di tre byte consecutivi nella memoria definiscono una riga del carattere. Tre byte contengono le informazioni sulla luminosità di 24 spazi. Poiché un MOB è composto da 21 righe, il carattere completo richiede 63 byte per accendere o spegnere tutti i punti.

Per reperire un MOB nella RAM, il VIC deve inviare l'appropriato indirizzo di 14 bit. Esso forma l'indirizzo tramite un puntatore di otto bit, che individua l'indirizzo iniziale del carattere di 63 byte,

Figura 221. Il VIC impiega 16 registri per localizzare uno sprite sullo schermo TV.

ed un contatore di sei bit, che scandisce i 63 byte. Osservate la fig. 220.

Il VIC ottiene il puntatore dalla RAM video, mentre il contatore viene realizzato tramite un registro interno. Se esaminate la mappa dei registri del VIC, noterete 16 registri di posizione X e Y del MOB (fig. 221): un registro X ed un registro Y per ciascuno degli otto sprite. Il VIC impiega tali posizioni, con riferimento all'angolo superiore sinistro dello schermo TV, per localizzare il MOB sullo schermo.

Per la localizzazione effettiva, il VIC considera lo schermo TV come avente una risoluzione di 512 posizioni orizzontali e 256 posizioni verticali. Ciò comprende l'intero schermo: il bordo come pure l'area di visualizzazione. L'area visibile sullo schermo è compresa tra le posizioni 23 e 347 in orizzontale, e tra 50 e 249 in verticale. Con le posizioni X e Y ottenute dai registri del MOB per ciascuno degli otto sprite, il VIC può facilmente rappresentare sullo schermo TV le informazioni dei punti.

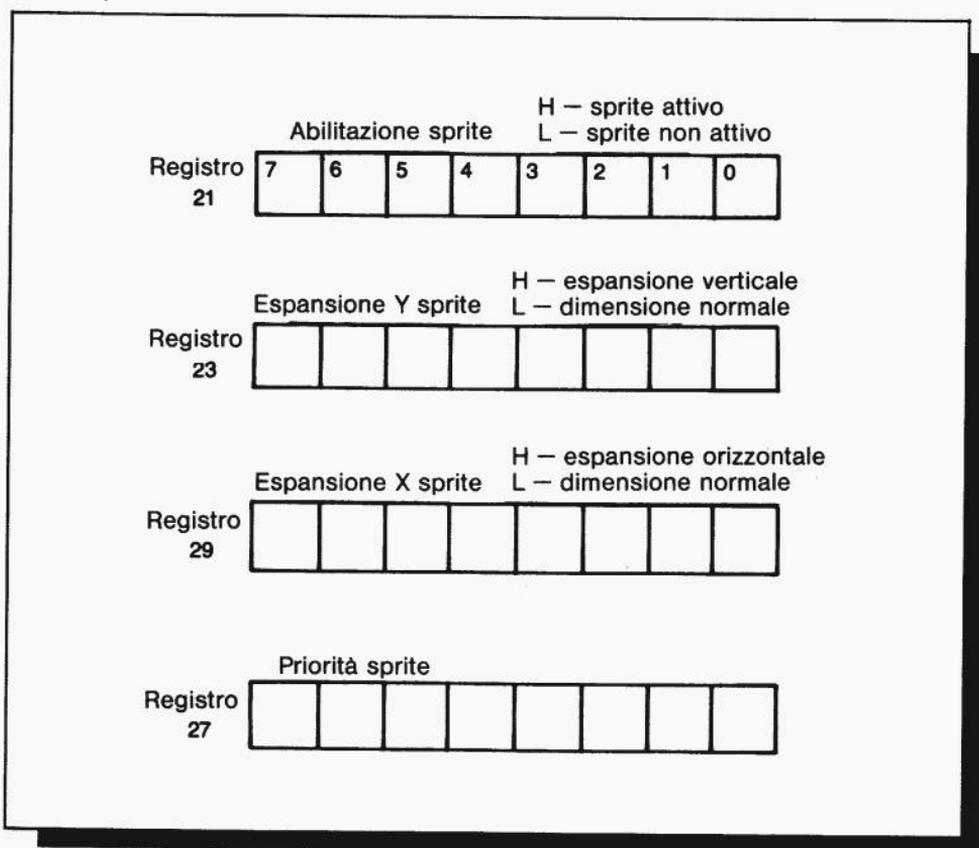



Figura 222. Il registro 21 contiene otto interruttori ON/OFF, uno per ciascuno sprite possibile. Il registro 23 espande verticalmente gli sprite, mentre il registro 29 li espande orizzontalmente. Il registro 27 può sovrapporre uno sprite a qualsiasi altra figura rappresentata sullo schermo.

Il registro 21 nel VIC è l'interruttore "ON/OFF" degli sprite (fig. 222). Tale registro contiene un bit per ciascun MOB: se il bit è posto a 1, lo sprite sarà visualizzato, mentre se il bit vale 0, lo sprite sarà "cancellato". I registri 23 e 29 servono per l'ingrandimento dello sprite. Il registro 29 lo espande in orizzontale, mentre il registro 23 lo espande in verticale. Un valore 1 del bit produce l'espansione, mentre un valore 0 produce la visualizzazione normale. Qualora desideraste sovrapporre uno sprite ad un altro, il registro 27 servirà allo scopo. Basterà porre a 0 il bit del MOB in tale registro; un valore 1 assegnato al bit ripristinerà la priorità di visualizzazione originale.

Ci sono vari "giochi" che potete realizzare con gli sprite, ma ancora una volta ci stiamo addentrando nel reame del programmatore. Ai fini della riparazione dei guasti, è importante comprendere il funzionamento delle varie caratteristiche del VIC, per l'eventualità in cui una di esse venisse a mancare. In tal caso, voi sareste in grado di localizzare il difetto, a patto di conoscere il funzionamento del sistema in condizioni normali.

Altre caratteristiche del VIC

I registri del VIC svolgono anche altre funzioni. Una di esse è la capacità di cancellare, o svuotare, lo schermo. Il bit 4 del registro 17 è denominato DEN; esso è normalmente posto a 1, che corrisponde alla modalità di visualizzazione normale. Se ponete a 0 tale bit, lo schermo sarà cancellato. In tale situazione, il colore dello schermo sarà quello definito dai bit nel registro 32, che determinano il colore dello sfondo.

La configurazione normale dei caratteri sullo schermo comprende 1000 spazi disposti in una matrice 40 x 25. Il bit 3 (CSEL) del registro 22 ed il bit 3 (RSEL) del registro 17 sono normalmente posti a 1 per produrre tale configurazione. Qualora desideraste utilizzare la configurazione 38 x 24, tali bit dovrebbero essere azzerati.

Il VIC consente lo "scorrimento" del video, sia in orizzontale che in verticale, cosicché i caratteri dei giochi possono essere spostati facilmente per tutto lo schermo, così come sono programmati. I bit 0, 1 e 2 del registro 22 consentono lo scorrimento dei dati visualizzati di un intero carattere alla volta in orizzontale. I bit 0, 1 e 2 del registro 17 effettuano lo scorrimento verticale della rappresentazione.

Registro di trama

Il registro 18 è il registro di trama. Naturalmente, la trama è l'insieme delle linee di scansione luminosa sullo schermo TV. Il VIC pone la rappresentazione precisamente sulle linee di luce. Per poter fare ciò, il VIC deve saper distinguere i punti illuminati da quelli spenti in qualsiasi istante. Il VIC conosce la temporizzazione dei punti.

Il registro di trama tiene nota della posizione corrente della trama. Se leggete il registro, troverete in esso gli otto bit inferiori della posizione. Il bit più significativo della posizione si trova nel bit 7 (RC8) del registro 17. Questo dato è utilizzato dai programmatori per apportare le modifiche di temporizzazione necessarie ad eliminare il tremolio ("sfarfallamento") dell'immagine. Le modifiche sono apportate mentre il bordo viene scandito dal tubo a raggi catodici CRT, e non durante la finestra di visualizzazione. Le modifiche sono fatte prima che sia raggiunta la posizione 51, o dopo la posizione 251, sul tubo a raggi catodici.

Mentre la lettura del registro di trama è utile per eliminare il tremolio dell'immagine, una scrittura nel registro di trama, che comprende una scrittura nel bit 7 del registro 17, svolge un'altra funzione. Il dato scritto viene trattenuto nei registri; poi, quando la posizione della trama sullo schermo cambia, tale posizione viene confrontata col contenuto del registro. Quando la posizione della trama diviene identica a quella definita dagli otto bit nel registro 18 e dal bit più significativo nel registro 17, un flag d'interruzione viene attivato nel registro 25, il registro d'interruzione.

Registro d'interruzione

Ci sono cinque bit attivi nel registro d'interruzione 25 del VIC. Essi sono mostrati in fig. 223. Quando lo stato di un bit cambia da 0 a 1, ciò significa che un flag è ativato ed ha luogo un'interruzione. Le interruzioni comunicano al VIC l'occorrenza di un evento, in risposta al quale il VIC dovrà intraprendere le azioni appropriate.

Il flag nel bit 0 è quello che diviene 1 quando la posizione corrente della trama diventa uguale a quella memorizzata nel registro di trama. Il bit 1 viene attivato allorché si presenta la prima "collisione" tra uno sprite ed il dato visualizzato. Tale collisione viene annotata nel registro 31. Il bit 2 viene attivato quando si presenta la prima collisione tra due sprite; questa sarà annotata nel registro

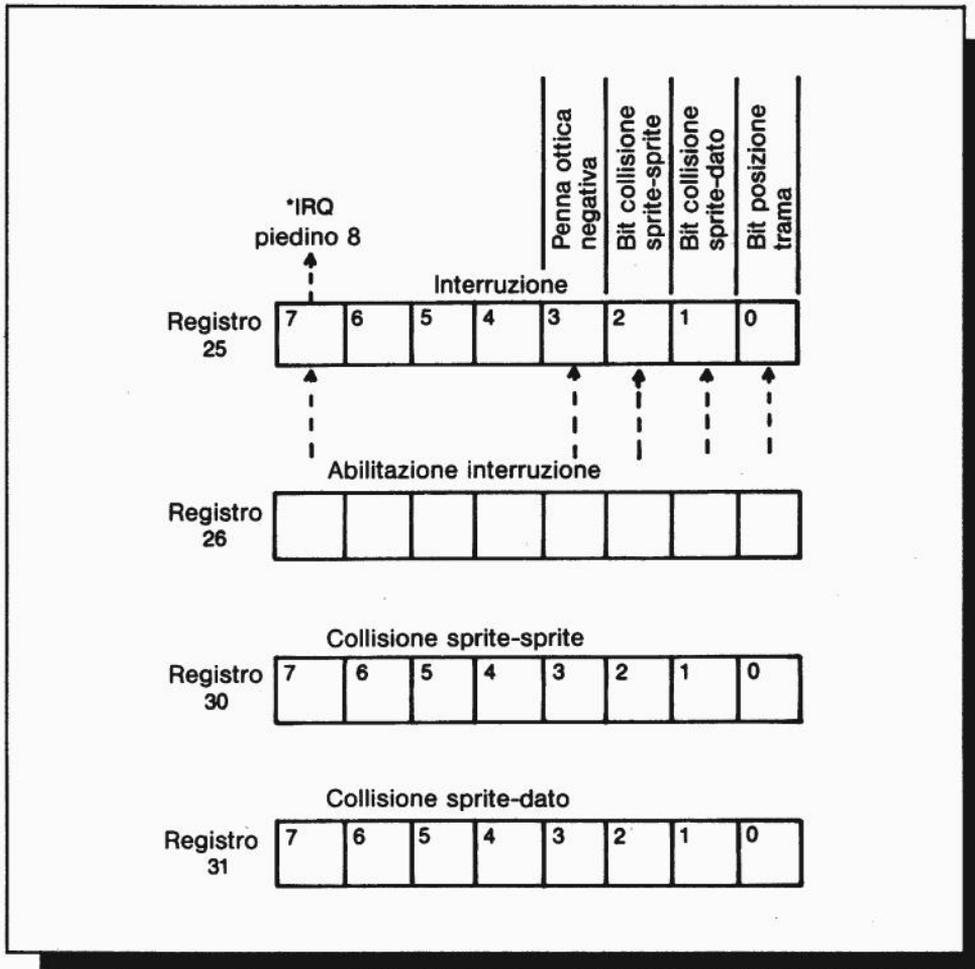



Figura 233. Il registro 25 è quello d'interruzione. Quando si presenta una collisione tra uno sprite e qualche dato sullo schermo, il bit 1 viene attivato. Se la collisione è tra due sprite, viene attivato il bit 2. Le interruzioni sono annotate nel registro 31 per la collisione sprite-dato, o nel registro 30 per la collisione sprite-sprite. L'interruzione può essere disattivata scrivendo un 1 nel bit corrispondente del registro 26 (abilitazione dell'interruzione).

30. Una volta che qualsiasi flag sia stato attivato, resterà tale finché il programmatore non lo azzererà intenzionalmente.

L'azzeramento viene ottenuto scrivendo un 1 nel registro 26 di abilitazione all'interruzione. Ponendo a 1 il bit corrispondente, il bit nella medesima posizione del registro 25 sarà azzerato.

Il bit 3 del registro d'interruzione viene attivato dalla penna ottica durante una transizione negativa dell'ingresso. Il bit 7 viene attivato automaticamente quando si manifesta una delle quattro cause d'interruzione. Ciò consente al registro d'interruzione di inviare in uscita un segnale basso attraverso il piedino 8 (*IRQ) del VIC. Il semplice fatto che il bit 7 venga attivato non implica che dal piedino 8 uscirà un segnale basso per attivare l'interruzione del siste-

ma. Affinché il segnale basso esca effettivamente dal VIC, anche il bit 7 del registro 26 di abilitazione all'interruzione dev'essere posto a 1.

I due registri d'interruzione sono molto preziosi per il programmatore. Essi consentono di adoperare lo schermo in un gran numero di utili modalità. Il programmatore potrà progettare formati di suddivisione dello schermo, installare otto o più sprite, mescolare testo e grafica, ed utilizzare altre importanti tecniche grafiche. Durante la ricerca e la riparazione dei guasti, è importante avere una buona idea del comportamento delle interruzioni, in modo da potersi servire dei test con PEEK e POKE per verificare il corretto funzionamento dei registri.

La penna ottica

Una parte del meccanismo della penna ottica è interno al VIC. La penna ottica è un dispositivo che fornisce al C-64 la capacità di poter "scrivere" sul video come su una lavagna. Quando la penna ottica entra a contatto con lo schermo TV, la posizione esatta del punto toccato viene memorizzata in due registri del VIC. Tali registri sono il 19 ed il 20.

Il raggio catodico scandisce lo schermo TV una volta per ogni quadro. Gli elettroni colpiscono ciascun punto una volta per ogni quadro di trama. Allorché gli elettroni raggiungono il punto toccato dalla penna ottica, questa viene attivata. Poiché il punto viene colpito una sola volta per ogni quadro di trama, il latch della penna ottica viene attivato una sola volta per ogni quadro.

Il registro 19 memorizza la coordinata X del punto di contatto. La posizione X è definita da un contatore di 512 bit. Ciò significa che il contatore registra 9 bit nella scansione da 0 a 511. Il registro 19 memorizza gli otto bit più significativi dei nove; cioè, il bit 0 non viene registrato.

Il registro 20 memorizza la coordinata Y della penna ottica sulla trama. La posizione Y è definita da un contatore di 256 bit. Ciò implica la memorizzazione di otto bit, che possono essere contenuti tutti nel registro.

Uscita video

Tutti gli ingressi e le uscite del VIC discussi finora sono state di-

Figura 224. L'oscilloscopio ordinario per riparazioni TV può visualizzare facilmente i segnali che escono dal VIC. Al piedino 15, dovrebbe essere presente questo segnale TV di sincronismo e luminanza.

gitali, composti cioè da valori "alti" e "bassi". I 47 registri possono essere letti, scritti, o ricevere ed inviare segnali di controllo. Tutta l'elaborazione è avvenuta nei circuiti digitali del computer.

Internamente al VIC, ci sono circuiti che convertono molti segnali di ingresso digitali in segnali video analogici. Il VIC è un dispositivo di conversione da segnale digitale a segnale video. Se effettuate un test su tutti i segnali discussi in questo capitolo, la sonda logica ne rivelerà la natura digitale. La medesima sonda logica sarà però inutile ai piedini di uscita analogica.

Ai piedini di uscita, l'ordinario oscilloscopio per riparazioni TV può rivelarsi uno strumento eccellente per i test. I segnali di uscita sono ciascuno una porzione di un segnale TV composito a colori. Al piedino 15, l'uscita di sincronismo/luminanza (SYNC/LUMINANCE) è un segnale composito contenente il segnale video effettivo, i segnali di sincronismo orizzontale e verticale, ed il segnale di luminanza che controlla l'intensità del raggio catodico. Osservate la fig. 224.

Il piedino 14, l'uscita COLOR, contiene tutte le informazioni sul colore. Queste comprendono il segnale di crominanza, l'intensità dei colori ed i singoli colori che dovranno essere visualizzati. Fate riferimento alla fig. 225. Quando i segnali dei due piedini di uscita saranno stati miscelati correttamente, il risultato potrà essere inviato ad un CRT per essere visualizzato.

Anche l'oscilloscopio è in grado di visualizzare questi segnali. Tramite l'oscilloscopio, potrete verificare rapidamente che il se-

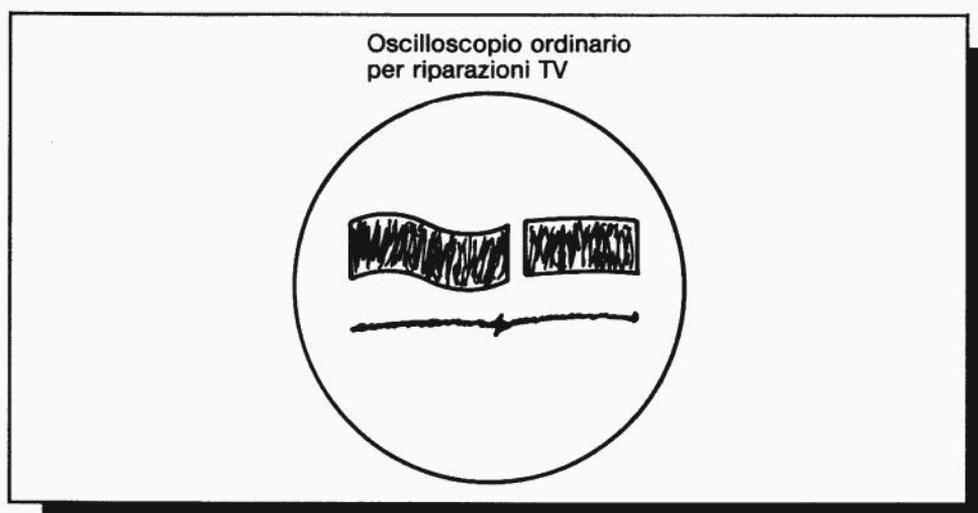



Figura 225. Al piedino 14 del VIC, il segnale di colore TV può essere visualizzato sull'oscilloscopio.

gnale stia uscendo dal VIC. Questo è spesso uno dei primi punti di test durante un malfunzionamento del video.

Il piedino 15 è un'uscita "open drain", e richiede una sorta di pull-up esterno di circa 500 ohm. Nel C-64, il piedino 15 è connesso al circuito diodo-transistor npn, che fornisce l'interfaccia corretta. Il piedino 14 è un "open source" e deve presentare una resistenza verso massa di circa 1000 ohm. Esso è pertanto collegato ad un potenziometro da 1000 ohm, che funge da ritorno di massa, oltre ad accoppiare il segnale con un circuito a transistor di uscita video.

Il circuito illustrato in fig. 226 consiste di due transistor npn PN2222, uno stadio di pilotaggio video, ed uno stadio inseguitore video. L'uscita dei due npn viene prelevata dall'emettitore del transistor superiore ed è applicata al circuito di emettitore di un terzo transistor PN2222, che trasferisce il segnale SYNC/LUMINANCE dal piedino 15. Le uscite dei piedini 14 e 15 sono miscelate nell'emettitore. Il risultante segnale TV composito a colori viene quindi applicato direttamente al circuito modulatore rf; viene quindi installato direttamente su un canale rf TV e visualizzato sullo schermo di un normale televisore.

Anche i segnali separati di SYNC/LUMINANCE e COLOR sono prelevati prima della miscelazione nell'emettitore e collegate al connettore audio-video. Questi segnali possono essere applicati ad uno speciale monitor TV che non richieda la modulazione rf.

Una volta che i segnali saranno usciti dal VIC, essi saranno in forma analogica e potranno essere esaminati tramite qualsiasi oscilloscopio ordinario per riparazioni TV. Tutti i segnali presenti dovrebbero essere ordinari segnali video TV. Qualsiasi "perdita" del segnale video potrebbe essere un indizio sul guasto cercato.

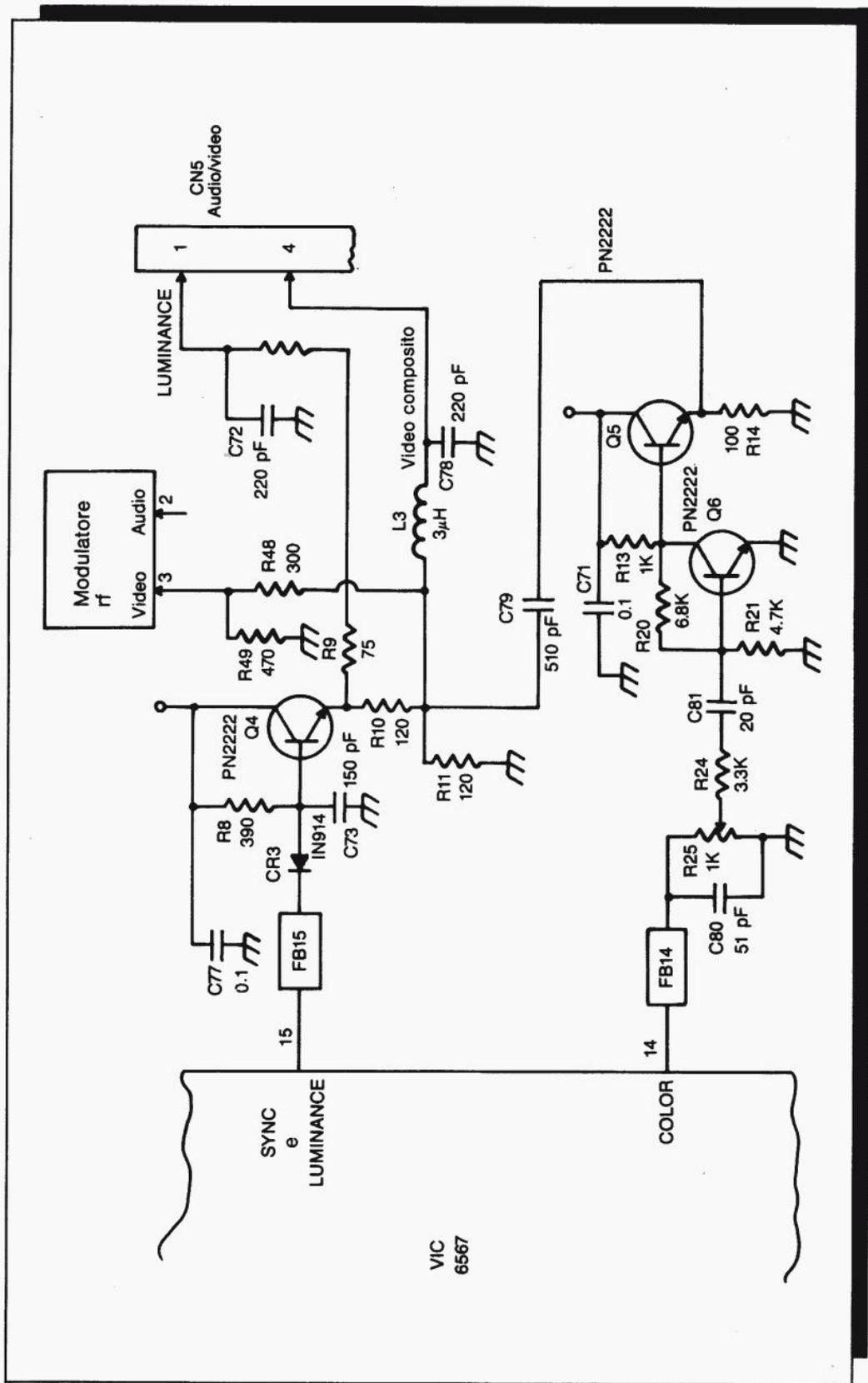



Figura 226. I circuiti transistorizzati dell'uscita video erano realizzati con transistor discreti nei modelli meno recenti del C-64. Nei modelli più nuovi, i circuiti equivalenti sono contenuti all'interno del contenitore del modulatore rf.

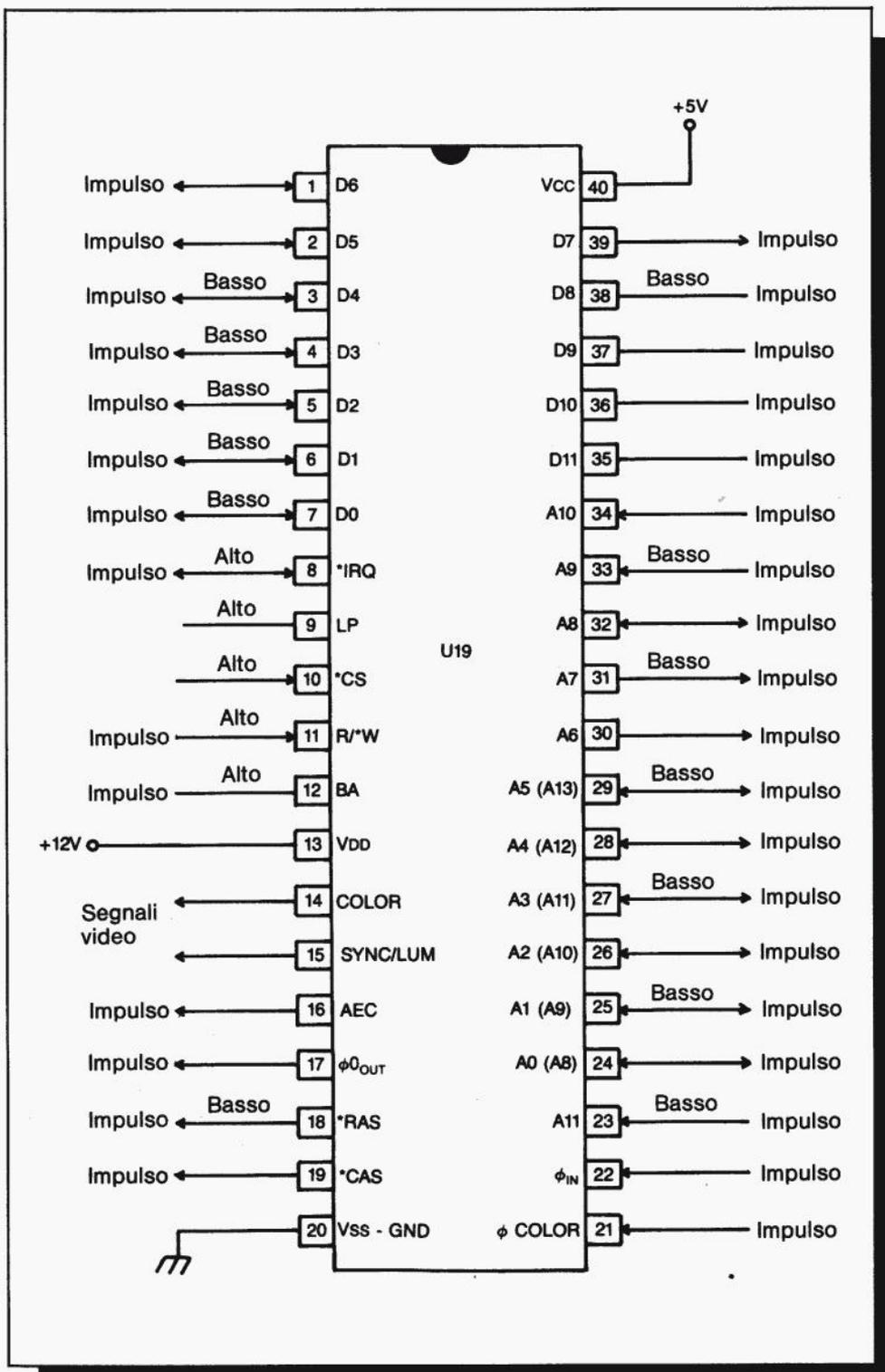



Figura 227. La sonda logica è utile per l'esame di tutti i piedini di un circuito integrato digitale. Sui piedini 14 e 15 dell'uscita video analogica, il test migliore viene condotto tramite un oscilloscopio, al fine di visualizzare il segnale video.

TEST

Il diagramma dei punti di test in fig. 227 può essere impiegato per un confronto con i valori che rileverete sul VIC. Qualsiasi discrepanza tra i valori osservati e quelli riportati nel diagramma indicherebbe la presenza di un guasto. Per effettuare tutti i test, saranno necessari una sonda logica, un voltmetro ed un normale oscilloscopio.

18

IL DISPOSITIVO DI INTERFACCIA PER IL SUONO (SID)

Il dispositivo d'interfaccia per il suono (SID) è il "socio" audio del VIC. Il SID è progettato per ottenere byte o singoli bit dal microprocessore, convertire tali bit in segnali audio, ed inviarli all'altoparlante dell'apparecchio TV o ad un sistema audio separato. L'audio creato produce tutti gli effetti sonori per esaltare ulteriormente la grafica o per imitare strumenti musicali.

Il SID dispone di 29 registri indirizzabili per la creazione degli effetti sonori. Potrete scrivere in 25 di tali registri, tramite l'istruzione POKE del BASIC. I registri che possono essere scritti non possono però essere letti. Potrete leggere il contenuto dei quattro restanti registri, tramite la funzione PEEK. Anche i registri di lettura sono unidirezionali: essi possono essere soltanto letti e non scritti.

Piedinatura

La MPU 6510 "vede" il SID come 29 indirizzi sulla mappa di memoria. Quando il microprocessore intende accedere al SID, esso emette l'indirizzo di un registro. I bit superiori dell'indirizzo sono quindi inviati sul bus d'indirizzo ed arrivano al chip della PLA. I bit vengono decodificati ed un impulso di I/O procede verso il chip 74LS139. L'uscita è connessa al piedino 8 (*CS) del SID. Allorché il SID viene contattato, un segnale basso abilita il piedino 8. La piedinatura è illustrata in fig. 228.

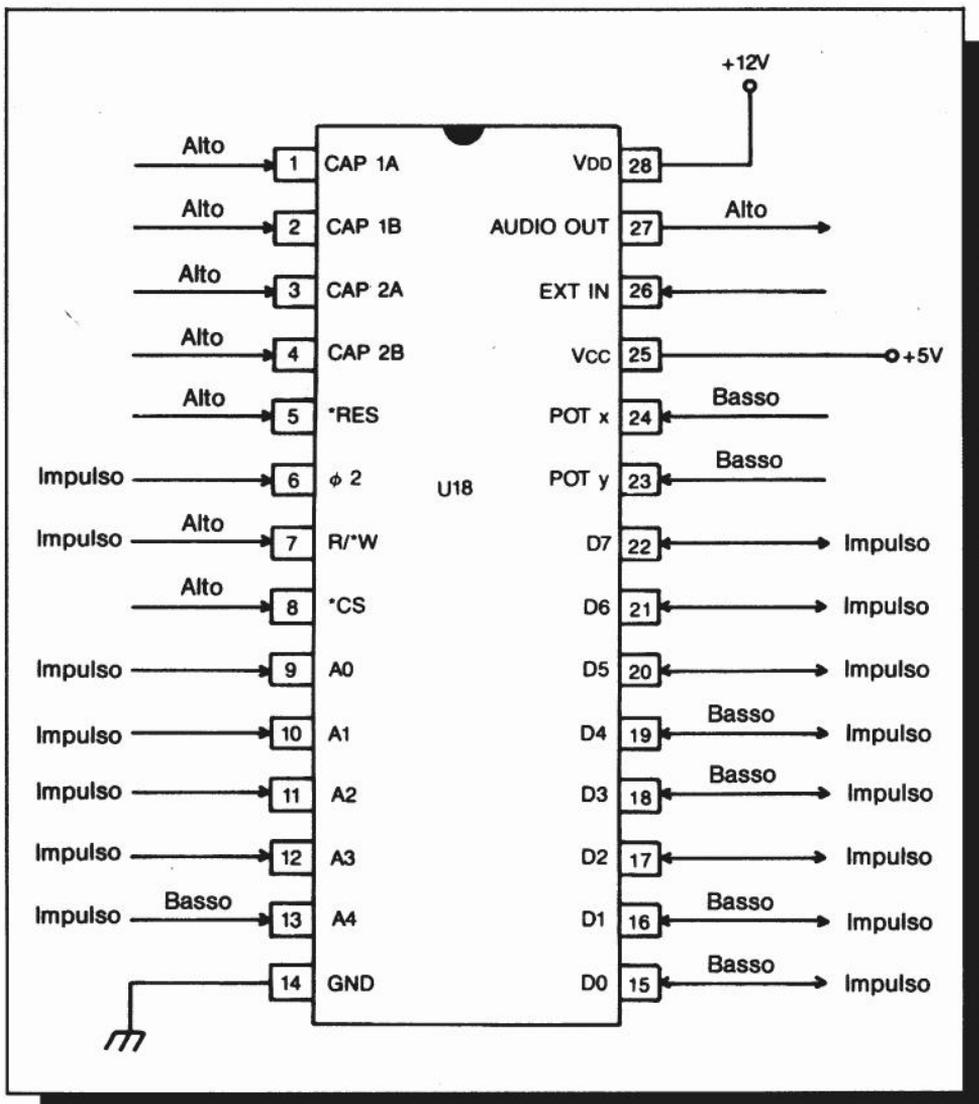



Figura 228. Il SID è un chip complesso che necessita di due alimentazioni distinte. Una tensione di +12 volt è applicata al piedino 28, ed una tensione di +5 volt al piedino 25.

Tuttavia, tale segnale basso non basterà per indirizzare completamente il registro selezionato, in quanto il SID necessita di altri segnali. Un impulso di pilotaggio di clock è necessario per rendere accessibile il registro. Tale impulso è Ø2 ed entra nel piedino 6 del SID. Durante il semiciclo alto di Ø2, si può accedere al SID nello stesso modo in cui avviene l'accesso alla RAM o alla ROM. Sia le letture che le scritture sono eseguite durante lo stato alto di Ø2.

Il piedino 7 (R/*W) di ingresso del SID distingue tra l'operazione di lettura e di scrittura. Se R/*W è alto, il SID consente alla MPU di leggere il registro. Quando R/*W è basso, il SID accetta i bit di dati dalla 6510.

I registri medesimi sono indirizzati con le cinque linee d'indirizzo inferiori, A4-A0. Con cinque linee, un totale di 32 registri potrebbero essere indirizzati. Poiché il SID dispone solo di 29 registri, restano tre indirizzi non definiti. Qualora si tentasse di scrivere in uno dei tre registri suddetti, il SID ignorerebbe semplicemente i dati in arrivo dal microprocessore. Qualora uno dei suddetti registri fosse letto involontariamente, il loro contenuto arriverebbe al microprocessore, ma sarebbe privo di significato.

Le linee di dati verso il SID sono quelle di collegamento normale D7-D0 nel sistema. Tali linee sono connesse ai piedini 15-22 del SID. Ci sono buffer di dati nel SID per gestire il trasferimento dei dati. I buffer a tre stati sono attivi quando la 6510 scrive i dati sul SID, o quando accetta i dati dal SID allorché questo viene letto.

Il piedino 5 del SID è l'ingresso *RES. Se il piedino di reset viene mantenuto basso per almeno dieci cicli di Ø2, il SID azzererà tutti i propri registri. Ciò arresta qualsiasi eventuale uscita audio. L'impulso di reset è il medesimo che viene originato nel chip 556 e che ripristina le condizioni iniziali nel microprocessore. Il SID viene avviato nel medesimo istante.

Il piedino 14 è la massa. Una buona idea è quella di riconnettere sempre la massa del SID a quella di alimentazione, e non ad un altro punto qualsiasi in prossimità di altri circuiti digitali. Anche il VIC dovrebbe essere connesso separatamente nella stessa maniera. Sia le uscite audio che video potrebbero essere distorte dai disturbi elettrici prodotti dal rapidissimo movimento dei segnali digitali che attraversano le linee di bus ed i chip.

Il piedino 28, VDD, è la tensione di alimentazione a +12 volt, applicata ai pozzi dei transistor FET nel SID. VDD riceve una linea di alimentazione separata che viene filtrata tramite tre condensatori di "bypass": questi servono per rimuovere il rumore ad alta frequenza, il rumore a frequenze intermedie, ed il "ronzio" di bassa frequenza che potrebbero interferire.

Il piedino 25, VCC, è l'alimentazione a +5 volt che viene applicata ai collettori dei transistor nel SID. Anche questa linea è separata, allo scopo di mantenere al minimo livello possibile il rumore elettrico. Anche questa linea è provvista di tre condensatori di filtraggio e bypass.

Il piedino 27 è il terminale di uscita audio. Esso esce da un buffer "open source" e contiene tutte le uscite provenienti da tutti i generatori audio nel SID.

La potenza totale dell'uscita audio viene regolata tramite un controllo di volume interno. Il volume è controllato dal programmatore e dai dati che questi invia al circuito di controllo. L'uscita audio ha un valore picco-picco di 2 volt ed un livello in continua di 6 volt. Un resistore da 1K provvede al ritorno a massa.

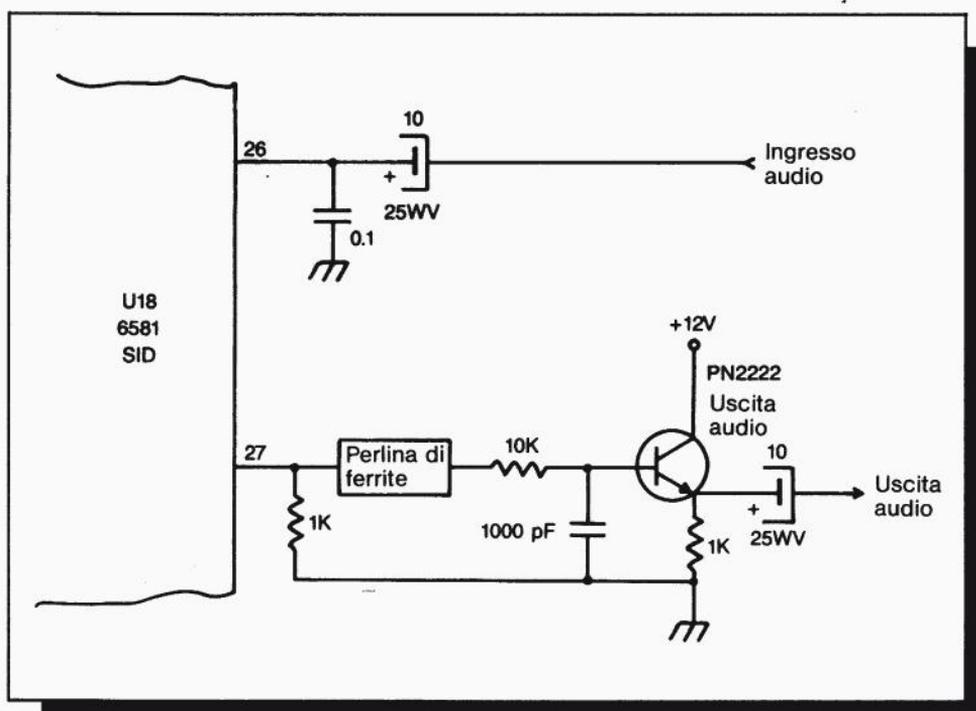



Figura 229. Il SID è collegato con l'esterno tramite i piedini 26 e 27. Il piedino 26 può accettare l'audio per l'elaborazione nel SID, mentre il piedino 27 è l'uscita audio del computer.

In questo computer, il segnale di uscita è accoppiato alla base di un inseguitore di emettitore npn, come si vede in fig. 229. Il segnale audio viene rimosso dal transistor npn tramite un filtro realizzato collegando in serie un condensatore da 10 µF, 25 VL. In questo modo, si ottiene l'accoppiamento in alternata del livello in continua di 6 volt. Il segnale viene inviato al modulatore rf, e può anche essere prelevato da un polo del connettore audio/video.

Ingressi speciali

Il SID ha alcuni altri ingressi molto utili. Innanzitutto, c'è il piedino 26: questo accetterà segnali audio da una sorgente esterna, come la vostra voce o uno strumento musicale. Qualsiasi segnale acquisito in questo punto dovrebbe entrare ad un livello di 6 volt in continua ed avere un'escursione picco-picco di almeno 3 volt. Ciò è ottenuto nella stessa maniera in cui il SID emette il segnale audio: cioè, tramite un filtro, realizzato collegando in serie un condensatore da 10 µF. L'impedenza d'ingresso in questo piedino è di circa 100K ohm.

Il segnale entrante nel piedino 26 viene miscelato col segnale

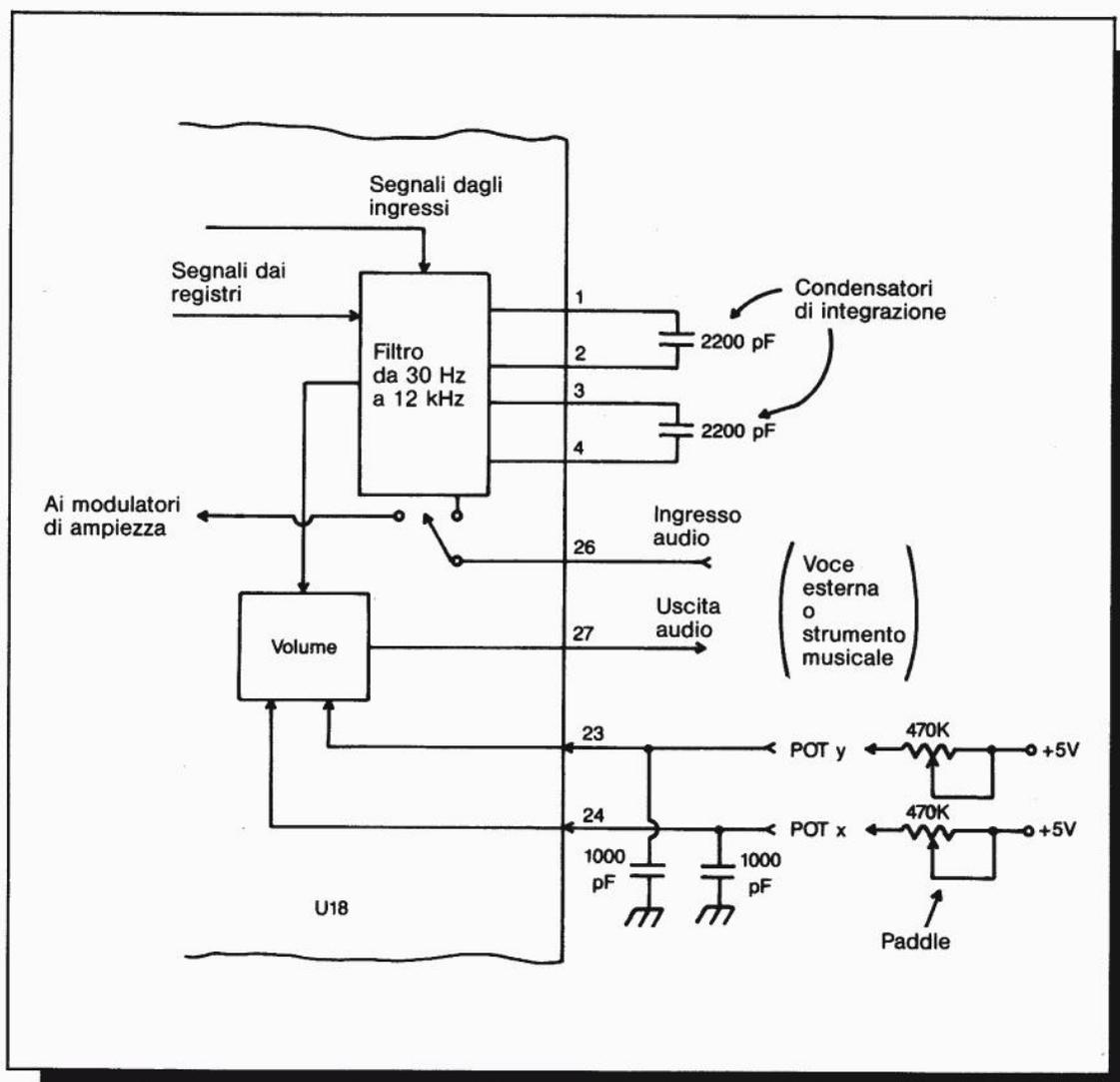



Figura 230. Oltre al piedino 26 di ingresso audio, il SID può ricevere i segnali dei paddle ai piedini 23 e 24.

audio emesso dal VIC. Anch'esso viene fatto passare attraverso il filtro. Questo ingresso è prezioso quando dovete usare altri chip SID addizionali. L'unica limitazione al numero di chip SID addizionali che potete impiegare è dovuta al rumore che ciascuno di essi potrebbe aggiungere all'uscita. Un gran numero di chip può essere aggiunto in ingresso. Il controllo di volume nel SID viene regolato per agire sull'ingresso totale, come pure sull'uscita propria di ogni SID.

Due altri ingressi speciali sono ai piedini 23 e 24. Osservate la fig. 230. Tali ingressi sono denominati POT x e POT y; ognuno di essi è connesso ad un condensatore di bypass da 1000 pF. I due condensatori sono progettati per operare con due potenziometri esterni

da 470 Kohm. Tali potenziometri sono connessi a +5 volt e variano la tensione d'ingresso.

Tali piedini sono gli ingressi per i convertitori analogico-digitali interni al SID. I convertitori A/D prelevano la tensione analogica continua e la convertono in una sequenza di "alti" e "bassi". Il condensatore è progettato a 1000 pF per il SID, al fine di rendere minima l'instabilità del potenziometro.

Gli ultimi ingressi speciali sono i piedini 1, 2, 3, e 4, cui sono connessi i condensatori per il filtro. Ulteriori dettagli su questi ingressi saranno forniti più avanti nel capitolo. Nel SID sono installati due di tali condensatori, ciascuno del valore di 2200 pF. Uno è installato tra i piedini 1 e 2, mentre l'altro è connesso ai piedini 3 e 4. I loro valori sono appropriati. I condensatori sono del tipo a polistirene.

Il filtro opera a frequenza audio, tra 30 Hz e 12 kHz. Questa è, approssimativamente, la gamma di frequenze audio emesse dall'altoparlante dell'apparecchio televisivo. In speciali applicazioni audio, potreste modificare i valori dei condensatori, al fine di estendere o ridurre la risposta in frequenza.

Funzionamento

Il SID ha tre insiemi circuitali del tutto simili. Ciascun circuito è progettato per emettere una singola voce. Il coro opera come una voce globale, oppure ciascun circuito può eseguire un assolo.

Ogni circuito contiene un oscillatore di tono, un generatore di forma d'onda, un generatore d'inviluppo, ed un modulatore d'ampiezza. Fate riferimento alla fig. 231. L'oscillatore di tono è variabile e può essere accordato per produrre frequenze diverse. Ciò fornisce il tono della voce. Il tono può essere fatto variare sulla gamma di frequenze che l'altoparlante del TV sarà in grado di riprodurre.

Il generatore di forma d'onda è in grado di prelevare la frequenza dell'oscillatore e di produrre quattro differenti forme d'onda a tale frequenza. Le differenti forme d'onda alla medesima frequenza causeranno variazioni nell'audio. Le differenze prodotte nel suono sono note come timbri del tono.

L'altezza del suono è contrllata dal modulatore d'ampiezza. Il generatore d'inviluppo è in grado di creare un inviluppo intorno all'audio per controllarne il volume. Tale volume è programmabile grazie appunto alla capacità del generatore d'inviluppo.

I 25 registri di sola scrittura producono gli effetti sonori allorché ricevono le apposite istruzioni dalla 6510. Il microprocessore è

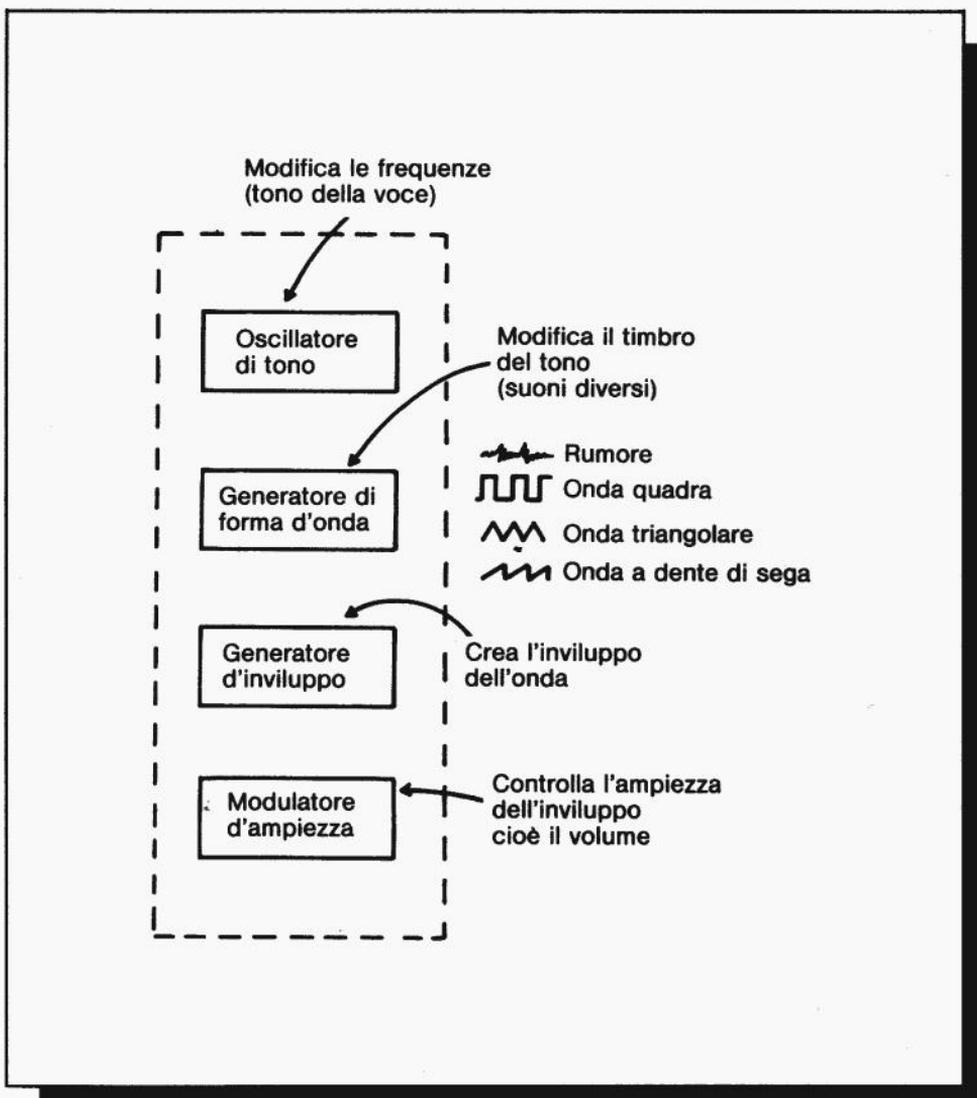



Figura 231. Ciascuna voce è prodotta per mezzo di quattro circuiti che operano insieme: un oscillatore di tono, un generatore di forma d'onda, un generatore d'inviluppo, ed un modulatore d'ampiezza.

anche in grado di leggere i quattro registri di sola lettura. Due dei quattro registri contengono i valori di POT x e POT y. Un altro di tali registri contiene i dati provenienti dal registro d'inviluppo nel terzo insieme circuitale. L'ultimo registro contiene l'uscita continuamente variabile del terzo oscillatore di tono.

Queste uscite di lettura dal SID possono essere utilizzate in vari modi. Esse possono essere miscelate con altri segnali audio per produrre effetti sonori. La frequenza di variazione del terzo oscillatore ha un movimento casuale. Questo viene impiegato per generare numeri casuali che possono essere usati come base per alcuni giochi. Esaminiamo il funzionamento dei 29 registri.

Registri

Il SID ha cinque insiemi di registri. Essi sono illustrati in fig. 232. Ci sono tre insiemi di registri di voce, un insieme di registri per il filtro, ed un insieme di quattro registri per svolgere le funzioni più "insolite". I registri della voce e del filtro sono tutti di sola scrittura, mentre i quattro registri per i compiti insoliti sono quelli di sola lettura.

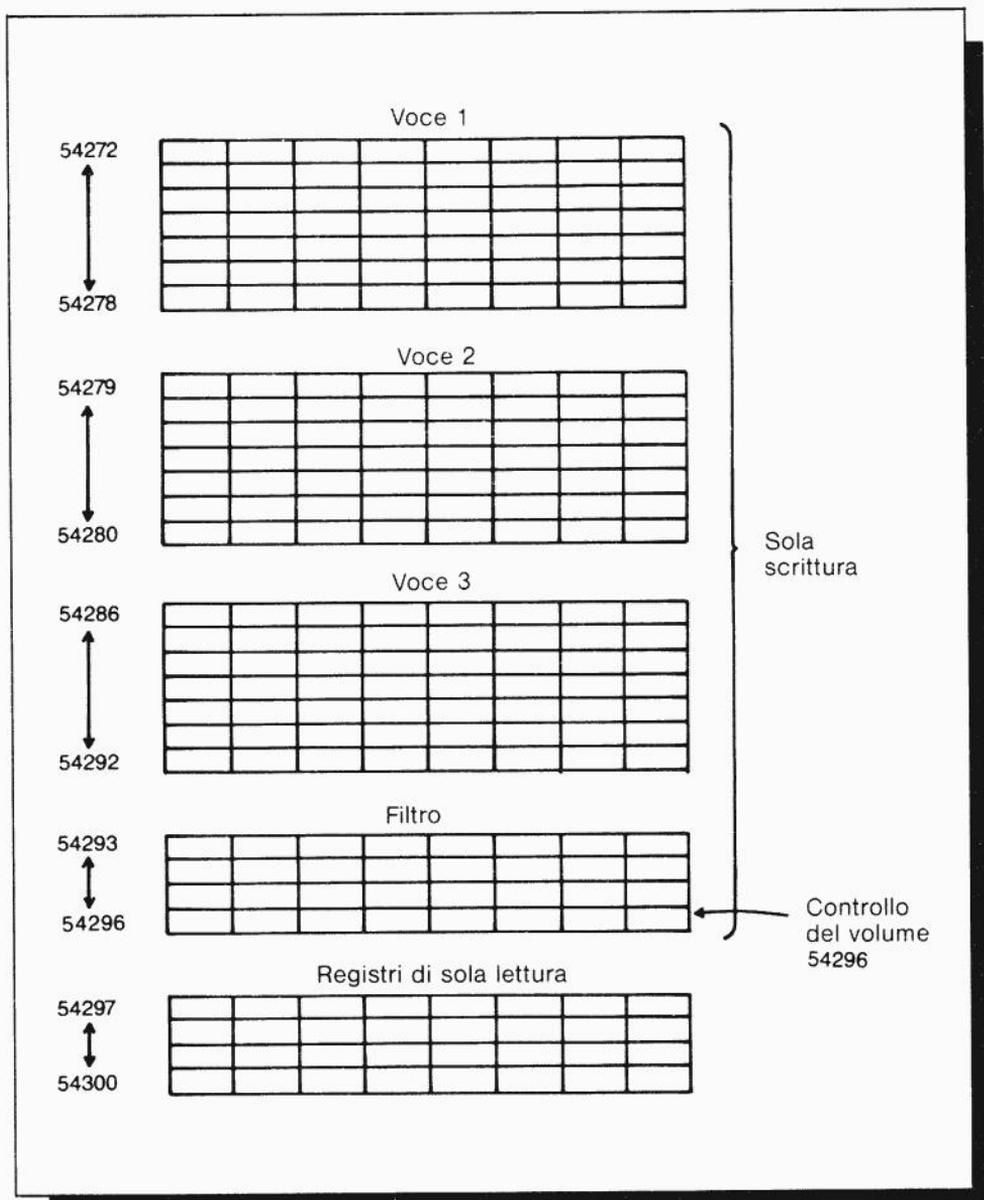



Figura 232. Il SID contiene tre insiemi di registri di voce, un insieme di registri per il filtro, ed un insieme per scopi di sola lettura.

Ciascun registro è indirizzato internamente tramite cinque bit, che entrano dalle linee d'indirizzo A4-A0. I registri hanno tutti dimensione di un byte. I bit nei registri controllano i circuiti che generano l'uscita audio. Ciascun bit è come un pulsante su un pannello di controllo per produrre effetti sonori ed altre funzioni correlate. A ciascuna voce sono assegnati sette registri.

I registri della prima voce

Dei sette registri mostrati in fig. 233, due sono chiamati Frequenza Alta e Frequenza Bassa. Essi sono collegati assieme e formano un registro di 16 bit. Tale registro controlla la frequenza dell'oscillatore di tono nella prima voce. Se usate una POKE per inserire un numero decimale in tale registro da 16 bit, il SID genererà una nota musicale. Nella guida per l'utente del C-64, è riportata una tabella contenente dei numeri e le note generate dall'inserimento di ciascun numero nel registro tramite un comando POKE.

Due altri registri sono chiamati Larghezza di Impulso Alta e Larghezza di Impulso Bassa. Anche questi due registri sono connessi per formare un registro di due byte. Comunque, solo 12 dei 16 byte sono utilizzati, mentre i 4 bit superiori della Larghezza di Impulso Alta non sono utilizzati. Questo registro di 12 bit controlla la larghezza dell'impulso della forma d'onda uscente dall'oscillatore di tono. Ciò consente di "smussare" le variazioni dell'uscita audio durante i passaggi da una frequenza all'altra.

L'impulso di uscita può variare da una forma d'onda costante continua, ad un estremo, fino ad un'onda quadra con uguali semicicli alto e basso, all'altro estremo. Per produrre un segnale basso costante, viene installata la sequenza 0000 0000 0000. Per produrre un'uscita continua alta, la sequenza 0000 1111 1111 sarà posta nel registro. Qualora vi servisse un'onda quadra, dovreste installare la sequenza 0100 0000 0000. Per impulsi di forma compresa tra i due estremi, altre sequenze binarie dovranno essere scritte nei registri.

Il registro di controllo della voce

Gli otto bit in questo registro fanno sì che l'oscillatore di tono possa comportarsi in vari modi. Il bit 0 è chiamato bit di porta (Ga-

Registro									
Voce 1									
54272	7	6	5	4	3	2	1	0	Frequenza bassa
54273	15	14	13	12	11	10	9	8	Frequenza alta
54274	7	6	5	4	3	2	1	0	Ampiezza d'impulso bassa
54275	—	—	—	—	11	10	9	8	Ampiezza d'impulso alta
54276	7	6	5	4	3 Test	2 Ring mod	1 Sync	0 Gate	Controllo voce
54277	3	2 (Attacco)	1	0	3	2 (Smorzamento)	1	0	Attacco-smorzamento
54278	3	2 (Sostenuto)	1	0	3	2 (Stacco)	1	0	Sostenuto-stacco
Voce 2									
54279									

Figura 233. Per ciascuna voce, ci sono sette registri di controllo.

te); i suoi dettagli saranno discussi più avanti nel capitolo, ma comunque tale bit controlla due funzioni. La transizione da 0 a 1 di tale bit dà il via al generatore d'inviluppo, iniziando il ciclo di ATTACCO/SMORZAMENTO/SOSTENUTO. Quando il bit viene azzerato, ha luogo il ciclo di STACCO.

Il bit 1 è quallo di sincronia (SYNC). Quando è posto a 1, l'oscillatore di tono 1 viene sincronizzato coll'oscillatore di tono 3. Ciò contribuisce alla realizzazione degli effetti armonici desiderati nei suoni.

Il bit 3 è il bit di TEST. Quando è posto a 1, azzera l'uscita dell'oscillatore di tono e la fa restare tale. Esso azzera anche la forma d'onda di rumore prodotta dall'oscillatore, mentre la forma d'onda impulsiva di uscita viene fissata ad un livello continuo stazionario. Tale condizione è richiesta per i test di programma; inoltre, essa si rivela utile per il programmatore, allorché deve sincronizzare l'oscillatore con un suono prodotto esternamente al SID.

Il bit 4, quando è posto a 1, è il controllo che attiva la forma d'onda triangolare nell'oscillatore di tono. La forma d'onda triangolare è uno dei modi in cui può funzionare l'oscillatore. Come uscita audio, il suono da essa prodotto somiglia a quello di un flauto.

Il bit 5, quando è posto a 1, attiva la forma d'onda a dente di sega nell'oscillatore. Il suo effetto musicale somiglia a quello prodotto dagli ottoni.

Il bit 6, quando è posto a 1, attiva la forma d'onda impulsiva nell'oscillatore. La larghezza dell'impulso può essere regolata scrivendo nell'apposito registro già discusso. Può essere generato qualsiasi tipo di interessante effetto sonoro, dal cupo rimbombo prodotto dall'onda quadra, fino ai suoni più stridenti.

Il bit 7 è l'uscita di rumore (Noise). Il rumore, per sua natura, è un processo del tutto casuale. Il rumore casuale può essere regolato, per produrre un rombo o un sibilo, o qualsiasi altra cosa, tramite l'oscillatore di tono, quando il bit 7 è posto a 1. Questo è il bit grazie al quale si possono produrre effetti sonori di esplosioni, motori di razzi, tempeste, ondate, tamburi, cimbali, ed altri.

I registri del generatore d'inviluppo

Il registro di ATTACCO/SMORZAMENTO ed il registro di SOSTENUTO/STACCO controllano i circuiti del generatore d'inviluppo. L'intervallo in cui un suono inizia ed aumenta di volume è definito come rapidità di attacco del volume. Allorché il suono, dopo aver raggiunto il picco, diminuisce di volume, si ha lo smorzamen-

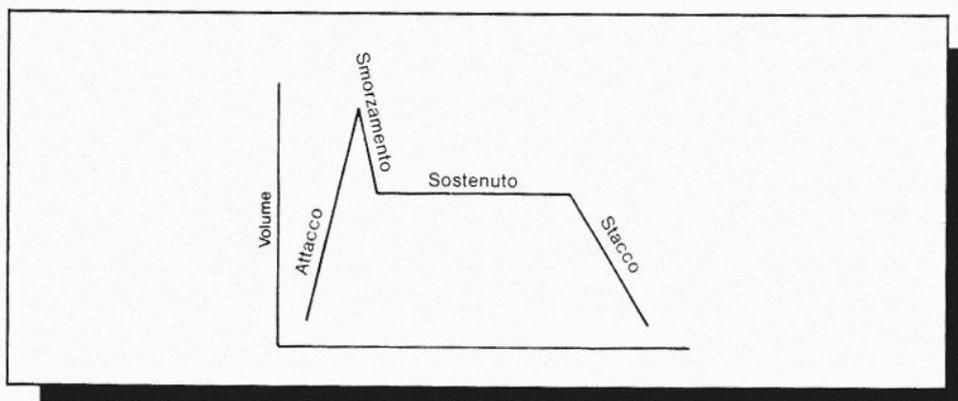



Figura 234. Quando un suono inizia ed il suo volume cresce, si ha l'attacco. La diminuzione di volume del suono, dopo aver raggiunto il massimo, viene definita smorzamento. Il valore intermedio di volume del suono, dopo l'attacco e lo smorzamento, è noto come sostenuto. Quando il suono diminuisce fino a cessare, si ha lo stacco.

to. C'è un registro di 8 bit nella voce che controlla il generatore d'inviluppo e produce l'ATTACCO/SMORZAMENTO. I quattro bit superiori sono per l'attacco, mentre i quattro bit inferiori definiscono lo smorzamento.

Il livello di un suono intermedio tra l'attacco e lo smorzamento è noto come sostenuto. Questo è un livello di volume. Allorché un suono cessa, il suo volume sarà divenuto nullo. La rapidità con cui il volume di un suono scende a zero è chiamata stacco. La fig. 234 illustra questi concetti.

Un registro associato a quello di ATTACCO/SMORZAMENTO e il registro di SOSTENUTO/STACCO. Per ulteriori dettagli sull'uso dei suddetti registri durante la programmazione, dovreste consultare il manuale per l'utente fornito insieme col C-64. La configurazione dei bit nel registro di SOSTENUTO/STACCO è simile a quella del registro di ATTACCO/SMORZAMENTO: i quattro bit superiori sono impiegati per il controllo del sostenuto, ed i quattro bit inferiori per lo stacco. Quando il programmatore intende utilizzare tali registri, deve seguire molto attentamente le regole operative. Effetti sonori sorpendenti possono essere prodotti facendo attenzione ai dettagli.

Le altre voci

Le altre due voci ed i sette registri associati sono essenzialmente identici alla prima voce. Le sole differenze sono la sincronizzazio-

ne degli oscillatori e la sostituzione della forma d'onda tirangolare con una tonalità modulata.

Quando le voci sono in funzione, dovreste selezionare innanzitutto la frequenza che desiderate produrre, e poi dovreste scegliere la forma d'onda. In terzo luogo, dovreste definire l'effetto desiderato. Ciò viene ottenuto con i bit SYNC e RING MOD, che determinano le variazioni dell'inviluppo. Solo in seguito saranno calcolati gli istanti in cui il suono dovrà essere presente o assente e la durata del suono. Le voci possono essere usate per un'esecuzione in assolo, oppure in coro.

I registri dei filtri

I primi due registri, FC LOW/FC HIGH nell'insieme di filtri, sono combinati per formare un registro doppio. Comunque, solo 11 bit sono necessari al compito, per cui i bit 3-7 di FC LOW non sono utilizzati. Il compito dei registri è quello di definire la frequenza passante del filtro. La gamma di frequenze impiegata si estende da 30 Hz a 12 kHz. Si può scrivere in tali registri, il che rende il filtro un circuito programmabile, come si vede in fig. 235.

Il filtro può essere accordato in modo da risonare a particolari frequenze. Quando viene accordato su una certa frequenza, i suoni prossimi a tale frequenza risulteranno molto più accentuati. Tutte le componenti di frequenza in tale intervallo saranno amplificate.

Filtro									
54293	—	—	—	—	2	1	0		FC Basso
54294	10	9	8	7	6	5	4	3	FC Alto
54295	3	2 (Risonanza)	1	0	Esterno in filtro	3 Filtro 3	2 Filtro 2	1 Filtro 1	Filtro risonanza
54296	Interrutt voce 3	Passa alto	Passa banda	Passa basso	Volume 3	Volume 2	Volume 1	Volume 0	Modalità volume

Figura 235. Il filtro definisce la banda di frequenze audio tra 30 Hz e 12 kHz.

I bit superiori del registro RES/FILT sono collegati in modo da poter accordare il filtro in un particolare intervallo di frequenze. Poiché ci sono quattro bit per il controllo, possono essere prodotte 16 configurazioni di risonanza. 0000 non produce alcun effetto di risonanza, mentre 1111 produce la risonanza più stretta.

I bit 0-3 del registro servono ad uno scopo differente. Ciascun bit agisce come un interruttore per avviare quattro segnali differenti nel filtro. Il bit 0 opera sul percorso che conduce la prima voce al piedino 27 di uscita audio. Quando il bit 0 viene azzerato, la voce "aggira" il filtro e va direttamente all'uscita audio. Quando il bit 0 viene posto a 1, la voce viene avviata attraverso il filtro ed elaborata di conseguenza.

I bit 1 e 2 eseguono la medesima funzione di avviamento per la seconda e terza voce, rispettivamente. Anche il bit 3 avvia un segnale nello stesso modo: esso gestisce l'ingresso audio che entra dal piedino 26. Un valore 0 in questo bit fa sì che l'ingresso audio non passi attraverso il filtro, mentre un valore 1 costringe l'ingresso audio ad attraversare il filtro.

Il registro di modalità/volume

Anche in questo caso, gli otto bit del registro sono separati in due nybble, ciascuno dei quali esegue un compito simile coi propri quattro bit. Il nybble superiore, bit 4-7, determina la modalità operativa del filtro. Il bit 4 è chiamato bit LP (da "Low Pass": passa-basso), poiché gestisce le capacità passa-basso del filtro. Quando il bit 4 è posto a 1, viene utilizzata l'uscita passa-basso del filtro. Tutte le frequenze inferiori a 30 Hz passano inalterate, mentre le frequenze superiori a 30 Hz vengono attenuate: ne risultano suoni reboanti.

Il bit 5 è chiamato BP (da "Band Pass": passa-banda). La banda passante per l'uscita audio è compresa tra 30 Hz e 12 kHz. Quando il bit 5 è posto a 1, le frequenze nella banda passante sono lasciate passare, mentre le frequenze sopra e sotto la banda vengono attenuate. Questa modalità produce suoni normali, senza alcun contenuto armonico.

Il bit 6 è l'uscita HP (da "High Pass": passa-alto). Tutte le frequenze superiori a 12 kHz sono lasciate passare, mentre tutte le frequenze inferiori a 12 kHz vengono attenuate quando il bit viene posto a 1. Questo filtraggio produce un suono metallico.

Il bit 7 è l'interruttore ON/OFF per la terza voce: quando è posto a 1, la terza voce viene disconnessa dai circuiti di uscita audio.

Il nybble inferiore del registro MODE/VOL riguarda il volume (VOL), mentre il nybble superiore concerne la modalità (MODE). Tramite i bit 0-3 si può operare una selezione tra 16 livelli di volume, che saranno emessi dall'uscita audio. La sequenza 0000 "sopprimerà" del tutto il volume, mentre 1111 produrrà il volume massimo. Le configurazioni di bit intermedie produrranno i vari livelli di volume.

Scrittura e lettura

I registri precedenti erano tutti del tipo a sola scrittura. Il microprocessore è in grado di scrivere su tutti quei registri e sui singoli bit per produrre molti e svariati effetti sonori. Il BASIC, col suo comando POKE, può operare facilmente con tutti i registri. Durante la ricerca di un guasto, si può usare POKE per scrivere i dati in ciascun registro, al fine di verificarne il funzionamento.

I prossimi quattro registri sono di sola lettura. Il BASIC, tramite la sua funzione PEEK, può leggere il contenuto di ciascuno di tali registri e dei singoli bit.

I registri dei potenziometri

I prossimi due registri discussi sono quelli in cui vengono memorizzate le posizioni dei due potenziometri x e y. L'ingresso al registro per POT x è il piedino 24 del SID. Variando la posizione del potenziometro, viene variata una tensione continua. Tale ten-

Figura 236. Tutti i registri nel SID sono di sola scrittura, tranne quelli mostrati, che sono di sola lettura.

sione entra nel circuito di conversione analogico-digitale, che converte il valore continuo della tensione in un numero binario compreso tra 00000000 e 11111111, indicanti rispettivamente la minima e la massima resistenza delle posizioni del potenziometro. Osservate la fig. 236.

La sequenza binaria è memorizzata nel registro POT x. Tale valore indica sempre la posizione corrente del potenziometro, che viene aggiornata ogni 512 cicli del clock Ø2. Anche POT y funziona allo stesso modo, tranne che l'ingresso è applicato al piedino 23. La MPU 6510 può leggere i due registri POT e quindi essere al corrente delle posizioni dei due potenziometri.

Il registro OSC 3/RANDOM

Una delle capacità di questo registro è anche quella di generare numeri a caso. Il rumore è un suono puramente casuale. Quando la forma d'onda di rumore viene prodotta nella terza voce ponendo a 1 il bit di rumore 7 nel registro di controllo, questo registro contiene il numero binario che rappresenta il rumore con variazioni casuali. Il registro memorizza gli otto bit superiori dell'oscillatore di tono della terza voce. Tali bit sono il risultato della generazione della forma d'onda di rumore variabile. I numeri casuali possono quindi essere letti dal microprocessore ed impiegati nei giochi. Fate riferimento alla fig. 236.

Oltre a generare numeri casuali, questo registro può essere impiegato anche per molti compiti di temporizzazione o di sequenzializzazione. Poiché il contenuto di questo registro varia in continuazione, registrando gli otto bit superiori della terza voce, le diverse forme d'onda produrranno differenti tipi di insiemi di numeri variabili. Avete visto il modo in cui i bit del registro memorizzano la forma d'onda casuale. Se ponete a 1 il bit 5 del suo registro di controllo, la forma d'onda a dente di sega sarà generata dalla terza voce.

Il bit 3 del registro OSC 3/RANDOM cambierà quindi nel tempo, col variare della forma d'onda a dente di sega. Ciascun impulso a dente di sega incrementerà di 1 il contenuto del registro. La sequenza binaria conterà ripetutamente da 00000000 a 11111111. Quando il bit 4 del registro di controllo è posto a 1, sarà la forma d'onda triangolare a pilotare il registro OSC 3/RANDOM. In tal caso, il registro conterà in modo leggermente diverso. L'inizio sarà uguale, ed il conteggio partirà da 00000000 e arriverà a 11111111. Poi, anziché ripartire daccapo e ripetere l'incremento, il registro

sarà decrementato di 1, ed il conteggio procederà alla rovescia fino a raggiungere nuovamente lo zero. Dopodiché, il registro sarà nuovamente incrementato, e così via.

Inoltre, il registro può anche registrare l'azione della forma d'onda impulsiva. L'impulso dell'onda quadra passa ripetutamente dallo stato alto a quello basso. Il contenuto del registro sarà 11111111 nello stato alto e 00000000 nello stato basso. Siccome l'onda quadra non ha alcun valore intermedio tra i due stati, il registro non conterrà mai un numero binario intermedio tra i due.

Comunque, la funzione principale di questo registro è quella di generatore di modulazione. I numeri che possono essere generati modificando le varie forme d'onda disponibili possono essere impiegati in un programma per produrre effetti sonori. Alcune combinazioni dei numeri contenuti in questi registri e dei bit generati da altri registri possono produrre un'uscita audio in grado di simulare il suono di una sirena, o un lamento, o un cigolio, o qualsiasi altro effetto interessante. Altri registri che possono collaborare col registro OSC 3/RANDOM sono quelli di larghezza d'impulso, il filtro e l'oscillatore.

Il registro ENV 3

L'ultimo registro di sola lettura è denominato ENV, da "envelope" (inviluppo). Questo registro consente alla 6510 di leggere l'uscita del generatore d'inviluppo della terza voce. Tale registro si limita a memorizzare l'uscita del generatore d'inviluppo, quando questo è in funzione. I numeri prodotti in questo registro possono essere aggiunti ad altri registri al fine di produrre ulteriori effetti sonori. Fate riferimento alla fig. 236.

Temporizzazione

L'accesso al SID da parte della 6510 avviene in modo molto diretto. I 29 registri sono considerati dalla 6510 come locazioni ordinarie. La maggior parte dei bit che viaggiano avanti e indietro sono impiegati per produrre effetti sonori.

Il vostro Commodore 64 è progettato per funzionare ad una frequenza operativa di circa 1 MHz. Ciò significa che un ciclo completo dura 1000 ns. L'accesso al SID avviene solo durante lo stato alto di Ø2, che dura 450 ns. Quando il piedino 8 (*CS) diventa basso, ci devono essere almeno 375 ns di tempo di stabilizzazione di

*CS durante lo stato alto di Ø2. Dopo l'accesso al dato, il tempo di mantenimento di *CS richiederà altri 15 ns. Fate riferimento al diagramma temporale in fig. 237.

Allorchè i bit d'indirizzo A0-A4 entrano nei piedini 9-13, i bit richiedono un tempo di stabilizzazione di 45 ns durante lo stato alto di Ø2. Dopo l'accesso al dato, i bit d'indirizzo necessiteranno di altri 10 ns di tempo di mantenimento.

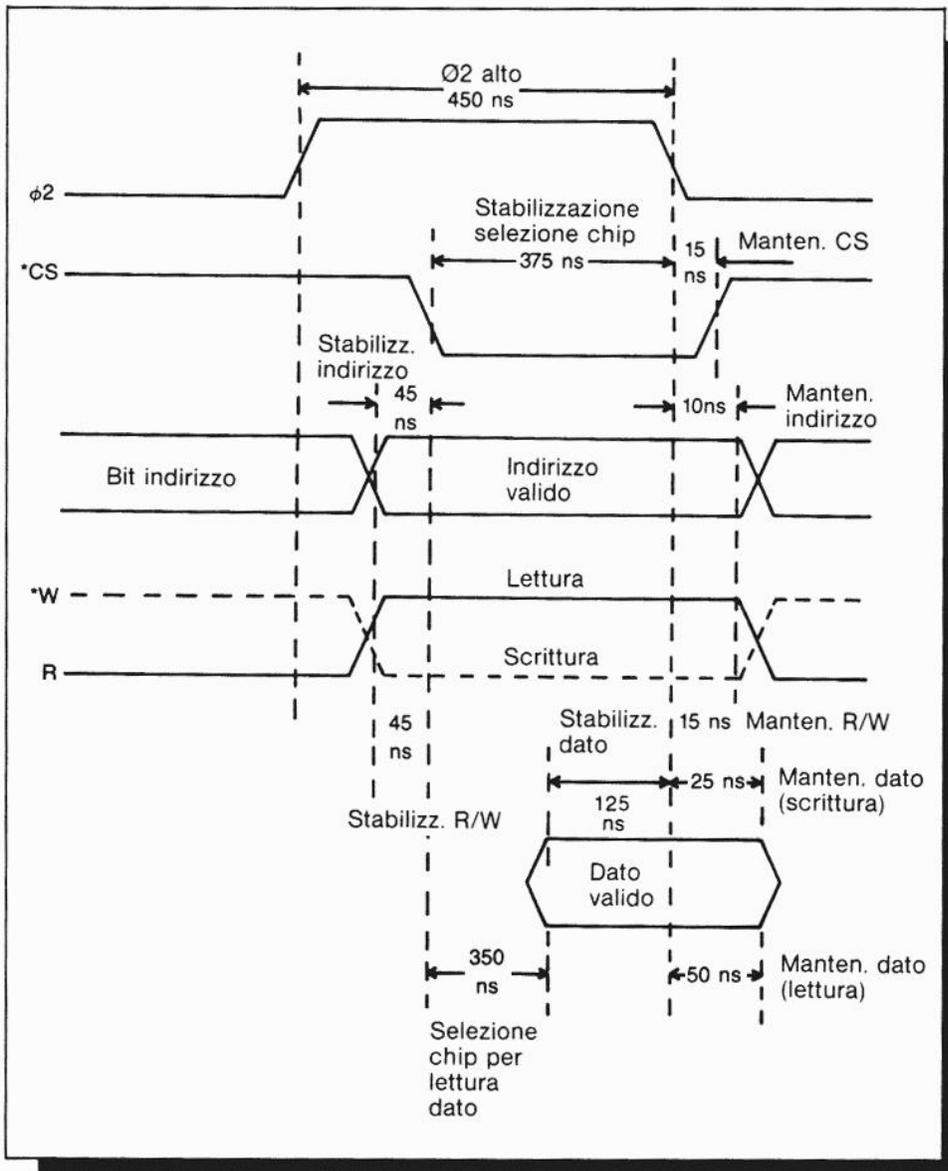



*Figura 237. L'accesso al SID avviene solo durante il semiciclo alto di Ø2, quando *CS diviene basso, i bit d'indirizzo attraversano i tempi di stabilizzazione, di convalida e di mantenimento. Per una scrittura, il segnale *W diviene basso, mentre R diventa alto. Il dato è valido verso la fine del semiciclo alto di Ø2, e viene abilitato nei registri del SID sul fronte di discesa di Ø2.*

Il successivo segnale è R/*W, anch'esso entrante nel SID al piedino 7. Esso procede "testa a testa" coi bit d'indirizzo e richiede i medesimi tempi di stabilizzazione (45 ns) e di mantenimento (15 ns).

I registri di sola scrittura ricevono i loro dati dai piedini di dati quando R/*W è basso. I registri hanno bisogno di un tempo di stabilizzazione di 125 ns per i bit. Una volta che i bit siano divenuti stabili, un tempo di mantenimento di 25 ns è richiesto per sicurezza.

I registri di sola lettura pongono il loro contenuto sui piedini di dati quando R/*W è alto. Il tempo totale di accesso, dall'istante in cui il chip viene selezionato fino al momento in cui i dati vengono posti sul bus di dati del sistema, è di 350 ns. Dopodiché, è richiesto un tempo di mantenimento di 50 ns affinché i bit raggiungano la stabilità nel sistema di dati.

Test

Potrete effettuare un rapido controllo del SID usando il comando POKE per inserire nel SID i numeri illustrati in fig. 238. La voce 1 del SID produrrà un tono continuo. La prima istruzione POKE fissa

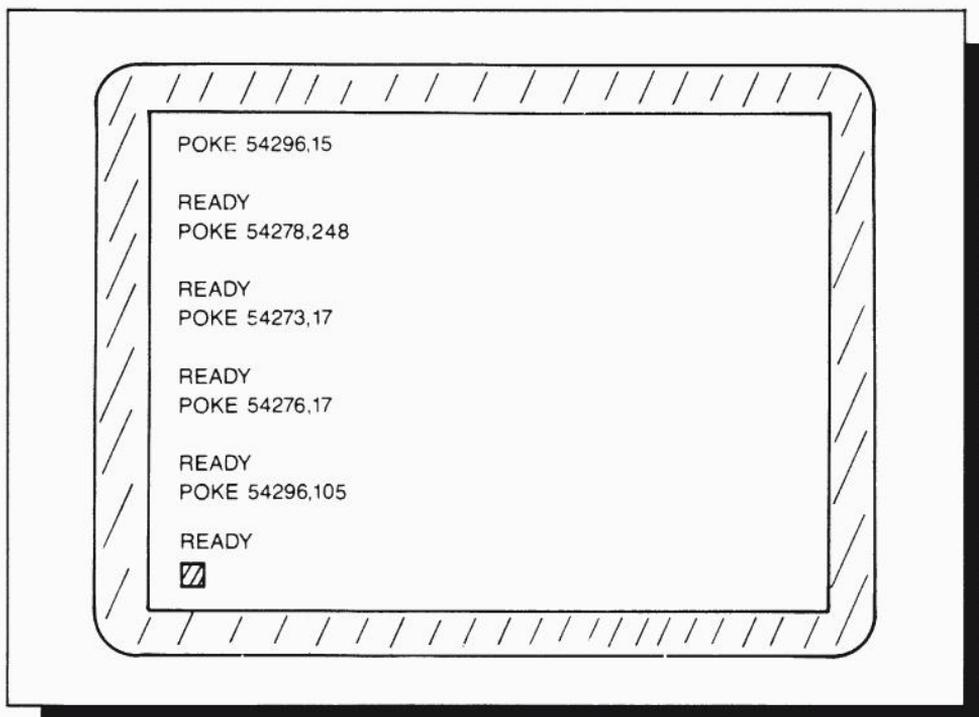



Figura 238. Potrete effettuare un rapido controllo del SID tramite le istruzioni POKE mostrate.

il registro di controllo del volume. La seconda POKE regola appropriatamente i registri di ATTACCO/SMORZAMENTO e SOSTENUTO/STACCO. La terza POKE definisce la nota in alta frequenza. La quarta POKE stabilisce la forma d'onda a dente di sega.

Un SID che funzioni correttamente dovrebbe produrre una nota forte e chiara. Se così non fosse, ci sarebbe un malfunzionamento nel SID. Per disattivare la nota, basterà inviare l'istruzione POKE 54296, 0. Ciò servirà ad azzerare il registro di volume. Per controllare le altre voci o il registro di alta frequenza, basterà semplicemente sostituire nelle POKE gli indirizzi di tali registri.

19

INGRESSI E USCITE

Quando lavorate col vostro computer, voi fate parte del sistema. Le vostre dita inseriscono nel computer i dati concepiti nel vostro cervello. La tastiera codifica tali dati nelle sequenze binarie che saranno elaborate dai circuiti digitali. Le vostre dita sulla tastiera sono il vostro ingresso al computer. Voi siete un dispositivo esterno.

Il VIC elabora i vostri dati d'ingresso e li visualizza sullo schermo TV. Voi leggete lo schermo e, dal modo in cui i dati sono messi assieme, potrete stabilire le azioni future. I dati visualizzati sullo schermo sono i dati d'ingresso che rientrano, tramite i vostri occhi, nel vostro cervello. Il computer e voi fate parte di uno stesso sistema, in cui il computer è una vostra estensione, o voi siete un'estensione del computer.

Oltre a comunicare con voi tramite apposite interfacce, il C-64 è in grado di ricevere ingressi da vari dispositivi, quali joystick, paddle, e penna ottica. Esso è altresì in grado di inviare i dati in uscita direttamente all'unità a cassetta, all'unità disco, alla stampante e ad un modem. Il C-64, per di più, ha un connettore di espansione tramite cui si possono connettere cartucce esterne di ROM ed altri dispositivi nella mappa di memoria.

Ci sono quattro connettori di porta per la gestione degli ingressi e delle uscite. Ci sono due porte di controllo degli ingressi a 9 poli, importanti per i videogiochi. Attraverso tali porte, sono acquisite le posizioni dei joystick e gli impulsi dei pulsanti. Un connettore per cartuccia di espansione da 44 poli è in grado di effettuare le connessioni coi bus interni per gli inserimenti delle cartucce di ROM. Il connettore audio/video da 5 poli è in grado di inviare in uscita sia il segnale audio che quello video, come pure di acquisire un segnale audio esterno. Un connettore d'ingresso/uscita seriale

da 6 poli può inviare i dati ad una stampante o comunicare con una singola unità disco. Il connettore da 12 poli di I/O della cassetta controlla il motore della cassetta, come pure le operazioni di lettura e scrittura. Una porta di I/O di utente da 24 poli consente la connessione di una stampante, di un modem, o di un altro Commodore 64.

Un altro semplice modo per controllare tutte le porte ed i dispositivi d'ingresso/uscita è quello di lasciare che sia il computer ad effettuare un'autodiagnosi. Allo scopo, può essere impiegato un programma diagnostico. Potete acquistarne uno, oppure scriverlo da voi, se ne siete capaci. Un programma siffatto, che mi è capitato di vedere, è il *64 Doctor,* disponibile presso i rivenditori di software. Esso è prodotto dalla Computer Software Associates, Randolph, MA 02368. Sono disponibili due versioni, su disco e su nastro. Il 64 Doctor eseguirà un controllo della tastiera, del monitor TV, delle tre voci del SID, dell'unità disco, della stampante, dell'unità a cassetta e dei joystick. Il programma vi comunicherà se il funzionamento dei suddetti dispositivi è corretto oppure no. Il *64 Doctor,* o un programma simile, può rivelarsi utile nel localizzare un difetto nel sistema dei dispositivi periferici.

Le porte di controllo

Quando un joystick, un paddle, o una penna ottica si rifiutano di funzionare, c'è un guasto nel dispositivo o nel computer. Se disponibile, si dovrebbe provare a sostituire il dispositivo con un altro. Qualora il nuovo dispositivo funzionasse, allora il difetto sarebbe stato in quello vecchio. Invece, qualora nemmeno il nuovo dispotivio funzionasse, i sopetti ricadrebbero sul computer. Il punto da cui partire nella ricerca del guasto è la porta di controllo d'ingresso. Ciascuna di tali porte ha 9 poli. Ogni porta può essere connessa ad un joystick o ad una coppia di paddle. Alla porta A si può anche inserire una penna ottica. Queste porte sono illustrate in fig. 239.

In ciascuna porta, il polo 7 è connesso a +5 volt, mentre il polo 8 è collegato a massa. I poli 1-4 sono gli ingressi del joystick. La porta A connette il proprio joystick ai piedini di porta PA0-PA3 del CIA della tastiera. La porta B effettua la connessione coi piedini di porta PB0-PB3 del medesimo CIA. Sebbene le colonne e le righe della tastiera siano connesse ai medesimi piedini, non c'è alcun conflitto, poiché capita molto di rado che la tastiera ed i joystick debbano essere adoperati contemporaneamente.

I pulsanti sui joystick sono connessi ai piedini PA4 e PB4 del CIA. Le quattro posizioni del joystick ed il pulsante sono tutti interrut-

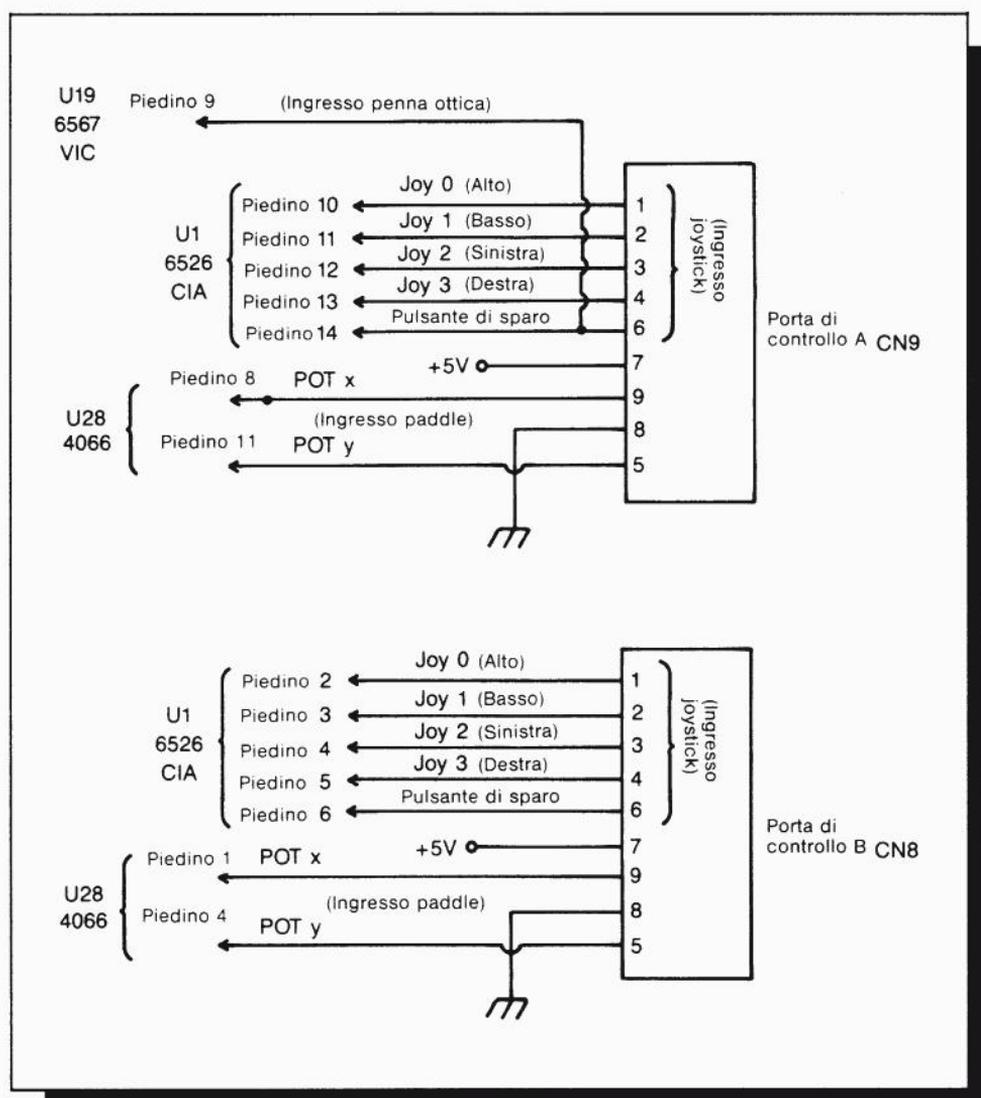



Figura 239. Le due porte di controllo sono in grado di acquisire dati dai joystick, dai paddle e dalla penna ottica.

tori. Gli interruttori di posizione sono impiegati per posizionare l'immagine sullo schermo, mentre il pulsante è un interruttore di "sparo". Tali interruttori sono connessi ai cinque bit inferiori delle locazioni nei CIA. Gli interruttori sono tenuti alti finché non venga scelta una direzione o non sia pigiato un pulsante. Dopodiché, l'interruttore assegnerà un valore basso al bit.

Un modo rapido per controllare questi dieci ingressi dulle due porte è tramite la sonda logica. Un valore alto dovrebbe essere presente all'accensione del computer, purché nessun tasto della tastiera sia stato ancora pigiato.

Gli altri due ingressi sulle porte di controllo sono per gli ingressi dei potenziometri POT x e POT y, i cui segnali sono inviati al chip

del SID. Questi due ingressi sono controllati facilmente con la sonda logica. Essi sono entrambi nello stato basso e resteranno tali durante l'elaborazione nel SID.

La penna ottica condivide il polo di ingresso del pulsante di sparo della porta A. Se il pulsante è in azione, anche una buona penna ottica lo sarà. Controllate lo stato alto prodotto dall'azionamento del pulsante.

Le porte di espansione

Il connettore di espansione è quello maggiore da 44 poli, di cui 22 nella fila superiore e 22 in quella inferiore. Questa porta è l'interfaccia più "comoda" nel C-64: infatti, essa consente all'utente di entrare in contatto con quasi tutti i segnali più importanti nel computer. L'accesso più importante è quello con le linee dei bus d'indirizzo e di dati. Inoltre, sono disponibili i segnali Ø2, R/*W, *IRQ, *NMI, *RESET, e molti altri. Come risultato di questo accesso conveniente, questa porta è anche un buon posto per verificare la presenza della maggior parte dei segnali che dovrebbero "circolare" nel computer. Fate riferimento alla fig. 240.

Per aiutarvi durante il controllo punto per punto, i 22 poli superiori del connettore femmina sono numerati da 1 a 22, mentre i poli inferiori sono identificati tramite le lettere dell'alfabeto, dalla A alla Z, con esclusione di G, I, O, e Q. Ci sono quattro connessioni di massa: 1, 22, A, e Z. Ai poli 2 e 3 è applicata l'alimentazione a +5 volt. Essi sono filtrati tramite un condensatore da 10 µF, 25 VL.

Le otto linee del bus di dati sono connesse ai poli 14-21. Le 16 linee del bus d'indirizzo sono connesse ai poli F-Y. la linea R/*W è sul polo 5, e *IRQ sul polo 4. La sonda logica dovrebbe rivelare la presenza di impulsi su tutte le linee di bus, mentre le due linee di controllo dovrebbero essere normalmente nello stato logico alto. Per attivare la linea d'interruzione *IRQ, essa deve essere portata nello stato basso. I poli 8 e 9, *GAME e *EXROM, sono ingressi della PLA provenienti da dispositivi esterni, e sono tenuti nello stato alto quando inutilizzati. I poli 11 e B sono le uscite *ROML e *ROMH della PLA, anch'esse alte quando inattive. Quando sono attivate, si portano nello stato basso. Il polo C è la linea *RESET di ingresso o uscita. Anch'essa è nello stato alto quando non è attiva. Essa viene attivata da un valore basso. *NMI è un ingresso inutilizzato ed un'uscita al polo D. I poli 7 e 10 sono entrambi linee di uscita dal chip di decodifica 74LS139.

Il segnale Ø2 è sul polo E. Il polo 6 è il clock di punto del video

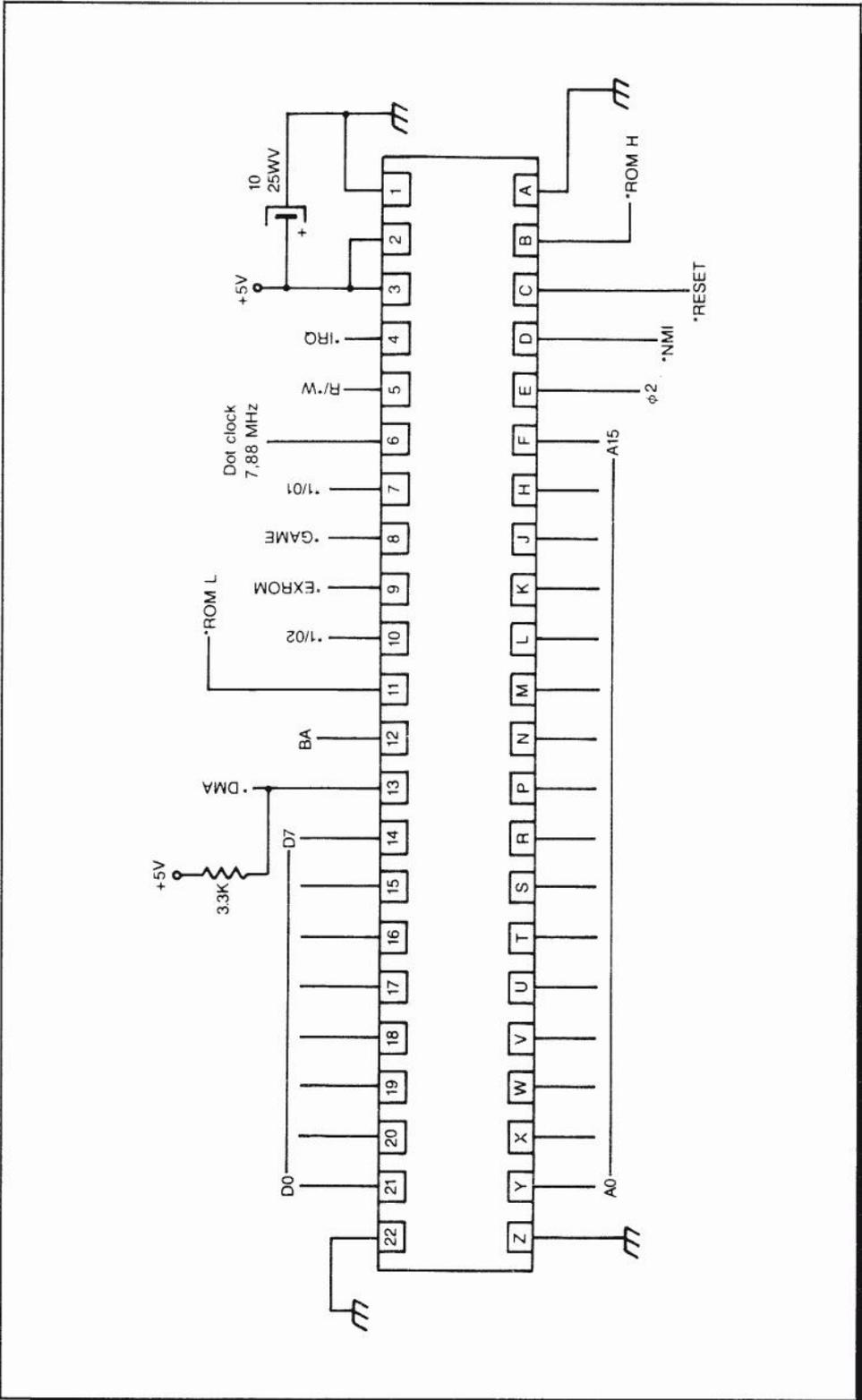



Figura 240. La porta della cartuccia di espansione da 44 poli consente l'accesso a tutti i segnali più importanti nel computer.

(Dot clock), la cui frequenza è di circa 8 MHz. Tutta la temporizzazione del sistema è ricavata da tale frequenza. Il polo 12 è il segnale di bus disponibile BA originato nel VIC. Esso è tenuto nello stato alto finché il VIC non assume il controllo delle linee di bus. Esso diventa basso tre cicli prima che il VIC entri in azione e resterà basso finché il VIC non avrà terminato l'accesso e la visualizzazione dei segnali TV.

Il polo 13 è la linea di accesso diretto alla memoria, DMA. Tale linea viene tenuta nello stato alto da un resistore di pull-up di 3,3K. Un microprocessore esterno può essere connesso a questa interfaccia ed abbassare lo stato della linea durante il semiciclo basso di Ø2. Quando ciò accade, la linea R/*W, il bus d'indirizzo, ed il bus di dati si trovano tutti in condizione di terzo stato. Il microprocessore esterno potrà quindi entrare in sincronia col VIC e pilotare il C-64. Quando è inattiva, la linea dovrebbe essere nello stato basso.

Le porte audio/video

Nella maggior parte dei C-64 in uso, c'è una porta audio/video da 5 poli. Fate riferimento alla fig. 241. Il polo 1 della porta riceve i segnali di sincronismo e luminosità, che provengono dal piedino 15 del VIC ed hanno attraversato l'amplificatore video (un transi-

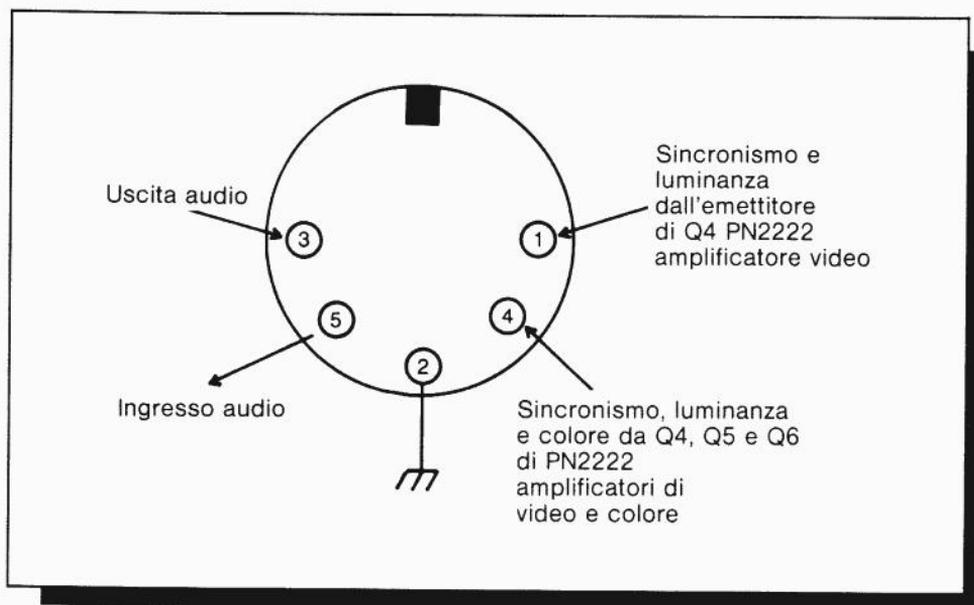



Figura 241. La porta audio/video è un'interfaccia alternativa per il circuito del modulatore rf. Essa può inviare in uscita segnali audio e video, oppure può ricevere un segnale audio esterno.

stor PN2222). Il polo 4 della porta riceve il segnale video composito formato dal segnale di colore del VIC. Tali segnali possono essere facilmente visualizzati in tali punti tramite un ordinario oscilloscopio per riparazioni TV.

Questi segnali, oltre ad essere separatamente disponibili ai poli 4 e 5 della porta, vengono miscelati ed inviati al piedino 3 del modulatore rf. Anche in questo caso, il segnale può essere seguito all'interno del computer, fino al piedino 3 del modulatore.

In alcuni modelli più recenti del C-64, gli amplificatori video sono posti nel modulatore rf e "scompaiono" come componenti discreti. Le uscite del VIC sono quindi iniettate direttamente nel modulatore rf. C'è ancora una porta audio/video, ma questa è un'estensione del contenitore del modulatore rf, e non un'entità distinta.

Tornando al connettore audio/video, il polo 3 è l'uscita audio, mentre il polo 5 è un conveniente ingresso audio. Al polo 5, alcuni dispositivi esterni possono iniettare il segnale audio, che sarà poi miscelato nel chip del SID. Il polo 2 è la massa per la porta.

La porta di I/O seriale

La porta del bus di I/O seriale ha 6 poli. Il polo 2 è la massa, mentre il polo 6 è connesso ala linea *RESET. Gli altri quattro poli servono alla trasmissione seriale dei dati. I dati possono fluire in entrambe le direzioni. Questa porta è illustrata in fig. 242.

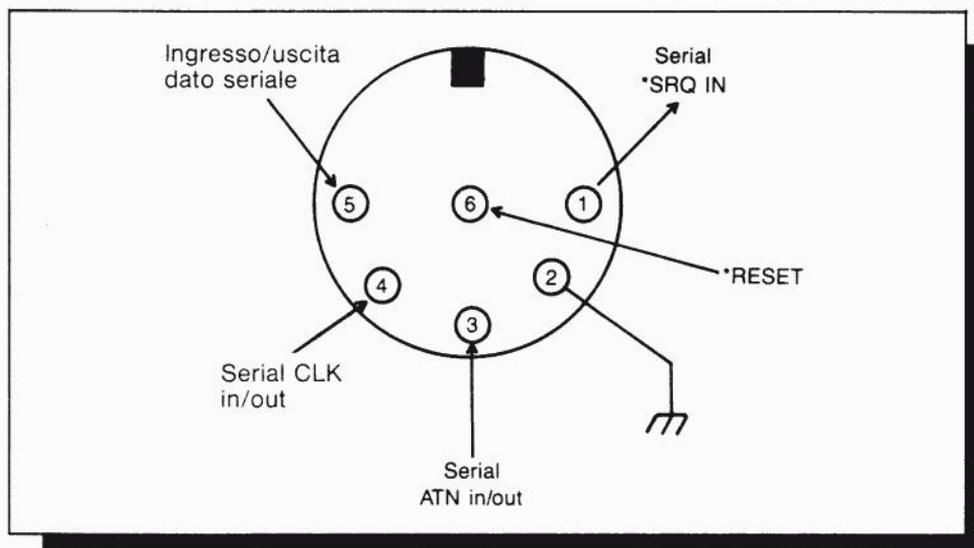



Figura 242. La porta di I/O seriale serve per la trasmissione seriale dei dati, sia in ingresso che in uscita.

Il polo 1 è l'ingresso di richiesta di servizio seriale (*SRQ IN). Tale linea può essere connessa ad un certo numero di dispositivi esterni. La linea *SRQ IN è tenuta nello stato alto da un resistore di pull-up da 3,3K. Quando un dispositivo ha bisogno di essere servito, esso pone un segnale basso nella linea *SRQ IN, cosicché la sua richiesta sarà notificata.

Una volta che il polo 1 sarà nello stato basso, il C-64 potrà agire. Esso porterà nello stato basso il polo 3, che è la linea di attenzione di ingresso/uscita seriale (SERIAL ATN IN/OUT). Se qualche dispositivo fosse collegato su questa linea, esso sarebbe avvisato. I dispositivi sulla linea possono svolgere tre funzioni: ascoltare, parlare, o controllare. I dispositivi, quali l'unità disco, la stampante grafica, o altri, sono tutti connessi alla medesima linea: possono tutti ascoltare contemporaneamente, però uno solo alla volta può parlare. Il C-64 controlla quello che dovrà parlare.

Quando il C-64 rende basso lo stato del polo 1, tutti i dispositivi sono in ascolto, e quello che deve parlare risponderà. I dati che il dispositivo invierà al C-64 sono trasmessi serialmente, un bit alla volta, sul polo 5, la linea di ingresso/uscita seriale dei dati. Al polo 4 è applicato un segnale di clock, per sincronizzare la temporizzazione dei dispositivi esterni con quella del microprocessore. Il polo 4 è noto come ingresso/uscita seriale del clock (SERIAL CLOCK IN/OUT).

Il connettore di I/O della cassetta

In apparenza, ci sono 12 poli nel connettore per la cassetta, ma essi si riducono solo a sei, poiché ciascun polo superiore è connesso con quello inferiore, come si può vedere in fig. 243. Cioè, il polo A è connesso col polo 1; il polo B colo polo 2; e così via. Quando eseguite un test sul polo A, anche il polo 1 viene controllato simultaneamente. A-1 è la connessione di massa, mentre a B-2 è applicata la tensione di alimentazione a +5 volt.

C-3 è l'interruttore del motore dell'unità a cassetta; E-5 è la linea di uscita per la scrittura; F-6 è la linea per il sensore dell'unità a cassetta. Queste linee sono state tutte discusse nel capitolo sulla MPU 6510. Esse provengono dai piedini 26, 25 e 24 della 6510, che sono P3, P4, e P5, rispettivamente. Esse sono connesse al registro speciale di I/O della 6510. La configurazine dei bit 3, 4 e 5 del suddetto registro determineranno le azioni intraprese da tali linee. Il diagramma dei punti di test della 6510 mostra i loro stati normali in condizioni stazionarie: P3 è basso; P4 è alto; P5 è tenuto alto.

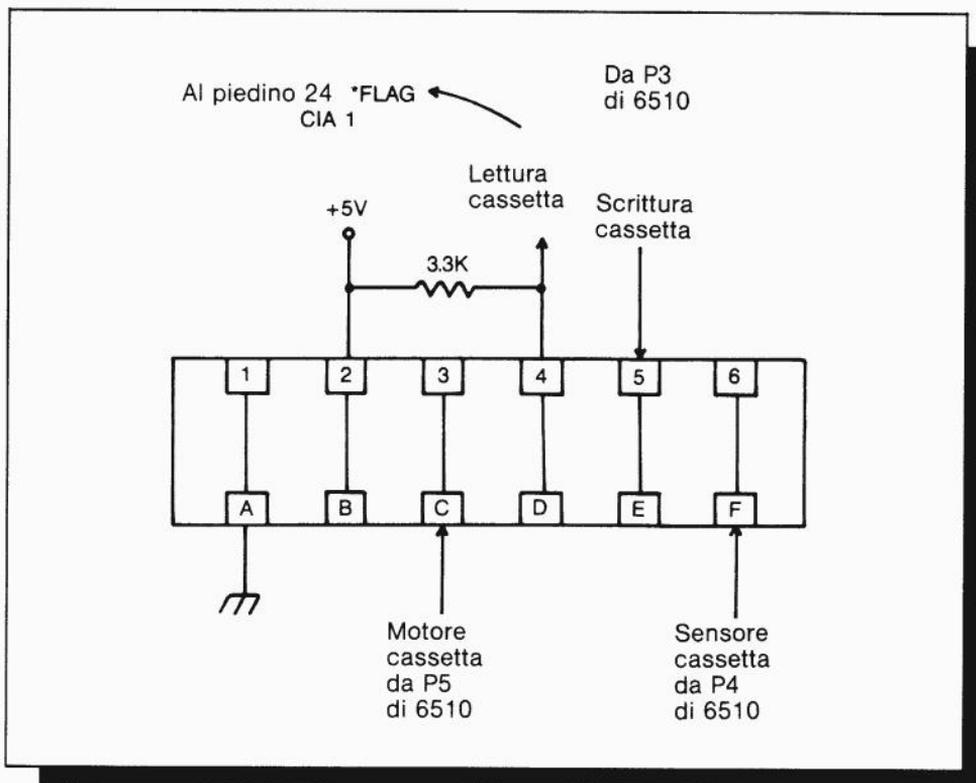



Figura 243. Il connettore di I/O della cassetta è impiegato escusivamente per ricevere e trasmettere i dati al registratore a cassetta. Esso trasmette anche il segnale di attivazione ON/OFF della cassetta.

Il solo polo che resta è quello della linea di lettura della cassetta, D-4. Tale linea viene tenuta nello stato alto da un resistore di pull-up da 3,3K. Quando il microprocessore vuole leggere i dati dalla cassetta, esso invia un segnale basso a D-4, e la lettura potrà aver luogo. Il polo D-4 è connesso al piedino 24 del CIA della tastiera. Tale piedino è quello della linea *FLAG: quando assume lo stato basso, segnala al chip l'imminenza di un trasferimento di dati.

Il connettore della porta di utente

Il connettore della porta di utente da 24 poli è il connettore di I/O per il secondo CIA. Un insieme di connessioni è numerato da 1 a 12, mentre l'altro insieme è denotato con le lettere A-N, escludendo G e I, come si può vedere in fig. 244. I poli numerati sono connessi a tutti i tipi di circuiti. I poli con le lettere sono usati con la porta B del CIA. I connettori possono interfacciare il C-64 con molti tipi di dispositivi esterni. I connettori non servono solo allo

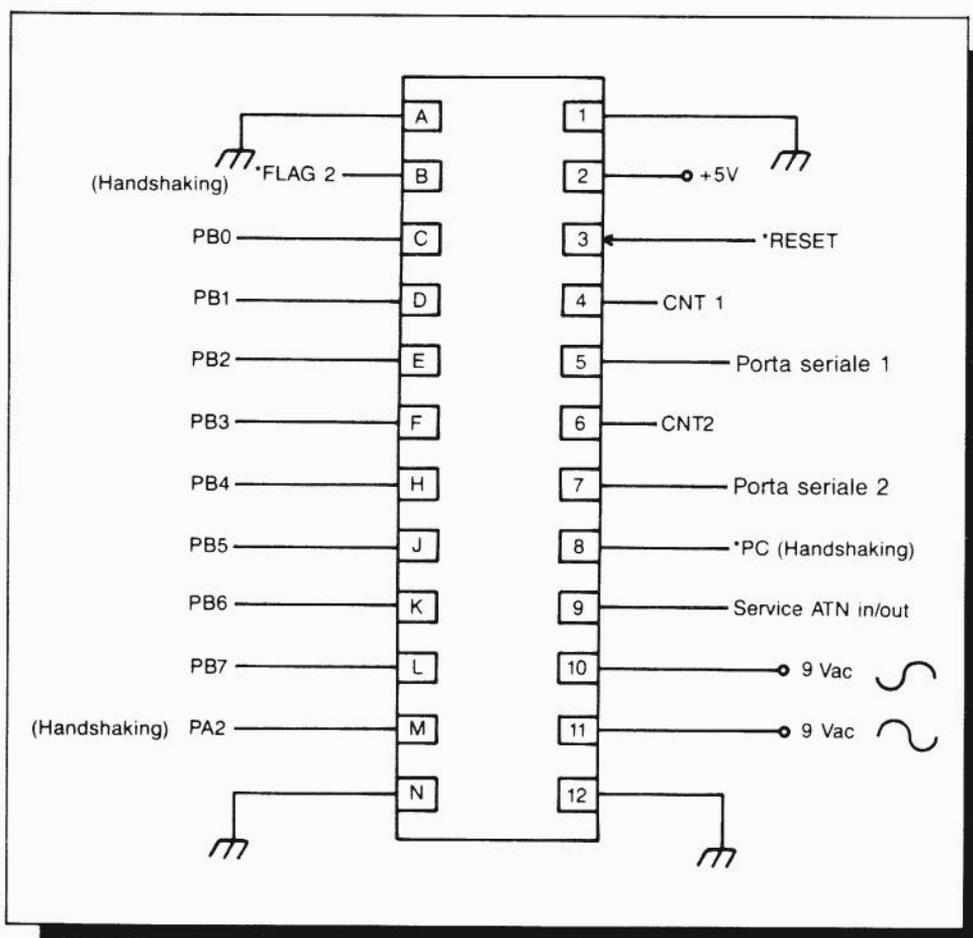



Figura 244. La porta di I/O di utente agisce da interfaccia tra il CIA2 ed i dispositivi esterni.

scambio di segnali di ingresso/uscita, ma possono anche fornire l'alimentazione ad alcuni dispositivi.

I poli 1, 12, A e N sono collegati a massa. Il polo 2 è l'alimentazione a +5 volt. Il polo 3 è collegato al circuito di *RESET. La linea *RESET è mantenuta nello stato alto. Qualora forzaste tale linea nello stato basso, ponendola in cortocircuito con la massa, il microprocessore sarebbe riavviato, con la routine di inzializzazione del computer. Questo è un buon test durante la ricerca di un guasto.

I segnali sui piedini 10 e 11 provengono dall'alimentatore del C-64: ad essi è applicata una tensione di 9 V in alternata (9 Vac). Il polo 9 è un'altra connessione della linea di attenzione di ingresso/uscita del bus seriale. Il polo 8 è collegato al piedino di uscita *PC del CIA ed è necessario per il trasferimento dei dati col protocollo di handshaking.

I poli 5 e 7 sono le due linee di I/O della porta seriale disponibili nel C-64. Il polo 5 è SP1 e proviene dal CIA della tastiera, mentre il

polo 7 è SP2 e proviene dal secondo CIA. Poter disporre delle due porte seriali sull'unico connettore della porta di utente può risultare molto conveniente in varie applicazioni.

I poli con le lettere costituiscono una porta di I/O completa per la sezione B del secondo CIA. Gli otto bit della porta B sono connessi ai poli da C a L. la linea *FLAG sul polo B ed il bit 2 proveniente dalla porta A sono impiegati per l'handshaking. Con una programmazione appropriata, la porta può gestire molti dispositivi diversi.

20

ALIMENTAZIONE

L'alimentazione nel Commodore 64 ha due sezioni. Alcuni circuiti sono montati direttamente sulla piastra del circuito stampato all'interno del computer. Il resto dell'alimentazione si trova nel contenitore di plastica dell'adattatore. Tale adattatore, ovviamente, dovrà essere collegato al computer attraverso l'apposito connettore.

I circuiti del computer, per poter funzionare, necessitano di due tensioni continue regolate molto bene. Sono richieste tensioni regolate di +5 volt e di +12 volt. I valori effettivi di queste due tensioni dovrebbero essere compresi entro il 5% in più o in meno rispetto ai valori nominali. Qualora scopriste una tensione al di fuori delle tolleranze suddette, ci potrebbe essere un difetto nelle vicinanze.

La tensione più critica è quella da +5 volt. L'alimentatore è in grado di erogare la corrente necessaria a mantenere i +5 volt. I requisiti dell'alimentazione a +12 volt sono meno stringenti. Ci sono sei ingressi al computer dall'alimentatore: quattro in continua e due in alternata. Ci sono due tipi da +5 volt, uno da +9 volt non regolato, uno da +12 volt e due da 9 Vac.

I difetti nell'alimentazione sono tra le cause di malfunzionamento più comuni nel computer. Tipicamente, il computer non dà più segni di vita quando l'alimentazione viene a mancare. Il fusibile potrebbe essere "saltato"; o potrebbe esserci un cortocircuito nei rettificatori; o un'interruzione nei regolatori; o un guasto nell'adattatore; o qualche altro componente potrebbe cominciare a "fumare"; o altre cose di questo tipo. A parte il sintomo del fumo, che fornisce un'identificazione immediata del difetto, il modo migliore per controllare un'alimentazione difettosa consiste nel procedere passo-passo.

Localizzazione del guasto

Quando l'alimentazione viene a mancare, la prima domanda da porsi è: "Quale sezione dell'alimentazione si è guastata? Si tratta dell'adattatore o dei componenti sulla piastra del circuito stampato?".

Inserite l'adattatore nella presa di corrente da 220 volt in alternata, ma non inserite lo spinotto dell'adattatore nel connettore laterale del C-64. Non c'è alcun interruttore di accensione nell'adattatore, per cui esso è già attivo allorché viene inserito. Se l'adattatore è a posto, dovranno esserci due tensioni nei poli dello spinotto che si inserisce nel computer. Nei due poli situati da parti opposte rispetto alla tacca del connettore, dovrebbero esserci tensioni di circa 9 o 10 volt in alternata. I due restanti poli dovrebbero presentare tensioni di +5 volt o −5 volt in continua. Osservate la fig. 245. Rileverete +5 volt se la lettura della tensione applicata ai due poli avviene in un senso, oppure −5 volt se tale lettura avviene nel senso opposto.

Qualora la tensione continua o alternata non fosse presente, ci sarebbe un difetto nell'adattatore. La Commodore consiglia, in tal caso, di sostituire l'intera unità dell'adattatore: questa è la soluzione più semplice, e probabilmente anche la più pratica.

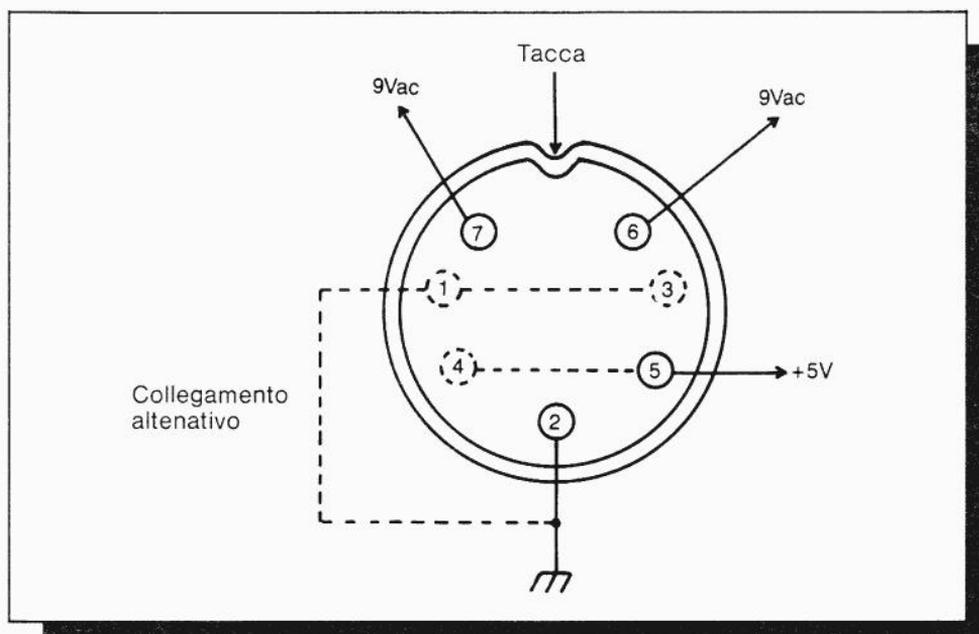



Figura 245. Il connettore ac-dc che esce dall'adattatore ac presenta punti di test esaminabili tramite un voltmetro. Il polo 5 dovrebbe essere a +5 volt, quando l'unità è inserita. Ai piedini 6 e 7 dovrebbe essere applicata una tensione alternata di 9 volt.

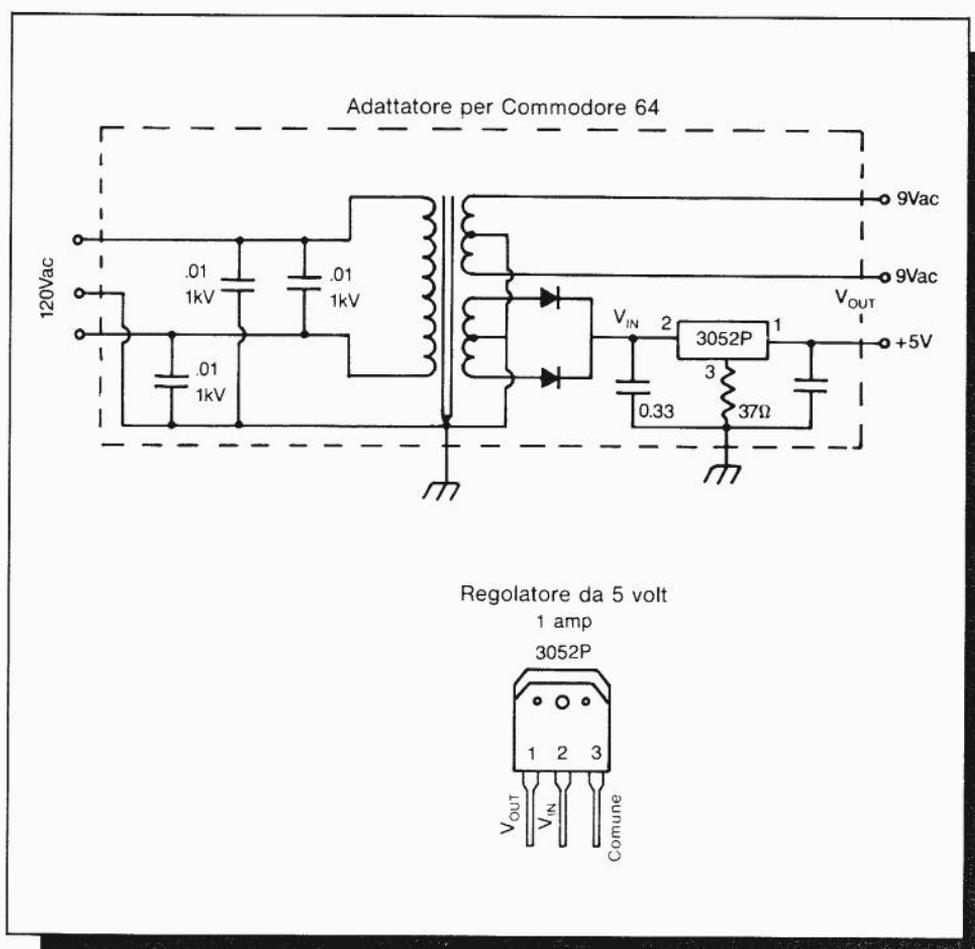



Figura 246. Il tipico adattatore ac, che produce le tensioni di alimentazione per un computer, è basato su un trasformatore di potenza con due secondari. L'assenza della tensione a +5 volt è spesso dovuta ad un guasto del regolatore 3052P in uno dei circuiti secondari.

All'interno dell'adattatore tipico, ci sono un trasformatore di potenza, rettificatori, un regolatore da +5 volt, ed alcuni componenti assortiti. Essi sono illustrati in fig. 246. Il trasformatore riceve nei suoi avvolgimenti primari i 220 volt in alternata prelevati dalla presa di corrente a muro. Il nucleo del trasformatore è connesso alla presa di terra della spina che si inserisce alla presa a muro.

Il secondario del trasformatore ha due avvolgimenti. Tali avvolgimenti hanno una presa centrale per la connessione a terra. Un avvolgimento sviluppa una tensione di 9 volt in alternata ai suoi capi. L'altro avvolgimento ha i due capi collegati agli anodi di un paio di diodi. I catodi dei due diodi sono collegati tra loro, e l'uscita viene inviata all'ingresso di un regolatore 3052P.

Sia l'ingresso che l'uscita del regolatore sono filtrati tramite due condensatori di "bypass" collegati con la massa. Il terminale comu-

ne del regolatore è collegato a massa da un resistore di 37 ohm. Il collegamento del regolatore 3052P è quello tradizionale: le specifiche di uscita indicano una tensione di +5 volt, con una corrente tipica di 1 ampere.

Durante il controllo dell'adattatore, se scopriste che la tensione a +5 volt manca, mentre è presente la tensione alternata a 9 volt, esisterebbero buone probabilità di un guasto al regolatore. Anche qualora riusciste ad accedere a tale regolatore, tuttavia, scoprireste che esso non è facilmente disponibile, per cui sarebbe meglio acquistare dalla Commodore un nuovo adattatore.

Gli adattatori sono sigillati solo a metà dalla Commodore. Pertanto, aprirne uno è possibile, benché sia anche possibile rovinarlo nel tentativo. Il primo passo, qualora decideste di smontarne uno, è di assicurarvi che non sia connesso alla presa di corrente di rete: le tensioni presenti al suo interno sono pericolose!

Usando un cacciavite sottile, potreste far leva e sollevare con attenzione il coperchio dell'adattatore, dalla parte in cui c'è la targhetta col nome. Una volta sollevato il coperchio, noterete uno strato protettivo di resina epossidica. Dovrete quindi rimuovere tale strato, facendo attenzione, perché esso contiene alcuni collegamenti. I componenti sono "sepolti" sotto lo strato resinoso.

Qualora foste in grado di riparare il difetto, dovreste tornare sui vostri passi, in modo da rimontare correttamente l'unità. Permettetemi di ricordarvi ancora una volta che l'adattatore è stato progettato come un blocco unico, per cui non è pratico né affidabile cercare di ripararlo, a meno che non siate un riparatore elettronico esperto.

Quando i 9 volt in alternata e i +5 volt in continua sono presenti, l'adattatore è ritenuto funzionante, per cui il resto dell'alimentazione all'interno del computer dovrà essere oggetto del test successivo.

Considerazioni sul fusibile

Una volta che sia stato verificato il corretto funzionamento dell'adattatore ed il computer non dà alcun segno di vita, il passo successivo è quello di esaminare il fusibile, del tipo 3AG, 1 A, 250 V. Nel caso in cui il fusibile fosse rotto, la sua sostituzione dovrebbe riportare in vita il computer. Se così non fosse, ed il fusibile si rompesse di nuovo, ci sarebbe un cortocircuito nel circuito d'ingresso; questo è illustrato nello schema principale numero 9.

Il fusibile si trova nella linea d'ingresso che connette la tensione alternata di 9 volt alla rete a ponte del rettificatore. Un cortocircui-

to in qualsiasi componente di tale linea potrebbe rompere il fusibile. Controllate il rettificatore a ponte, il regolatore di tensione 7805, ed i quattro condensatori di bypass all'ingresso ed all'uscita del regolatore.

Qualora il fusibile continuasse a rompersi ed un controllo della linea del regolatore 7805 non desse alcun frutto, dovrebbe essere presa in considerazione la possibilità che la linea che connette il fusibile con la porta di utente possa essere in cortocircuito con la massa. Dovreste controllare la pista di rame da un'estremità all'altra.

Un altro motivo per cui il C-64 potrebbe non dare alcun segno di vita è un guasto nell'interruttore di accensione. Tale interruttore ha due sezioni: una sezione connette i 9 volt in alternata alla piastra, mentre l'altra sezione applica alla piastra la tensione continua a +5 volt. Nel caso in cui una delle due sezioni restasse sempre aperta, dovreste sostituire l'interruttore.

Controllo interno

Quando il computer non dà segni di vita, ma il fusibile e l'interruttore di accensione sono intatti, si rende necessario un esame col voltmetro. Esaminate gli ingressi del rettificatore a ponte, che dovrebbero presentare la tensione alternata a 9 volt. Qualora tale tensione mancasse, seguite i componenti fino all'ingresso, nel punto in cui i 9 volt entrano nella piastra. I componenti sono i condensatori di bypass e la bobina d'induzione in ingresso. Un difetto in un condensatore o nella bobina, o un cortocircuito nella piastra potrebbero causare l'assenza della tensione.

Ci sono varie configurazioni dell'alimentazione, nei vari modelli di Commodore 64. Col passar del tempo, potrebbero esserci altre variazioni circuitali. Comunque, i concetti fondamentali dovrebbero restare invariati. Tipicamente, i diodi del ponte ricevono i 9 volt in alternata alle connessioni 4 e 6 (i diodi hanno quattro connessioni, indicate con 1, 2, 4 e 6). Tali connessioni sono reciprocamente opposte (fate riferimento allo schema principale numero 9).

La connessione 3 è collegata a massa. Dalla quarta connessione, la numero 1, escono circa +12 volt in continua. Controllate tale tensione: qualora mancasse, il circuito del ponte potrebbe essere difettoso, o il guasto potrebbe essere in uno dei due condensatori nella linea di ingresso del regolatore. L'uscita a +12 volt non è in grado di erogare molta corrente, ma è tuttavia sufficiente per i circuiti che hanno bisogno di tale tensione, senza dover assorbire

però troppa corrente. Il circuito termina con tre linee di alimentazione che hanno origine al di fuori dell'unità del diodo a ponte. Fate riferimento allo schema principale numero 10.

Una linea riceve l'uscita del diodo ai capi di una coppia di condensatori in un dispositivo regolatore 7805. Come implica il numero in codice, si tratta di un regolatore da +5 volt. Un rapido controllo della linea viene effettuato all'uscita del regolatore, in cui dovrebbero essere presenti +5 volt. Se così non fosse, e se tensioni fino a quel punto fossero state corrette, ci sarebbero buone probabilità che il guasto sia nel regolatore. Se il regolatore risultasse funzionante, i sospetti ricadrebbero sui due condensatori nella linea di uscita: uno da 10 μF, 25 VL, ed uno da 0,1 μF. Qualora entrambi risultassero a posto, allora potrebbe esserci un cortocircuito o un difetto in uno dei circuiti alimentati dalla linea in questione.

Quando il controllo di questa linea di alimentazione non rivela la presenza di un guasto, si dovrà controllare la linea a +12 volt. Anch'essa ha origine nel ponte. Essa ha un condensatore di filtraggio in serie da 470 μF, 50 VL, un diodo in serie, ed un paio di condensatori di bypass in ingresso. La tensione risultante, di circa +21 volt, è applicata all'ingresso di un regolatore 7812, che fornisce +12 volt in uscita.

La tensione può essere controllata all'ingresso ed all'uscita del regolatore. All'ingresso dovrebbero esserci circa +21 volt in continua, mentre l'uscita dovrebbe presentare +12 volt in continua. Questa tensione è necessaria in circuiti come quello di uscita audio per alimentare il transisotr PN2222. Qualora una delle due tensioni fosse scorretta o inesistente, qualsiasi componente sulla linea potrebbe essere difettoso; il regolatore sarebbe il principale indiziato.

Una terza linea viene prelevata nella medesima area, dopo il condensatore di filtraggio in serie. Un diodo in serie è l'unico componente di questa linea. L'uscita è una tensione non regolata a +9 volt in continua. Questa tensione è impiegata nel circuito di controllo del motore della cassetta, per alimentare i collettori di tre transistor discreti.

La linea principale

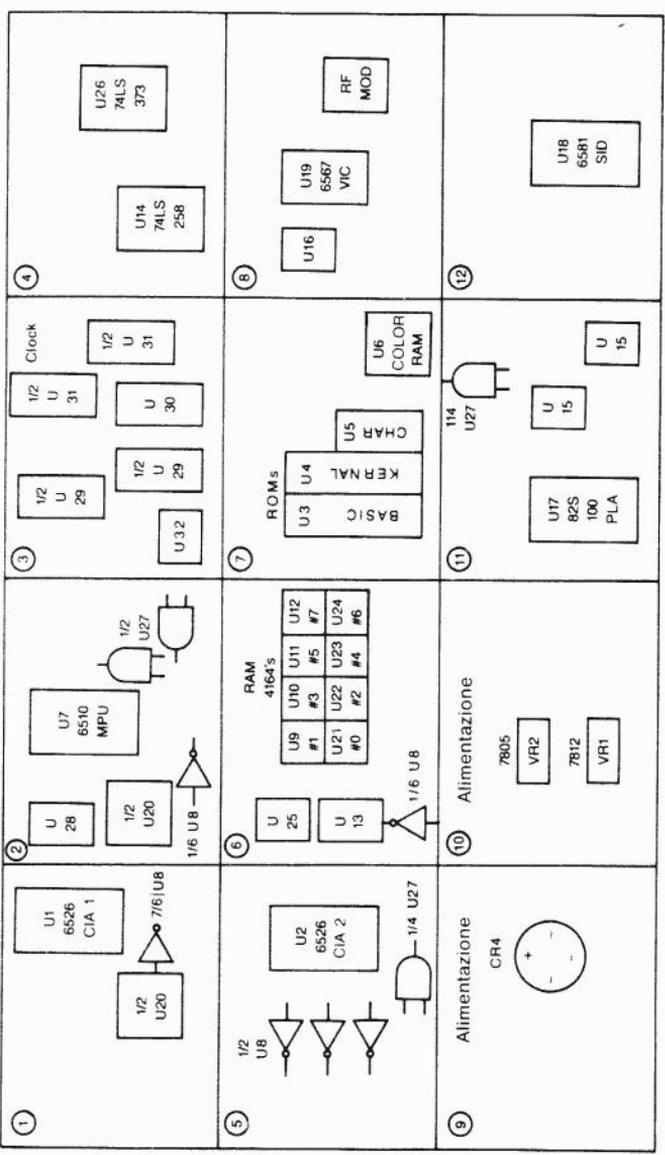
La maggior parte degli altri circuiti sono alimentati da una tensione a +5 volt ben regolata. Il regolatore ed i suoi componenti circuitali sono confinati in un adattatore sigillato. La tensione regola-

ta a +5 volt entra nel C-64 attraverso il connettore di alimentazione. La linea d'ingresso della tensione continua è composta da una bobina d'induzione in serie, L5, con due condensatori di bypass da 0,22 μF su ciascun capo della bobina; da un'estremità dell'interruttore di accensione; e da due condensatori che svolgono un certo filtraggio. Tale linea è connessa praticamente a qualsiasi circuito, e ad essa sono connessi numerosi condensatori di bypass, disseminati su tutta la piastra. Fate riferimento allo schema principale numero 9.

La linea di tensione può essere seguita dal terminale d'ingresso fino a qualsiasi destinazione. Se partite dal terminale d'ingresso, ed in questo è presente l'alimentazione, controllate la linea attraversando un componente dopo l'altro. Qualora la tensione scomparisse improvvisamente, probabilmente sareste appena passati sopra il difetto.

Appendice

Schema elettrico principale

Numero chip	Numero schema
U1	1
U2	5
U3	7
U4	7
U5	7
U6	7
U7	2
U8	1, 2, 5, 6
U9	6
U10	6
U11	6
U12	6
U13	6
U14	4
U15	11
U16	8
U17	11
U18	12
U19	8
U20	2
U21	6
U22	6
U23	6
U24	6
U25	6
U26	4
U27	2,5,11
U28	2
U29	3
U30	3
U31	3
U32	3

1
Porta di controllo
CN9
Porta di controllo
CN8
POT x
POT y
POT x
POT y
FB18
+5 V
CNI
TASTIERA
Riga 0
Riga 1
Riga 2
Riga 3
Riga 4
Riga 5
Riga 6
Riga 7
Colonna 0
Colonna 1
Colonna 2
Colonna 3
Colonna 4
Colonna 5
Colonna 6
Colonna 7
+5V
*RESTORE
(Contrassegno)
PA0
PA6
PA5
PA4
PA3
PA2
PA1
PA7
PB0
PB1
PB2
PB7
PB4
PB5
PB6
PB3
*PC
Vcc
SP
CNT
GND
TOD
6526
CIA
U1
D0
D1
D2
D3
D4
D5
D6
D7
Bus dati
Bus dati
RS0
RS1
RS2
RS3
A0
A1
A2
A3
*CS
U15
Piedino 12
R/*W
R/*W
*IRQ
*IRQ
φ2
φ2
*RES
*RES
*FLAG
Lettura cassetta
C2
0.1
60 Hz
R33
47K
360 pF
C23
THR
DIS
RST
CV
NC
NC
1/2
556
U20
Trigger
OUT
1M
R41
51pF
C38
470 K
R35
0.1
C22
*NMI
All'espansione
cartuccia CN6 D
U8 1/6
7406N
Bus dati

4

Bus indirizzo VIC
Bus indirizzo VIC
Bus indirizzo VIC
+5V
C45
0.1
20
Vcc
D0
D1
D2
D3
D4
D5
D6
D7
Q0
Q1
Q2
Q3
Q4
Q5
Q6
Q7
74LS373
U26
11
A0
A1
A2
A3
A4
A5
A6
A7
Bus indirizzo A15-A0
*OE GND STB
1
10
11
AEC
*RAS
(A6)
(A7)
AEC
+5V
C30
0.1
15
16
*OE
Vcc
74LS258
U14
Y3
Y1
Y2
Y0
9
12
7
4
A3
B3
A2
B2
A1
B1
A0
B0
11
10
14
13
5
6
2
3
*VA 15
*VA
14
*SELA GND
1
8
*CAS

9
Alimentazione
A
U27
74LS08
9Vac
9Vac
9 Vac
+12V
9 Vac
CR4
VM08
Rettificatore
a ponte
F1
1 amp
C98
0.1
9 Vac
Piedino 7
C20
0.22
100 WV
Piedino 6
9 Vac
L4
0.22
100
WV
C21
C99
0.1
Connettore alimentazione CN7
SW1
1.2 μH
L5
+5V
Piedino 5
C97
0.22
25 WV
0.22
C100
+5V
C91
100
16 WV
C92
0.22
Piedino 2
Massa
schermata
Circuito
LED
FB20
FB21
+5V
R39
390
+5V
Vcc Piedino 8 di tutti i chip di RAM
#0
#1
#2
#3
#4
#5
#6
#7
C14
10
25
WV
C40
0.22
C25
0.22
C41
0.22
C26
0.22
C42
0.22
C27
0.22
C43
0.22
C28
0.22

10

Alimentazione

11
*CASRAM
C33
0.47
*VA14
*CAS
*LORAM
*HIRAM
*CHAREN
A15
A14
A13
A12
BA
A U27
AEC
R/*W
R51
1.5K
+5V
3.3K
3.3K
RP4
Vcc
82S100
PLA
U17
GND
*OE
*BASIC
*KERNAL
*CHAROM
GR/ *W
*I/O
NC
A4-12
A5-A13
Bus indirizzo VIC
*GAME
*EXROM
R/*W
BA
*ROM H
*ROM L
+5V
0.1
C31
A11
A10
A9
A8
*EN74LS139
1/2 U15
*VIC
*SID
*COLOR
*CIAS
AND
U27 1/4
74LS08
AEC
(CIA*CS)
Piedino 23 CIA 1
Piedino 23 CIA 2
Indirizzamento disco
Indirizzamento Z80
RP4
3.3K
3.3K
A 1/2
74LS08
*DMA
*IRQ
Bus indirizzo A15-A0
Bus dati D7-D0
Espansione cartuccia
CN6

Diagrammi dei punti di test

Figura	Chip	Denominazione chip (originale)	Denominazione chip (traduzione)
60	2114	Color RAM	RAM dei colori
70	4164	Dynamic RAM	RAM dinamica
76	2332	Character ROM	ROM dei caratteri
81	2364	BASIC ROM	ROM del BASIC
		Kernal ROM	ROM del Kernal
85	82S100	PLA	PLA
88	7406	Hex Inverter	Invertitore hex
90	74LS08	Quad 2-Input AND	AND quadruplo a 2 ingressi
93	74LS74	Dual D Flip Flop	Flip-flop duale di tipo D
96	4044	Phase/Freq Detector	Rivelatore di fase/freq.
98	74LS193	Up/Down Counter	Contatore diretto/inverso
101	74LS139	Decoder	Decodificatore
103 a,b,c	74LS257	Multiplexers	Multiplexer
104	74LS258	Multiplexer	Multiplexer
108	74LS373	Octal Latch	Latch ottale
112	4066	Quad Switch	Interruttore quadruplo
114	556	Dual Timer	Timer duale
115	74LS629	Dual Voltage	Osc Oscill. di tensione duale
176	6510	Microprocessor	Microprocessore
211	6526	CIA 1	CIA 1
212	6526	CIA 2	CIA 2
227	6567	VIC II	VIC II
228	6581	SID	SID

Indice analitico

A

B

C

D

E

F

G

H

I

R

S

T

U

V

X

Y

Z

Art Margolis

MANUALE DI RIPARAZIONE DEL COMMODORE 64

Questo libro risulta essere uno strumento prezioso per chi intenda riparare da se' il proprio Commodore 64, o anche per coloro che desiderino semplicemente conoscere più a fondo la struttura dell'hardware. Le tecniche per la ricerca e la riparazione dei guasti sono descritte nel libro in maniera semplice ed accessibile a chiunque, pur essendo sufficientemente approfondite da costituire un valido ausilio anche per l'utente più esperto.
Le semplici istruzioni per la sostituzione dei circuiti integrati, da sole, metteranno in grado il lettore di riparare almeno il 50 per cento dei guasti che si presentano normalmente nel Commodore 64: ne consegue un risparmio di tempo e di denaro da non sottovalutare. Considerato l'alto costo delle riparazioni professionali di un computer, la semplice sostituzione di un chip difettoso basterà per ripagare ampiamente la spesa sostenuta per questo libro.
Leggendo questo testo, inoltre, si acquisirà una conoscenza tale del Commodore 64 che la capacità di programmazione del lettore, a qualunque livello, ne trarrà un indubbio giovamento.

Tra i punti salienti del libro:
- i procedimenti più immediati per la ricerca dei guasti;
- una guida alla disposizione dei componenti;
- le tecniche meccaniche ed elettroniche per la sostituzione dei circuiti integrati;
- 21 diagrammi di punti di test: per ciascun circuito integrato sono indicati chiaramente i nomi e le funzioni di tutti i piedini, il flusso dei segnali e i valori degli stati logici che dovrebbero essere presenti su ciascun piedino allorchè viene effettuato un test con una sonda logica o un voltmetro;
- lo schema elettrico principale del Commodore 64 completo di tutti i codici dei componenti: strumento essenziale per le riparazioni più difficili.

GRUPPO EDITORIALE JACKSON

ISBN 88-7056-441-X

L. 55.000 Cod. CC564